



PIC16F7X7

数据手册

采用纳瓦技术、带 10 位 A/D 的
28/40/44 引脚 8 位
CMOS 闪存单片机

请注意以下有关 Microchip 器件代码保护功能的要点：

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下，Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展。Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字器件千年版权法案 (Digital Millennium Copyright Act)》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

提供本文档的中文版本仅为了便于理解。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。未经 Microchip 书面批准，不得将 Microchip 的产品用作生命维持系统中的关键组件。在 Microchip 知识产权保护下，不得暗中以其他方式转让任何许可证。

商标

Microchip 的名称和徽标组合、Microchip 徽标、Accuron、dsPIC、KEELOQ、microID、MPLAB、PIC、PICmicro、PICSTART、PRO MATE、PowerSmart、rfPIC 和 SmartShunt 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

AmpLab、FilterLab、Migratable Memory、MXDEV、MXLAB、PICMASTER、SEEVAL、SmartSensor 和 The Embedded Control Solutions Company 均为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、Application Maestro、dsPICDEM、dsPICDEM.net、dsPICworks、ECAN、ECONOMONITOR、FanSense、FlexROM、fuzzyLAB、In-Circuit Serial Programming、ICSP、ICEPIC、Linear Active Thermistor、MPASM、MPLIB、MPLINK、MPSIM、PICKIT、PICDEM、PICDEM.net、PICLAB、PICKIT、PowerCal、PowerInfo、PowerMate、PowerTool、rfLAB、rfPICDEM、Select Mode、Smart Serial、SmartTel、Total Endurance 和 WiperLock 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 是 Microchip Technology Inc. 在美国的服务标记。

在此提及的所有其他商标均为各持有公司所有。

© 2005, Microchip Technology Inc. 版权所有。

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
== ISO/TS 16949:2002 ==

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 及位于加利福尼亚州 Mountain View 的全球总部、设计中心和晶圆生产厂均于 2003 年 10 月通过了 ISO/TS-16949:2002 质量体系认证。公司在 PICmicro® 8 位单片机、KEELOQ® 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品方面的质量体系流程均符合 ISO/TS-16949:2002。此外，Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。

采用纳瓦技术、带 10 位 A/D 的 28/40/44 引脚 8 位 CMOS 闪存单片机

低功耗特性:

- 电源管理模式:
 - 主运行模式 (XT、RC 振荡器, 76 μ A, 1 MHz, 2V)
 - RC_RUN (7 μ A, 31.25 kHz, 2V)
 - SEC_RUN (9 μ A, 32 kHz, 2V)
 - 休眠 (0.1 μ A, 2V)
- Timer1 振荡器 (1.8 μ A, 32 kHz, 2V)
- 看门狗定时器 (0.7 μ A, 2V)
- 双速振荡器启动

振荡器:

- 三种晶振模式:
 - LP、XT 和 HS (高达 20 MHz)
- 两种外部 RC 模式
- 一种外部时钟模式:
 - ECIO (高达 20 MHz)
- 内部振荡器模块:
 - 8 个用户可选频率 (31 kHz、125 kHz、250 kHz、500 kHz、1 MHz、2 MHz、4 MHz 和 8 MHz)

模拟特性:

- 10 位、多达 14 个通道的模数转换器:
 - 可编程采集时间;
 - 休眠期间可进行转换
- 双模拟比较器;
- 可编程低电流欠压复位 (BOR) 电路和可编程低电压检测 (LVD)

外围模块特性:

- 高灌 / 拉电流: 25 mA
- 两个带预分频器的 8 位定时器
- Timer1/RTC 模块:
 - 带预分频器的 16 位定时器 / 计数器;
 - 使用外部 32 kHz 电子表晶体可在休眠状态下继续工作
- 带有 3 线 SPI™ 和 I²C™ (主 / 从) 模式的主同步串行端口 (MSSP)
- 可寻址通用同步 / 异步收发器 (AUSART)
- 三个捕捉 / 比较 / PWM 模块:
 - 16 位捕捉, 最大分辨率 12.5 ns
 - 16 位比较, 最大分辨率 200 ns
 - PWM 最大分辨率是 10 位
- 并行从动端口 (PSP) —— 仅限 40/44 引脚器件

特殊单片机功能:

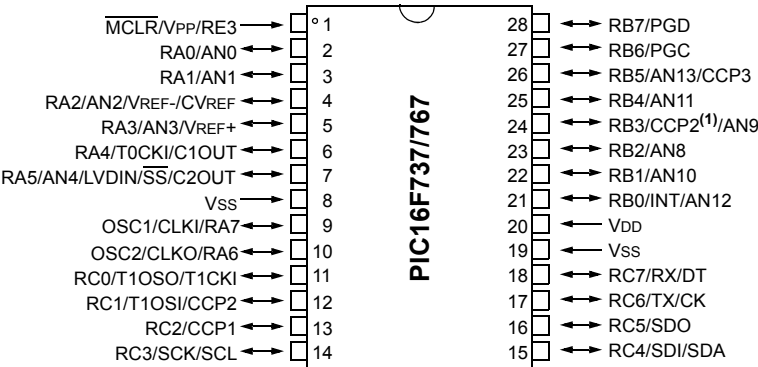
- 防止关键应用晶振失效的时钟故障监视器
- 双时钟启动模式可使代码立即执行
- 上电延时复位 (POR), 上电延时定时器 (PWRT) 和振荡器起振定时器 (OST)
- 可编程代码保护
- 处理器可对程序存储器进行只读访问
- 省电休眠模式
- 通过两个引脚实现在线串行编程 (In-Circuit Serial Programming™, ICSP™)
- 通过两个引脚实现 MPLAB® 在线调试 (ICD)
- MCLR 引脚功能可作为通用输入引脚使用

器件	程序存储器 (单字节 指令数量)	数据 SRAM (字节)	I/O	中断	10 位 A/D (通道)	比较器	CCP (PWM)	MSSP		AUSART	定时器 8/16 位
								SPI	I²C (主控)		
PIC16F737	4096	368	25	16	11	2	3	有	有	有	2/1
PIC16F747	4096	368	36	17	14	2	3	有	有	有	2/1
PIC16F767	8192	368	25	16	11	2	3	有	有	有	2/1
PIC16F777	8192	368	36	17	14	2	3	有	有	有	2/1

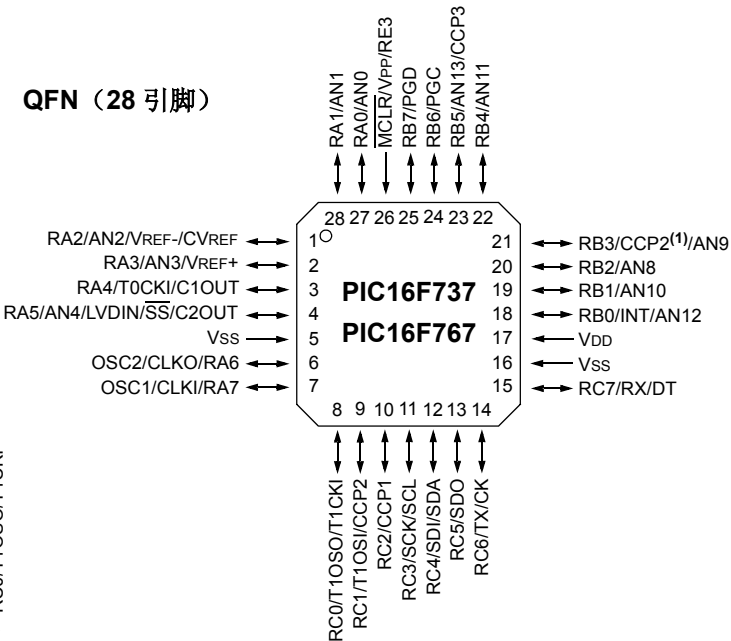
PIC16F7X7

引脚示意图

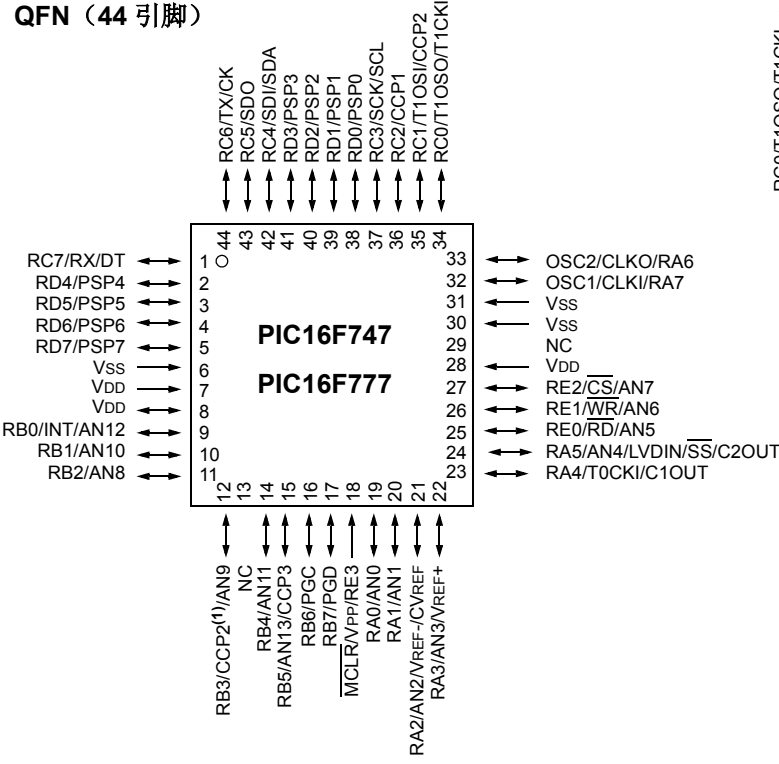
PDIP, SOIC, SSOP (28 引脚)



QFN (28 引脚)



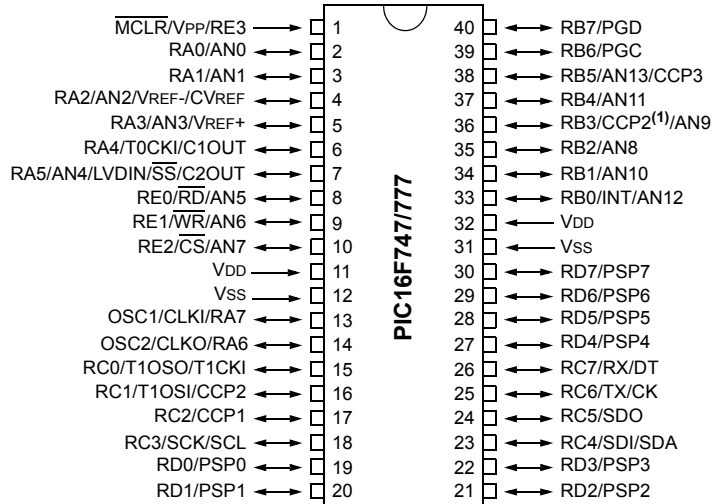
QFN (44 引脚)



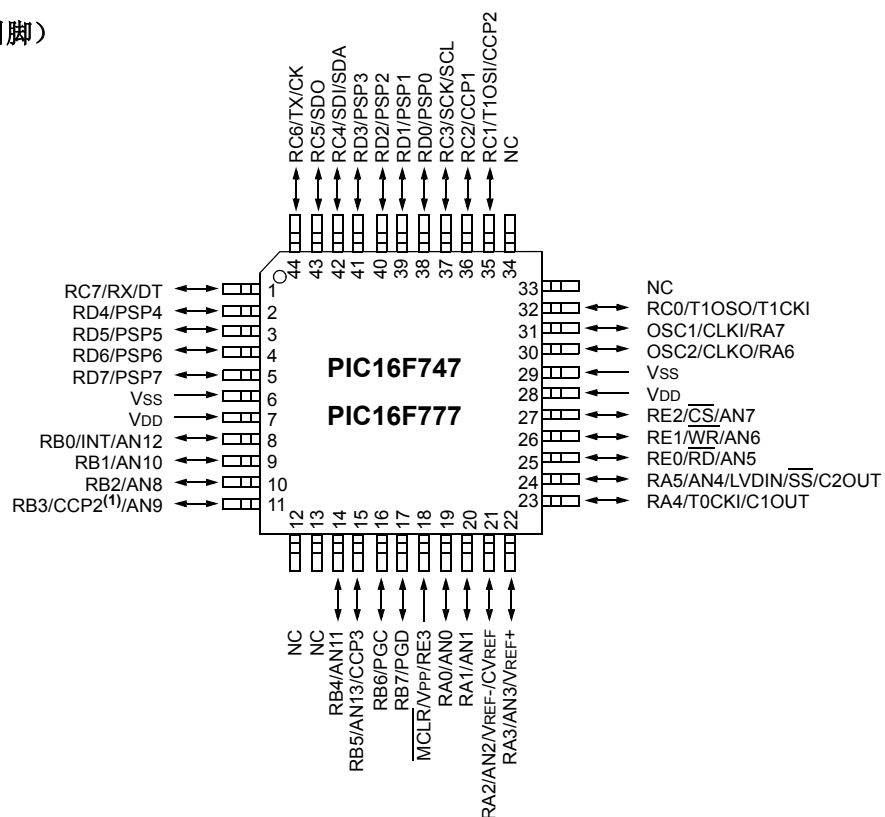
注 1: RB3 是 CCP2 引脚复用的替换引脚。

引脚示意图（续）

PDIP（40 引脚）



TQFP（44 引脚）



注 1: RB3 是 CCP2 引脚复用的替换引脚。

PIC16F7X7

目录

1.0	器件概述	5
2.0	存储器组织结构	15
3.0	读取程序存储器	31
4.0	振荡器配置	33
5.0	I/O 端口	49
6.0	Timer0 模块	73
7.0	Timer1 模块	77
8.0	Timer2 模块	85
9.0	捕捉 / 比较 / PWM 模块	87
10.0	主同步串行口 (MSSP) 模块	93
11.0	可寻址通用同步 / 异步收发器 (USART)	133
12.0	模数转换器 (A/D) 模块	151
13.0	比较器模块	161
14.0	比较器参考电压模块	167
15.0	CPU 的特殊功能	169
16.0	指令系统概述	193
17.0	开发系统	201
18.0	电气特性	207
19.0	直流和交流特性图表	237
20.0	封装信息	239
附录 A:	版本历史	249
附录 B:	器件区别	249
附录 C:	器件转换的注意事项	250
索引		251
MICROCHIP 网站		259
客户支持		259
读者反馈表		260
产品标识体系		261

致 客 户

我司旨在提供最佳文档供客户正确使用 Microchip 产品。为此，我们将持续改善公司出版物以更好地满足您的要求。出版物的质量将随新手册及更新版本的推出而得到改善。

如果您对本出版物有任何问题和建议，请通过电子邮件或传真联系我司 TRC 经理，电子邮件地址为 **CTRC@microchip.com**，传真号码为 (8621) 5407 5066。我们欢迎您的反馈。

最新数据手册

欲获得本数据手册的最新版本，请查询我公司的网站：

<http://www.microchip.com>

您可通过检查数据手册中任意一页外侧下角的文献编号来确定其版本。文献编号的最后一个字母是版本编号，例如：DS30000A 是 DS30000 的 A 版本。

勘误表

现有器件可能带有一份勘误表，说明了（与数据手册的）小运行差异以及建议的工作条件。当器件 / 文档的差异为我们所知时，我们将出版一份勘误表。勘误表上将注明其所适用的硅片版本和文件版本。

欲了解某一器件是否存在勘误表，请通过以下方式之一查询：

- Microchip 网站 <http://www.microchip.com>
- 当地 Microchip 销售办事处（见尾页）
- Microchip 总部文献中心；美国传真号码：001 (480) 792-7277

当致电销售办事处或文献中心时，请说明您所使用的器件名称、芯片和数据手册版本（包括文献编号）。

客户通知系统

欲接收我司产品的最新信息，请到我公司网站 www.microchip.com 上注册。

1.0 器件概述

本文档包括下列器件的特定信息：

- PIC16F737 • PIC16F767
- PIC16F747 • PIC16F777

PIC16F737/767 器件采用 28 引脚封装，而 PIC16F747/777 器件则采用 40 引脚或 44 引脚封装。PIC16F7X7 系列器件除了下列区别外基本类似：

- PIC16F737 和 PIC16F767 的片上总存储容量为 PIC16F747 和 PIC16F777 的一倍半。
- 28 引脚器件有 3 个 I/O 端口，而 40/44 引脚器件有 5 个。
- 28 引脚器件有 16 个中断，而 40/44 引脚器件有 17 个。
- 28 引脚器件有 11 个 A/D 输入通道，而 40/44 引脚器件有 14 个。
- 只有 40/44 引脚器件有并行从动口。
- 低功耗模式：RC_RUN 模式下器件内核和外设可使用 INTRC 作为时钟信号，而 SEC_RUN 模式下内核和外设使用低功耗 Timer1 作为时钟信号。详见第 4.7 节“电源管理模式”。
- 片内 RC 振荡器有 8 种频率可供选择，分别为 31.25 kHz、125 kHz、250 kHz、500 kHz、1 MHz、2 MHz、4 MHz 和 8 MHz。INTRC 可以

作为主时钟源或备用时钟源。详见第 4.5 节“片内振荡器模块”。

- Timer1 模块的电流消耗有了显著降低，从 20 μ A（早期的 PIC16 系列）降到了典型的 1.8 μ A（32 kHz，2V），特别适用于实时时钟的应用。详见第 7.0 章“Timer1 模块”。
- 扩展的看门狗定时器（WDT）可编程周期范围为 1 ms 至 268s 之间。WDT 自带 16 位预分频器。详见第 15.17 节“看门狗定时器（WDT）”。
- 双时钟启动：当振荡器设为 LP、XT 或 HS 模式时，器件将使用 INTRC 作为时钟源，以使振荡器预热。该功能使器件上电后可立即执行代码。详见第 15.17.3 节“双时钟启动模式”。
- 时钟故障监视器：该功能使器件可在主时钟或备用时钟发生故障时，切换到 INTRC 继续工作。

表 1-1 列出了器件特性的小结。PIC16F737/767 和 PIC16F747/777 的结构框图分别如图 1-1 和图 1-2 所示。这一系列的引脚分布见表 1-2 和表 1-3。

其他信息可以参考《PICmicro® 中档单片机系列参考手册》（DS33023A_CN）。该手册可以从当地 Microchip 销售办事处或从 Microchip 公司网站下载。应将该参考手册视为本数据手册的有益补充，我们强烈推荐用户阅读，以更好地理解单片机结构以及外设模块的操作。

表 1-1： PIC16F7X7 器件特性

主要特性	PIC16F737	PIC16F747	PIC16F767	PIC16F777
工作频率	DC – 20 MHz	DC – 20 MHz	DC – 20 MHz	DC – 20 MHz
复位（及延时）	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)
Flash 程序存储器（14 位字宽）	4K	4K	8K	8K
数据存储器（字节）	368	368	368	368
中断	16	17	16	17
I/O 端口	端口 A, B, C	端口 A, B, C, D, E	端口 A, B, C	端口 A, B, C, D, E
定时器	3	3	3	3
捕捉 / 比较 / PWM 模块	3	3	3	3
主串行通信口	MSSP, USART	MSSP, USART	MSSP, USART	MSSP, USART
并行口	—	PSP	—	PSP
10 位模数转换器	11 个输入通道	14 个输入通道	11 个输入通道	14 个输入通道
指令设置	35 条指令	35 条指令	35 条指令	35 条指令
封装	28 引脚 PDIP 28 引脚 SOIC 28 引脚 SSOP 28 脚 QFN	40 引脚 PDIP 44 引脚 QFN 44 引脚 TQFP	28 引脚 PDIP 28 引脚 SOIC 28 引脚 SSOP 28 引脚 QFN	40 引脚 PDIP 44 引脚 QFN 44 引脚 TQFP

PIC16F7X7

图 1-1: PIC16F737 和 PIC16F767 结构框图

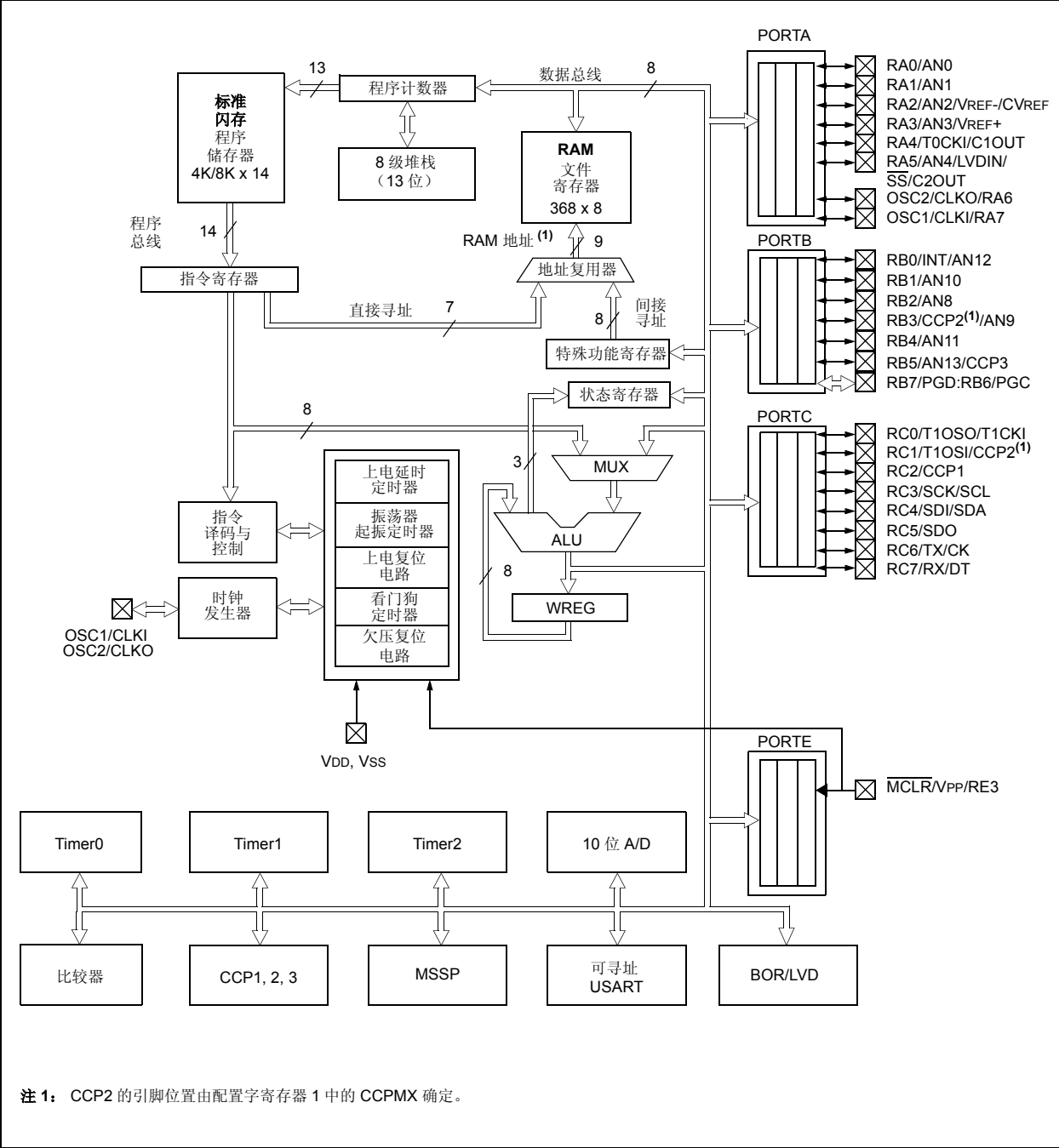
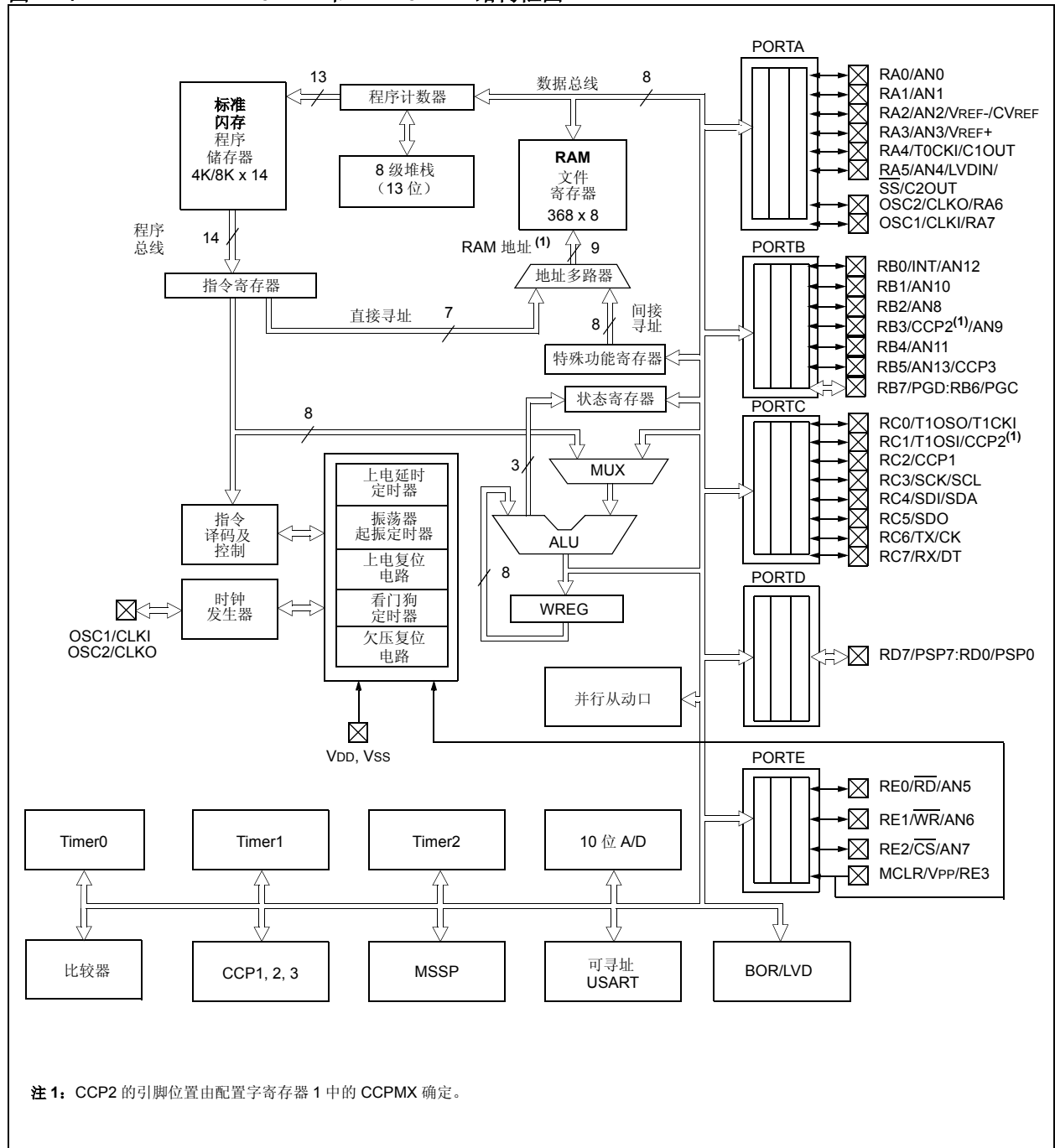


图 1-2: PIC16F747 和 PIC16F777 结构框图



PIC16F7X7

表 1-2: PIC16F737 和 PIC16F767 引脚定义

引脚名称	PDIP SSOP SOIC 引脚号	QFN 引脚号	I/O/P 类型	缓冲器 类型	功能
OSC1/CLKI/RA7 OSC1 CLKI RA7	9	7	I I I/O	ST/CMOS ⁽³⁾ ST	晶体振荡器或外部时钟输入。 晶体振荡器输入或外部时钟源输入。RC 模式下为 ST 缓冲，其他模式下为 CMOS 缓冲。 外部时钟源输入。始终与 OSC1 相关（见 OSC1/CLKI、OSC2/CLKO 引脚）。 数字 I/O 引脚。
OSC2/CLKO/RA6 OSC2 CLKO RA6	10	6	O O I/O	— ST	晶体振荡器或时钟输出。 晶体振荡器输出。 在晶体振荡器模式下连接至晶振或陶瓷谐振器。 在 RC 模式下，OSC2 引脚输出 CLKO，频率为 OSC1 的 1/4，指示指令周期。 数字 I/O 引脚。
MCLR/VPP/RE3 MCLR VPP RE3	1	26	I P I	ST	主清零（输入）或编程电压输入。 主清零（复位）输入，低电平有效 器件复位引脚。 编程电压输入。 数字输入引脚。
RA0/AN0 RA0 AN0 RA1/AN1 RA1 AN1 RA2/AN2/VREF-/CVREF RA2 AN2 VREF- CVREF RA3/AN3/VREF+ RA3 AN3 VREF+ RA4/T0CKI/C1OUT RA4 T0CKI C1OUT RA5/AN4/LVDIN/SS/C2OUT RA5 AN4 LVDIN SS C2OUT	2 3 4 5 6 7	27 28 1 2 3 4	I/O I I/O I I/O I I 0 I/O I I I/O I I O I/O I I O O	TTL TTL TTL TTL ST TTL	PORTA 为双向 I/O 引脚。 数字 I/O 引脚。 模拟输入引脚 0。 数字 I/O 引脚。 模拟输入引脚 1。 数字 I/O 引脚。 模拟输入引脚 2。 A/D 参考电压输入（低电平）。 比较器参考电压输出。 数字 I/O 引脚。 模拟输入引脚 3。 A/D 参考电压输入（高电平）。 数字 I/O 引脚 – 配置为输出时为漏极开路。 Timer0 外部时钟输入。 比较器 1 输出位。 数字 I/O 引脚。 模拟输入引脚 4。 低电压检测输入。 SPI 从动选择输入。 比较器 2 输出位。

图注: I = 输入 O = 输出 I/O = 输入 / 输出 P = 电源
— = 未使用 TTL = TTL 输入 ST = 施密特输入

注 1: 配置为外部中断引脚时，该缓冲器是施密特输入。
2: 配置为串行编程模式时，该缓冲器是施密特输入。
3: 配置为 RC 振荡模式时，该缓冲器是施密特输入；其他情况均为 CMOS 输入。

表 1-2: PIC16F737 和 PIC16F767 引脚定义 (续)

引脚名称	PDIP SSOP SOIC 引脚号	QFN 引脚号	I/O/P 类型	缓冲器 类型	功能
RB0/INT/AN12 RB0 INT AN12	21	18	I/O I I	TTL/ST ⁽¹⁾	PORTB 是双向 I/O 口。PORTB 所有引脚均可用软件编程为内部弱上拉。 数字 I/O 引脚。 外部中断输入。 模拟输入引脚 12。 数字 I/O 引脚。 模拟输入引脚 10。 数字 I/O 引脚。 模拟输入引脚 8。 数字 I/O 引脚。 CCP2 捕捉器输入，比较器输出，PWM 输出。 模拟输入引脚 9。 数字 I/O 引脚。 模拟输入引脚 11。 数字 I/O 引脚。 模拟输入引脚 13。 CCP3 捕捉器输入，比较器输出，PWM 输出。
RB1/AN10 RB1 AN10	22	19	I/O I	TTL	
RB2/AN8 RB2 AN8	23	20	I/O I	TTL	
RB3/CCP2/AN9 RB3 CCP2 AN9	24	21	I/O I/O I	TTL	
RB4/AN11 RB4 AN11	25	22	I/O I	TTL	
RB5/AN13/CCP3 RB5 AN13 CCP3	26	23	I/O I I/O	TTL	
RB6/PGC RB6 PGC	27	24	I/O I/O	TTL/ST ⁽²⁾	
RB7/PGD RB7 PGD	28	25	I/O I/O	TTL/ST ⁽²⁾	

图注: I = 输入 O = 输出 I/O = 输入 / 输出 P = 电源
 — = 未使用 TTL = TTL 输入 ST = 施密特输入

注 1: 配置为外部中断引脚时，该缓冲器是施密特输入。
2: 配置为串行编程模式时，该缓冲器是施密特输入。
3: 配置为 RC 振荡模式时，该缓冲器是施密特输入；其他情况均为 CMOS 输入。

PIC16F7X7

表 1-2: PIC16F737 和 PIC16F767 引脚定义 (续)

引脚名称	PDIP SSOP SOIC 引脚号	QFN 引脚号	I/O/P 类型	缓冲器 类型	功能
RC0/T1OSO/T1CKI RC0 T1OSO T1CKI	11	8	I/O O I	ST	PORTC 是双向 I/O 口。 数字 I/O 引脚。 Timer1 振荡器输出。 Timer1 外部时钟输入。
RC1/T1OSI/CCP2 RC1 T1OSI CCP2	12	9	I/O I I/O	ST	数字 I/O 引脚。 Timer1 振荡器输入。 捕捉器 2 输入, 比较器 2 输出, PWM2 输出。
RC2/CCP1 RC2 CCP1	13	10	I/O I/O	ST	数字 I/O 引脚。 捕捉器 1 输入, 比较器 1 输出, PWM1 输出。
RC3/SCK/SCL RC3 SCK SCL	14	11	I/O I/O I/O	ST	数字 I/O 引脚。 SPI 模式下的同步串行时钟输入 / 输出。 I ² C 模式下的同步串行时钟输入 / 输出。
RC4/SDI/SDA RC4 SDI SDA	15	12	I/O I I/O	ST	数字 I/O 引脚。 SPI 数据输入。 I ² C 数据 I/O。
RC5/SDO RC5 SDO	16	13	I/O O	ST	数字 I/O 引脚。 SPI 数据输出。
RC6/TX/CK RC6 TX CK	17	14	I/O O I/O	ST	数字 I/O 引脚。 USART 异步发送端。 USART1 同步时钟。
RC7/RX/DT RC7 RX DT	18	15	I/O I I/O	ST	数字 I/O 引脚。 USART 异步接收端。 USART 同步数据。
Vss	8, 19	5, 16	P	—	逻辑信号和 I/O 引脚的接地端。
VDD	20	17	P	—	逻辑信号和 I/O 引脚的电源正极。

图注: I = 输入 O = 输出 I/O = 输入 / 输出 P = 电源
— = 未使用 TTL = TTL 输入 ST = 施密特输入

- 注 1: 配置为外部中断引脚时, 该缓冲器是施密特输入。
2: 配置为串行编程模式时, 该缓冲器是施密特输入。
3: 配置为 RC 振荡模式时, 该缓冲器是施密特输入; 其他情况均为 CMOS 输入。

表 1-3: PIC16F747 和 PIC16F777 引脚描述

引脚名称	PDIP 引脚号	QFN 引脚号	TQFP 引脚号	I/O/P 类型	缓冲器类型	功能
OSC1/CLKI/RA7 OSC1 CLKI RA7	13	32	31	I I I/O	ST/CMOS ⁽⁴⁾ ST	晶体振荡器或外部时钟输入。 振荡器晶体输入或外部时钟源输入。配置为 RC 模式时为 ST 缓冲，其他模式下为 CMOS。 外部时钟输入。始终与 OSC1 相关（见 OSC1/CLKI, OSC2/CLKO 引脚）。 数字 I/O 引脚。
OSC2/CLKO/RA6 OSC2 CLKO RA6	14	33	30	O O I/O	— ST	晶体振荡器或时钟输出。 晶体振荡器输出。晶振模式下连接晶振或陶瓷谐振器。 RC 模式下, OSC2 引脚输出 CLKO, 频率为 OSC1 的 1/4, 表示指令周期速率。 数字 I/O 引脚。
MCLR/VPP/RE3 MCLR VPP RE3	1	18	18	I P I	ST	主清零（输入）或编程电压（输入）。 主清零（复位）输入，低电平有效，将器件复位。 编程电压输入。 仅用于数字输入。
RA0/AN0 RA0 AN0 RA1/AN1 RA1 AN1 RA2/AN2/VREF-/CVREF RA2 AN2 VREF- CVREF RA3/AN3/VREF+ RA3 AN3 VREF+ RA4/T0CKI/C1OUT RA4 T0CKI C1OUT RA5/AN4/LVDIN/SS/C2OUT RA5 AN4 LVDIN SS C2OUT	2 3 4 5 6 7	19 20 21 22 23 24	19 20 21 22 23 24	I/O I I/O I I/O I I I/O I O I/O I I I I	TTL TTL TTL TTL ST TTL	PORTA 是双向 I/O 口。 数字 I/O 引脚。 模拟输入引脚 0。 数字 I/O 引脚。 模拟输入引脚 1。 数字 I/O 引脚。 模拟输入引脚 2。 A/D 参考电压输入（低电平）。 比较器参考电压输出。 数字 I/O 引脚。 模拟输入引脚 3。 A/D 参考电压输入（高电平）。 数字 I/O 引脚 — 配置为输出时是漏极开路。 Timer0 外部时钟输入。 比较器 1 输入。 数字 I/O 引脚。 模拟输入引脚 4。 低电压检测输入。 SPI 从动选择输入。 比较器 2 输入。

图注: I = 输入 O = 输出 I/O = 输入 / 输出 P = 电源
— = 未使用 TTL = TTL 输入 ST = 施密特输入

- 注 1: 配置为外部中断引脚时，该缓冲器是施密特输入。
2: 配置为串行编程方式时，该缓冲器是施密特输入。
3: 配置为通用 I/O 口用时，该缓冲器是施密特输入；当用于并行从动口方式时，则是 TTL 输入（用于与单片机总线接口）。
4: 配置为 RC 振荡模式时，该缓冲器是施密特输入；其他情况均为 CMOS 输入。

PIC16F7X7

表 1-3: PIC16F747 和 PIC16F777 引脚描述 (续)

引脚名称	PDIP 引脚号	QFN 引脚号	TQFP 引脚号	I/O/P 类型	缓冲器类型	功能
RB0/INT/AN12 RB0 INT AN12	33	9	8	I/O I I	TTL/ST ⁽¹⁾	PORTB 是双向 I/O 口。PORTB 所有引脚可以软件编程为内部弱上拉。 数字 I/O 引脚。 外部中断输入。 模拟输入引脚 12。
RB1/AN10 RB1 AN10	34	10	9	I/O I	TTL	数字 I/O 引脚。 模拟输入引脚 10。
RB2/AN8 RB2 AN8	35	11	10	I/O I	TTL	数字 I/O 引脚。 模拟输入引脚 8。
RB3/CCP2/AN9 RB3 CCP2 AN9	36	12	11	I/O I/O I	TTL	数字 I/O 引脚。 CCP2 捕捉器输入，比较输出，PWM 输出。 模拟输入引脚 9。
RB4/AN11 RB4 AN11	37	14	14	I/O I	TTL	数字 I/O 引脚。 模拟输入引脚 11。
RB5/AN13/CCP3 RB5 AN13 CCP3	38	15	15	I/O I I	TTL	数字 I/O 引脚。 模拟输入引脚 13。 CCP3 捕捉器输入，比较输出，PWM 输出。
RB6/PGC RB6 PGC	39	16	16	I/O I/O	TTL/ST ⁽²⁾	数字 I/O 引脚。 在线调试器引脚，ICSP 编程时钟输入端。
RB7/PGD RB7 PGD	40	17	17	I/O I/O	TTL/ST ⁽²⁾	数字 I/O 引脚。 在线调试器引脚，ICSP 编程数据输入端。

图注: I = 输入 O = 输出 I/O = 输入 / 输出 P = 电源
— = 未使用 TTL = TTL 输入 ST = 施密特输入

- 注 1: 配置为外部中断引脚时，该缓冲器是施密特输入。
2: 配置为串行编程方式时，该缓冲器是施密特输入。
3: 配置为通用 I/O 口用时，该缓冲器是施密特输入；当用于并行从动口方式时，则是 TTL 输入（用于与单片机总线接口）。
4: 配置为 RC 振荡模式时，该缓冲器是施密特输入；其他情况均为 CMOS 输入。

表 1-3: PIC16F747 和 PIC16F777 引脚描述 (续)

引脚名称	PDIP 引脚号	QFN 引脚号	TQFP 引脚号	I/O/P 类型	缓冲器类型	功能
RC0/T1OSO/T1CKI RC0 T1OSO T1CKI	15	34	32	I/O O I	ST	PORTC 是双向 I/O 口。 数字 I/O 引脚。 Timer1 振荡器输出。 Timer1 外部时钟输入。
RC1/T1OSI/CCP2 RC1 T1OSI CCP2	16	35	35	I/O I I/O	ST	数字 I/O 引脚。 Timer1 振荡器输入。 捕捉器 2 输入, 比较器 2 输出, PWM2 输出。
RC2/CCP1 RC2 CCP1	17	36	36	I/O I/O	ST	数字 I/O 引脚。 捕捉器 1 输入, 比较器 1 输出, PWM1 输出。
RC3/SCK/SCL RC3 SCK SCL	18	37	37	I/O I/O I/O	ST	数字 I/O 引脚。 SPI 模式下的同步串行时钟输入 / 输出。 I ² C 模式下的同步串行时钟输入 / 输出。
RC4/SDI/SDA RC4 SDI SDA	23	42	42	I/O I I/O	ST	数字 I/O 引脚。 SPI 数据输入。 I ² C 数据 I/O。
RC5/SDO RC5 SDO	24	43	43	I/O O	ST	数字 I/O 引脚。 SPI 数据输出。
RC6/TX/CK RC6 TX CK	25	44	44	I/O O I/O	ST	数字 I/O 引脚。 USART 异步发送端。 USART1 同步时钟。
RC7/RX/DT RC7 RX DT	26	1	1	I/O I I/O	ST	数字 I/O 引脚。 USART 异步接收端。 USART 同步数据。

图注: I = 输入 O = 输出 I/O = 输入 / 输出 P = 电源
— = 未使用 TTL = TTL 输入 ST = 施密特输入

- 注**
- 1: 配置为外部中断引脚时, 该缓冲器是施密特输入。
 - 2: 配置为串行编程方式时, 该缓冲器是施密特输入。
 - 3: 配置为通用 I/O 口用时, 该缓冲器是施密特输入; 当用于并行从动口方式时, 则是 TTL 输入 (用于与单片机总线接口)。
 - 4: 配置为 RC 振荡模式时, 该缓冲器是施密特输入; 其他情况均为 CMOS 输入。

PIC16F7X7

表 1-3: PIC16F747 和 PIC16F777 引脚描述 (续)

引脚名称	PDIP 引脚号	QFN 引脚号	TQFP 引脚号	I/O/P 类型	缓冲器类型	功能
RD0/PSP0 RD0 PSP0	19	38	38	I/O I/O	ST/TTL ⁽³⁾	PORTD 时双向 I/O 口，当与微处理器总线连接时也可作为并行从动口。
RD1/PSP1 RD1 PSP1	20	39	39	I/O I/O	ST/TTL ⁽³⁾	数字 I/O 引脚。 并行从动口数据端口。
RD2/PSP2 RD2 PSP2	21	40	40	I/O I/O	ST/TTL ⁽³⁾	数字 I/O 引脚。 并行从动口数据端口。
RD3/PSP3 RD3 PSP3	22	41	41	I/O I/O	ST/TTL ⁽³⁾	数字 I/O 引脚。 并行从动口数据端口。
RD4/PSP4 RD4 PSP4	27	2	2	I/O I/O	ST/TTL ⁽³⁾	数字 I/O 引脚。 并行从动口数据端口。
RD5/PSP5 RD5 PSP5	28	3	3	I/O I/O	ST/TTL ⁽³⁾	数字 I/O 引脚。 并行从动口数据端口。
RD6/PSP6 RD6 PSP6	29	4	4	I/O I/O	ST/TTL ⁽³⁾	数字 I/O 引脚。 并行从动口数据端口。
RD7/PSP7 RD7 PSP7	30	5	5	I/O I/O	ST/TTL ⁽³⁾	数字 I/O 引脚。 并行从动口数据端口。
RE0/ $\overline{\text{RD}}$ /AN5 RE0 RD AN5	8	25	25	I/O I I	ST/TTL ⁽³⁾	PORTE 是双向 I/O 口。 数字 I/O 引脚。 并行从动口的读控制线。 模拟输入引脚 5。
RE1/ $\overline{\text{WR}}$ /AN6 RE1 WR AN6	9	26	26	I/O I I	ST/TTL ⁽³⁾	数字 I/O 引脚。 并行从动口写控制线。 模拟输入 6 引脚。
RE2/ $\overline{\text{CS}}$ /AN7 RE2 CS AN7	10	27	27	I/O I I	ST/TTL ⁽³⁾	数字 I/O 引脚。 并行从动口片选控制线。 模拟输入引脚 7。
VSS	—	31	—	P	—	模拟接地参考。
VSS	12, 31	6, 30	6, 29	P	—	逻辑信号和 I/O 引脚的接地参考。
VDD	—	8	—	P	—	模拟正电源。
VDD	11, 32	7, 28	7, 28	P	—	逻辑信号和 I/O 引脚的正电源端。
NC	—	13, 29	12, 13, 33, 34	—	—	未使用，保持各引脚悬空。

图注: I = 输入 O = 输出 I/O = 输入 / 输出 P = 电源
— = 未使用 TTL = TTL 输入 ST = 施密特输入

- 注 1: 配置为外部中断引脚时，该缓冲器是施密特输入。
2: 配置为串行编程方式时，该缓冲器是施密特输入。
3: 配置为通用 I/O 口用时，该缓冲器是施密特输入；当用于并行从动口方式时，则是 TTL 输入（用于与单片机总线接口）。
4: 配置为 RC 振荡模式时，该缓冲器是施密特输入；其他情况均为 CMOS 输入。

2.0 存储器组织结构

本 PICmicro® 系列单片机均有两个存储模块，程序存储器与数据存储器。它们采用不同的总线，因此可以同时
进行存取，本节中将对此作详细论述。程序存储器可以被用户代码由内部读取（详见 第 3.0 章“读取程序存储器”）。

关于器件存储器的其他内容参见《PICmicro® 中档单片机系列参考手册》（DS33023A_CN）。

2.1 程序存储器组织结构

PIC16F7X7 系列器件有一个 13 位宽的程序计数器，最大可寻址 8K 字 x 14 位的程序存储器空间。PIC16F767/777 片内的程序存储器容量为 8K 字，而 PIC16F737/747 片内的容量为 4K 字。PIC16F7X7 程序存储器的映射见图 2-1。访问这些地址以外的存储单元将导致循环，回到有效的程序存储空间。

复位矢量地址为 0000h，中断矢量地址为 0004h。

2.2 数据存储器组织结构

数据存储器被划分成多个存储区，每个存储区由通用寄存器和特殊功能寄存器两部分组成。RP1（Status<6>）和 RP0（Status<5>）位是存储区选择位。

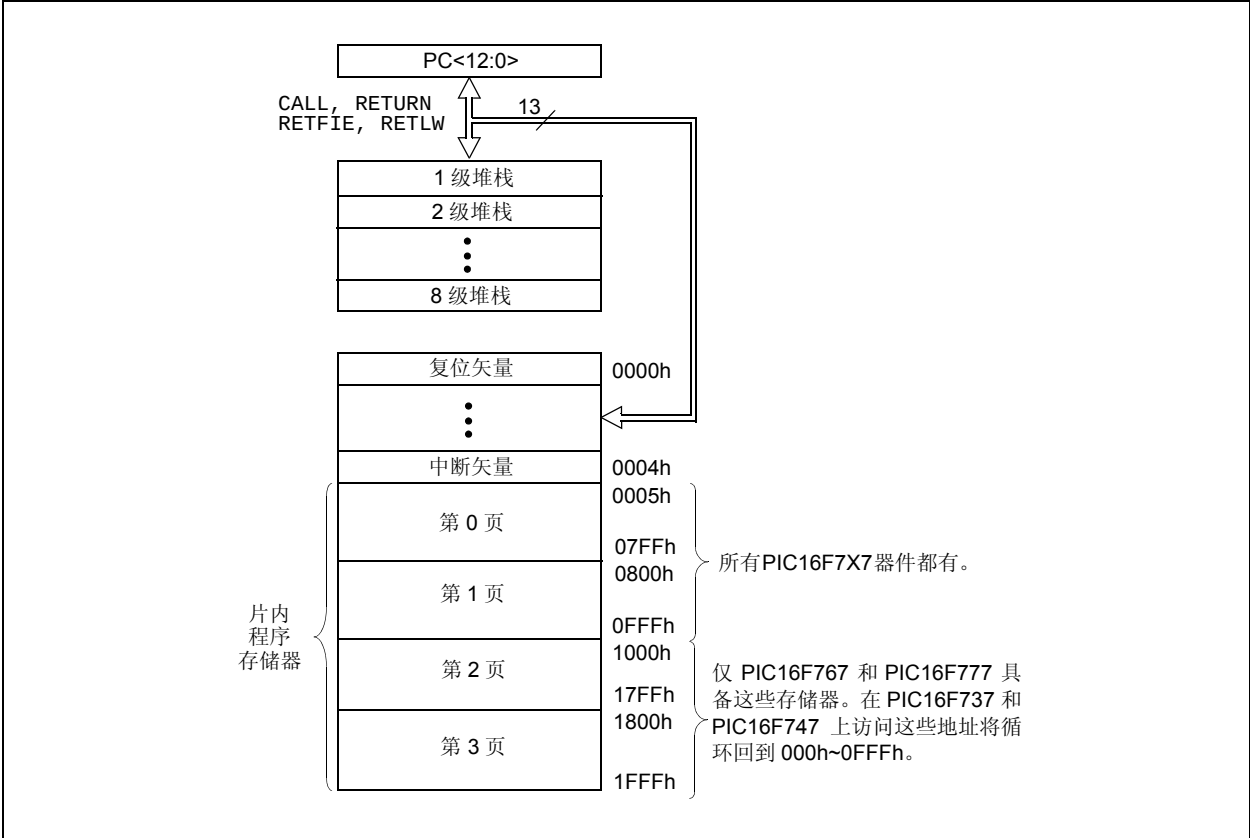
RP1:RP0	存储区
00	0
01	1
10	2
11	3

每个存储区多达 7Fh（128 字节）。每个存储区的低位地址单元被特殊功能寄存器占据，除此之外则为通用寄存器，用作静态 RAM。所有存储区均包括特殊功能寄存器，某些使用频率较高的特殊功能寄存器可以从一个存储区映射到另一个存储区中，以节省代码和提高存储速度。

2.2.1 通用文件寄存器

通用文件寄存器（如图 2-2 和图 2-3）可以直接访问或通过文件选择寄存器（FSR）间接访问。

图 2-1: PIC16F7X7 程序存储器映射图和堆栈



PIC16F7X7

图 2-2: PIC16F737 和 PIC16F767 的数据存储器映射图

寄存器地址		寄存器地址		寄存器地址		寄存器地址	
间接寻址 (*)	00h	间接寻址 (*)	80h	间接寻址 (*)	100h	间接寻址 (*)	180h
TMR0	01h	OPTION_REG	81h	TMR0	101h	OPTION_REG	181h
PCL	02h	PCL	82h	PCL	102h	PCL	182h
STATUS	03h	STATUS	83h	STATUS	103h	STATUS	183h
FSR	04h	FSR	84h	FSR	104h	FSR	184h
PORTA	05h	TRISA	85h	WDTCON	105h		185h
PORTB	06h	TRISB	86h	PORTB	106h	TRISB	186h
PORTC	07h	TRISC	87h		107h		187h
	08h		88h		108h		188h
PORTE	09h	TRISE	89h	LVDCON	109h		189h
PCLATH	0Ah	PCLATH	8Ah	PCLATH	10Ah	PCLATH	18Ah
INTCON	0Bh	INTCON	8Bh	INTCON	10Bh	INTCON	18Bh
PIR1	0Ch	PIE1	8Ch	PMDATA	10Ch	PMCON1	18Ch
PIR2	0Dh	PIE2	8Dh	PMADR	10Dh		18Dh
TMR1L	0Eh	PCON	8Eh	PMDATH	10Eh		18Eh
TMR1H	0Fh	OSCCON	8Fh	PMADRH	10Fh		18Fh
T1CON	10h	OSCTUNE	90h	通用 寄存器 16 字节	110h	通用 寄存器 16 字节	190h
TMR2	11h	SSPCON2	91h				
T2CON	12h	PR2	92h				
SSPBUF	13h	SSPADDD	93h				
SSPCON	14h	SSPSTAT	94h				
CCPR1L	15h	CCPR3L	95h				
CCPR1H	16h	CCPR3H	96h				
CCP1CON	17h	CCP3CON	97h				
RCSTA	18h	TXSTA	98h				
TXREG	19h	SPBRG	99h				
RCREG	1Ah		9Ah				
CCPR2L	1Bh	ADCON2	9Bh				
CCPR2H	1Ch	CMCON	9Ch				
CCP2CON	1Dh	CVRCON	9Dh				
ADRESH	1Eh	ADRESL	9Eh				
ADCON0	1Fh	ADCON1	9Fh				
通用 寄存器 96 字节	20h	通用 寄存器 80 字节	A0h	通用 寄存器 80 字节	11Fh 120h	通用 寄存器 80 字节	19Fh 1A0h
			EFh F0h		16Fh 170h		1EFh 1F0h
		通道 70h-7Fh		通道 70h-7Fh		通道 70h-7Fh	
存储区 0	7Fh	存储区 1	FFh	存储区 2	17Fh	存储区 3	1FFh

■ 阴影部分未使用，读作 0；

* 非实际存在的寄存器。

图 2-3: PIC16F747 和 PIC16F777 的数据存储器映射图

寄存器地址		寄存器地址		寄存器地址		寄存器地址	
间接寻址 (*)	00h	间接寻址 (*)	80h	间接寻址 (*)	100h	间接寻址 (*)	180h
TMR0	01h	OPTION_REG	81h	TMR0	101h	OPTION_REG	181h
PCL	02h	PCL	82h	PCL	102h	PCL	182h
STATUS	03h	STATUS	83h	STATUS	103h	STATUS	183h
FSR	04h	FSR	84h	FSR	104h	FSR	184h
PORTA	05h	TRISA	85h	WDTCON	105h		185h
PORTB	06h	TRISB	86h	PORTB	106h	TRISB	186h
PORTC	07h	TRISC	87h		107h		187h
PORTD	08h	TRISD	88h		108h		188h
PORTE	09h	TRISE	89h	LVDCON	109h		189h
PCLATH	0Ah	PCLATH	8Ah	PCLATH	10Ah	PCLATH	18Ah
INTCON	0Bh	INTCON	8Bh	INTCON	10Bh	INTCON	18Bh
PIR1	0Ch	PIE1	8Ch	PMDATA	10Ch	PMCON1	18Ch
PIR2	0Dh	PIE2	8Dh	PMADR	10Dh		18Dh
TMR1L	0Eh	PCON	8Eh	PMDATH	10Eh		18Eh
TMR1H	0Fh	OSCCON	8Fh	PMADRH	10Fh		18Fh
T1CON	10h	OSCTUNE	90h	通用 寄存器 16 字节	110h	通用 寄存器 16 字节	190h
TMR2	11h	SSPCON2	91h				
T2CON	12h	PR2	92h				
SSPBUF	13h	SSPADDD	93h				
SSPCON	14h	SSPSTAT	94h				
CCPR1L	15h	CCPR3L	95h				
CCPR1H	16h	CCPR3H	96h				
CCP1CON	17h	CCP3CON	97h				
RCSTA	18h	TXSTA	98h				
TXREG	19h	SPBRG	99h				
RCREG	1Ah		9Ah				
CCPR2L	1Bh	ADCON2	9Bh				
CCPR2H	1Ch	CMCON	9Ch				
CCP2CON	1Dh	CVRCON	9Dh				
ADRESH	1Eh	ADRESL	9Eh				
ADCON0	1Fh	ADCON1	9Fh				
通用 寄存器 96 字节	20h	通用 寄存器 80 字节	A0h	通用 寄存器 80 字节	11Fh 120h	通用 寄存器 80 字节	19Fh 1A0h
	EFh F0h		16Fh 170h		1EFh 1F0h		
		通道 70h-7Fh	通道 70h-7Fh	通道 70h-7Fh	17Fh	通道 70h-7Fh	1FFh
存储区 0		存储区 1		存储区 2		存储区 3	

阴影部分未使用，读作 0；

* 非实际存在的寄存器。

PIC16F7X7

2.2.2 特殊功能寄存器

特殊功能寄存器是 CPU 和外设模块用于控制器件进行所需操作的寄存器。这类寄存器都是以静态 RAM 实现的。表 2-1 列出了这些特殊功能寄存器。

特殊功能寄存器可以划分为两类：一类用于内核（CPU），另一类用于外设。本节详细介绍与内核操作相关的特殊功能寄存器。与外设模块相关的特殊功能寄存器将在相应的外设功能章节中详细介绍。

表 2-1: 特殊功能寄存器表

地址	名称	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	上电复位、 欠压复位值	所在页面
存储区 0											
00h ⁽⁴⁾	INDF	用 FSR 的内容寻址数据存储器来寻址该地址单元（非实际存在的寄存器）								0000 0000	30, 180
01h	TMR0	Timer0 模块的寄存器								xxxx xxxx	76, 180
02h ⁽⁴⁾	PCL	程序计数器（PC）的低字节								0000 0000	29, 180
03h ⁽⁴⁾	STATUS	IRP	RP1	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	21, 180
04h ⁽⁴⁾	FSR	间接数据存储器地址指针								xxxx xxxx	30, 180
05h	PORTA	写入时为 PORTA 数据锁存器，读取时为 PORTA 引脚电平								xx0x 0000	55, 180
06h	PORTB	写入时为 PORTB 数据锁存器，读取时为 PORTB 引脚电平								xx00 0000	64, 180
07h	PORTC	写入时为 PORTC 数据锁存器，读取时为 PORTC 引脚电平								xxxx xxxx	66, 180
08h ⁽⁵⁾	PORTD	写入时为 PORTD 数据锁存器，读取时为 PORTD 引脚电平								xxxx xxxx	67, 180
09h ⁽⁵⁾	PORTE	—	—	—	—	RE3	RE2	RE1	RE0	--- x000	68, 180
0Ah ^(1,4)	PCLATH	—	—	—	程序计数器的高 5 位写缓冲器					---0 0000	29, 180
0Bh ⁽⁴⁾	INTCON	GIE	PEIE	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF	0000 000x	23, 180
0Ch	PIR1	PSPIF ⁽³⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	25, 180
0Dh	PIR2	OSFIF	CMIF	LVDIF	—	BCLIF	—	CCP3IF	CCP2IF	000- 0-00	27, 180
0Eh	TMR1L	16 位 TMR1 寄存器低字节的保持寄存器								xxxx xxxx	83, 180
0Fh	TMR1H	16 位 TMR1 寄存器高字节的保持寄存器								xxxx xxxx	83, 180
10h	T1CON	—	T1RUN	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	TMR1CS	TMR1ON	-000 0000	83, 180
11h	TMR2	Timer2 模块寄存器 r								0000 0000	86, 180
12h	T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	86, 180
13h	SSPBUF	同步串行口接收缓冲 / 发送寄存器								xxxx xxxx	101, 180
14h	SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	101, 180
15h	CCPR1L	捕捉 / 比较 / PWM 寄存器 1（LSB）								xxxx xxxx	90, 180
16h	CCPR1H	捕捉 / 比较 / PWM 寄存器 1（MSB）								xxxx xxxx	90, 180
17h	CCP1CON	—	—	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	88, 180
18h	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	134, 180
19h	TXREG	USART 发送数据寄存器								0000 0000	139, 180
1Ah	RCREG	USART 接收数据寄存器								0000 0000	141, 180
1Bh	CCPR2L	捕捉 / 比较 / PWM 寄存器 2（LSB）								xxxx xxxx	92, 180
1Ch	CCPR2H	捕捉 / 比较 / PWM 寄存器 2（MSB）								xxxx xxxx	92, 180
1Dh	CCP2CON	—	—	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	88, 180
1Eh	ADRESH	A/D 转换结果寄存器高字节								xxxx xxxx	160, 180
1Fh	ADCON0	ADCS1	ADCS0	CHS2	CHS1	CHS0	$\overline{GO/DONE}$	CHS3	ADON	0000 0000	152, 180

图注: x = 不确定, u = 不变, q = 其值取决于条件, - = 未使用, 读作 0, r = 保留
阴影部分未使用, 读作 0。

- 注 1: 程序计数器的高字节不能直接访问。PCLATH 为 PC<12:8> 的保持寄存器, 程序跳转时（CALL 或 GOTO）其内容被传送到程序计数器的高字节;
- 2: 其他复位（非上电复位）包括通过 $\overline{MCLR}$ 引脚的外部复位和看门狗定时器复位;
- 3: 对于 28 引脚的器件, PSPIE 和 PSPIF 保留未用, 应始终保持为 0;
- 4: 这些寄存器可以从任意存储区寻址;
- 5: 对于 28 引脚的器件, PORTD、PORTE、TRISD 和 TRISE 实际上未用（除了 RE3），读作 0;
- 6: 该位始终读作 1;
- 7: 双时钟启动并选择 LP、HS 或 HS-PLL 作为振荡器时 OSCON<OSTS> 位被清零;
- 8: RE3 只能用于输入。TRISE3 位的状态对其没有影响, 始终读作 1。

表 2-1: 特殊功能寄存器表 (续)

地址	名称	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	上电复位、 欠压复位值	所在页面
存储区 1											
80h ⁽⁴⁾	INDF	用 FSR 的内容寻址数据存储器来寻址该地址单元（非实际存在的寄存器）								0000 0000	30, 180
81h	OPTION_REG	RBP _U	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	22, 180
82h ⁽⁴⁾	PCL	程序计数器（PC）的低字节								0000 0000	29, 180
83h ⁽⁴⁾	STATUS	IRP	RP1	RP0	T ₀	P _D	Z	DC	C	0001 1xxx	21, 180
84h ⁽⁴⁾	FSR	间接数据存储器地址指针								xxxx xxxx	30, 180
85h	TRISA	PORTA 数据方向寄存器								1111 1111	55, 181
86h	TRISB	PORTB 数据方向寄存器								1111 1111	64, 181
87h	TRISC	PORTC 数据方向寄存器								1111 1111	66, 181
88h ⁽⁵⁾	TRISD	PORTD 数据方向寄存器								1111 1111	67, 181
89h ⁽⁵⁾	TRISE	IBF ⁽⁵⁾	OBF ⁽⁵⁾	IBOV ⁽⁵⁾	PSPMODE ⁽⁵⁾	— ⁽⁸⁾	PORTE 数据方向位			0000 1111	69, 181
8Ah ^(1,4)	PCLATH	—	—	—	程序计数器的高 5 位写缓冲器					--0 0000	23, 180
8Bh ⁽⁴⁾	INTCON	GIE	PEIE	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF	0000 000x	25, 180
8Ch	PIE1	PSPIE ⁽³⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	24, 181
8Dh	PIE2	OSFIE	CMIE	LVDIE	—	BCLIE	—	CCP3IE	CCP2IE	000- 0-00	26, 181
8Eh	PCON	—	—	—	—	—	SBOREN	POR	BOR	---- -1qq	28, 181
8Fh	OSCCON	—	IRCF2	IRCF1	IRCF0	OSTS ⁽⁸⁾	IOFS	SCS1	SCS0	-000 1000	38, 181
90h	OSCTUNE	—	—	TUN5	TUN4	TUN3	TUN2	TUN1	TUN0	--00 0000	36, 181
91h	SSPCON2	GCEN	ACKSTAT	ACKDT	ACKEN	RCEN	PEN	RSEN	SEN	0000 0000	105
92h	PR2	Timer2 周期寄存器								1111 1111	86, 181
93h	SSPADD	同步串行口（I ² C 模式）地址寄存器								0000 0000	101, 181
94h	SSPSTAT	SMP	CKE	D/A	P	S	R/W	UA	BF	0000 0000	101, 181
95h	CCPR3L	捕捉 / 比较 / PWM 寄存器 1（LSB）								xxxx xxxx	92
96h	CCPR3H	捕捉 / 比较 / PWM 寄存器（MSB）								xxxx xxxx	92
97h	CCP3CON	—	—	CCP3X	CCP3Y	CCP3M3	CCP3M2	CCP3M1	CCP3M0	--00 0000	92
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	145, 181
99h	SPBRG	波特率发生器寄存器								0000 0000	145, 181
9Ah	—	未使用								—	—
9Bh	ADCON2	—	—	ACQT2	ACQT1	ACQT0	—	—	—	--00 0---	154
9Ch	CMCON	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0111	55, 161
9Dh	CVRCON	CVREN	CVROE	CVRR	—	CVR3	CVR2	CVR1	CVR0	000- 0000	55, 167
9Eh	ADRESL	A/D 转换结构寄存器低字节								xxxx xxxx	180
9Fh	ADCON1	ADFM	ADCS2	VCFG1	VCFG0	PCFG3	PCFG2	PCFG1	PCFG0	0000 0000	153, 181

图注: x = 不确定, u = 不变, q = 其值取决于条件, - = 未使用, 读作 0, r = 保留
阴影部分未使用, 读作 0。

- 注 1: 程序计数器的高字节不能直接访问。PCLATH 为 PC<12:8> 的保持寄存器, 程序跳转时 (CALL 或 GOTO) 其内容被传送到程序计数器的高字节;
- 2: 其他复位 (非上电复位) 包括通过 $\overline{MCLR}$ 引脚的外部复位和看门狗定时器复位;
- 3: 对于 28 引脚的器件, PSPIE 和 PSPIF 保留未用, 应始终保持为 0;
- 4: 这些寄存器可以从任意存储区寻址;
- 5: 对于 28 引脚的器件, PORTD、PORTE、TRISD 和 TRISE 实际上未用 (除了 RE3), 读作 0;
- 6: 该位始终读作 1;
- 7: 双时钟启动并选择 LP、HS 或 HS-PLL 作为振荡器时 OSCON<OSTS> 位被清零;
- 8: RE3 只能用于输入。TRISE3 位的状态对其没有影响, 始终读作 1。

PIC16F7X7

表 2-1: 特殊功能寄存器表 (续)

地址	名称	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	上电复位、 欠压复位值	所在页面
存储区 2											
100h ⁽⁴⁾	INDF	用 FSR 的内容寻址数据存储器来寻址该地址单元（非实际存在的寄存器）								0000 0000	30, 180
101h	TMR0	Timer0 模块寄存器								xxxx xxxx	76, 180
102h ⁽⁴⁾	PCL	程序计数器（PC）的低字节								0000 0000	29, 180
103h ⁽⁴⁾	STATUS	IRP	RP1	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	21, 180
104h ⁽⁴⁾	FSR	间接数据存储器地址指针								xxxx xxxx	30, 180
105h	WDTCON	—	—	—	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN	---0 1000	187
106h	PORTB	写入时为 PORTB 数据锁存器，读取时为 PORTB 引脚电平								xxxx xxxx	64, 180
107h	—	未使用								—	—
108h	—	未使用								—	—
109h	LVDCON	—	—	IRVST	LVDEN	LVDL3	LVDL2	LVDL1	LVDL0	--00 0101	176
10Ah ^(1,4)	PCLATH	—	—	—	程序计数器的高 5 位写缓冲器					---0 0000	23, 180
10Bh ⁽⁴⁾	INTCON	GIE	PEIE	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF	0000 000x	25, 180
10Ch	PMDATA	EEPROM 数据寄存器低字节								xxxx xxxx	32, 181
10Dh	PMADR	EEPROM 地址寄存器低字节								xxxx xxxx	32, 181
10Eh	PMDATH	—	—	EEPROM 数据寄存器高字节 e					--xx xxxx	32, 181	
10Fh	PMADRH	—	—	—	—	EEPROM 地址寄存器高字节				---- xxxx	32, 181
存储区 3											
180h ⁽⁴⁾	INDF	用 FSR 的内容寻址数据存储器来寻址该地址单元（非实际存在的寄存器）								0000 0000	30, 180
181h	OPTION_REG	$\overline{RBPU}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	22, 180
182h ⁽⁴⁾	PCL	程序计数器（PC）的低字节								0000 0000	29, 180
183h ⁽⁴⁾	STATUS	IRP	RP1	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	21, 180
184h ⁽⁴⁾	FSR	间接数据存储器地址指针								xxxx xxxx	30, 180
185h	—	未使用								—	—
186h	TRISB	PORTB 数据方向寄存器								1111 1111	64, 181
187h	—	未使用								—	—
188h	—	未使用								—	—
189h	—	未使用								—	—
18Ah ^(1,4)	PCLATH	—	—	—	程序计数器的高 5 位写缓冲器					---0 0000	23, 180
18Bh ⁽⁴⁾	INTCON	GIE	PEIE	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF	0000 000x	25, 180
18Ch	PMCON1	—	—	—	—	—	—	—	RD	---- --0	32, 181
18Dh	—	保留，保持为“0”								0000 0000	—
18Eh	—	保留，保持为“0”								0000 0000	—
18Fh	—	保留，保持为“0”								0000 0000	—

图注: x = 不确定, u = 不变, q = 其值取决于条件, - = 未使用, 读作 0, r = 保留
阴影部分未使用, 读作 0。

- 注 1: 程序计数器的高字节不能直接访问。PCLATH 为 PC<12:8> 的保持寄存器, 程序跳转时 (CALL 或 GOTO) 其内容被传送到程序计数器的高字节;
- 2: 其他复位 (非上电复位) 包括通过 $\overline{MCLR}$ 引脚的外部复位和看门狗定时器复位;
- 3: 对于 28 引脚的器件, PSPIE 和 PSPIF 保留未用, 应始终保持为 0;
- 4: 这些寄存器可以从任意存储区寻址;
- 5: 对于 28 引脚的器件, PORTD、PORTE、TRISD 和 TRISE 实际上未用 (除了 RE3), 读作 0;
- 6: 该位始终读作 1;
- 7: 双时钟启动并选择 LP、HS 或 HS-PLL 作为振荡器时 OSCON<OSTS> 位被清零;
- 8: RE3 只能用于输入。TRISE3 位的状态对其没有影响, 始终读作 1。

2.2.2.1 状态寄存器

状态寄存器包含ALU算术运算结果的状态、复位状态和数据存储区选择位。

与其他寄存器相同，状态寄存器可以作为任何指令的目的操作数。如果状态寄存器作为一条指令的目的操作数，而这条指令又影响了Z、DC或C标志位，那么就不允许对这3位进行写操作。这些位的置位或清零取决于器件的逻辑模块。此外，TO和PD位是不能进行写操作的，所以当执行一条把状态寄存器作为目的操作数的指令时，其结果可能会与预想的不同。

例如，指令CLRF STATUS将状态寄存器的高三位清零，并将Z标志位置1，操作结果使状态寄存器变为000u u1uu（u表示不变）。

因此，如果想改变状态寄存器的内容，建议使用位操作指令BCF、BSF、半字节交换指令SWAPF和移位指令MOVWF，因为这些指令不影响Z、C或DC标志位。另外还有其他不影响状态位的指令，详见第16.0章抑制低功耗模式。

注 1: 在减法指令中，C和DC位分别作为借位和半借位，示例请参见SUBLW和SUBWF等减法指令。

寄存器 2-1: 状态寄存器（地址为 03h, 83h, 103h, 183h）

	R/W-0	R/W-0	R/W-0	R-1	R-1	R/W-x	R/W-x	R/W-x
	IRP	RP1	RP0	TO	PD	Z	DC	C
	bit 7							bit 0
bit 7	IRP: 存储区选择位（间接寻址使用） 1 = Bank 2, 3（100h-1FFh） 0 = Bank 0, 1（00h-FFh）							
bit 6-5	RP1:RP0: 存储区选择位（字节寻址使用） 11 = Bank 3（180h-1FFh） 10 = Bank 2（100h-17Fh） 01 = Bank 1（80h-FFh） 00 = Bank 0（00h-7Fh） 每个存储区有 128 字节。							
bit 4	TO: 超时标志位 1 = 上电复位或执行 CLRWDWT 指令、SLEEP 指令后被置 1 0 = 发生了 WDT 超时							
bit 3	PD: 掉电标志位 1 = 上电复位或执行 CLRWDWT 指令 0 = 执行了 SLEEP 指令							
bit 2	Z: 零标志位 1 = 算术或逻辑运算结果为零 0 = 算术或逻辑运算结果不为零							
bit 1	DC: 辅助进位 / 借位位（ADDWF, ADDLW, SUBLW, SUBWF 指令） 1 = 发生了执行结果的低 4 位向高 4 位进位 0 = 未发生执行结果的低 4 位向高 4 位进位							
bit 0	C: 进位 / 借位位（ADDWF, ADDLW, SUBLW, SUBWF 指令） 1 = 发生了执行结果向高位进位 0 = 未发生执行结果向高位进位							
	注: 对于借位，极性相反。减法运算是通过加上第二操作数的二进制补码实现的。对于循环（RRF、RLF）指令，该位装载源寄存器的最高位或最低位。							

图注:
R = 可读位 W = 可写位 U = 未使用，读作 0
- n = 上电复位值 “1” = 该位被置 1 “0” = 该位被清零 x = 不确定

PIC16F7X7

2.2.2.2 OPTION_REG 寄存器

OPTION_REG 寄存器是可读写的寄存器，包含设置定时器 TMR0 预分频器 /WDT 后分频器（可单独分配的寄存器，亦称预分频器）、外部 INT 中断、TMR0 和 PORTB 端口的弱上拉等各种控制位。

注： 要得到 TMR0 预分频比为 1:1，可将预分频器分配给看门狗定时器。

寄存器 2-2: OPTION_REG 寄存器（地址为 81h, 181h）

	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
	<u>RBP_U</u>	INTEDG	T0CS	T0SE	PSA	PS2	PS0
bit 7							bit 0
bit 7	<u>RBP_U</u>: PORTB 弱上拉使能位 1 = 关闭 PORTB 弱上拉 0 = 使能 PORTB 弱上拉						
bit 6	INTEDG: 中断触发边沿选择位 1 = RB0/INT 引脚上的上升沿触发 0 = RB0/INT 引脚上的下降沿触发						
bit 5	T0CS: TMR0 时钟源选择位 1 = 使用 RA4/T0CKI 引脚上的外部时钟 0 = 使用内部指令周期时钟（CLKO）						
bit 4	T0SE: TMR0 计数脉冲边沿选择位 1 = 在 RA4/T0CKI 引脚上的下降沿加 1 0 = 在 RA4/T0CKI 引脚上的上升沿加 1						
bit 3	PSA: 预分频器分配位 1 = 预分频器分配给 WDT 0 = 预分频器分配给 Timer0 模块						
bit 2-0	PS2:PS0: 预分频器分频比选择位						
	位值	TMR0 分频比		WDT 分频比			
	000	1:2	1:1				
	001	1:4	1:2				
	010	1:8	1:4				
	011	1:16	1:8				
	100	1:32	1:16				
	101	1:64	1:32				
	110	1:128	1:64				
	111	1:256	1:128				

图注:

R = 可读位

W = 可写位

U = 未使用，读作 0

- n = 上电复位值

“1” = 该位被置 1

“0” = 该位被清零

x = 不确定

2.2.2.3 INTCON 寄存器

INTCON 寄存器是可读写的寄存器，包含 TMR0 溢出、RB 口电平变化和外部 RB0/INT 引脚中断等各种使能控制位和标志位。

注：当中断条件发生时，这些标志位就会被置 1，而无论相应的中断使能位或全局中断使能位 GIE（INTCON<7>）状态如何。在允许中断前，用户应确保用软件将相应的中断标志位清零。

寄存器 2-3: INTCON 寄存器（地址为 0Bh, 8Bh, 10Bh, 18Bh）

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-x
GIE	PEIE	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF
bit 7							bit 0

- bit 7

GIE: 全局中断使能位
1 = 允许所有未被屏蔽的中断
0 = 禁止所有中断
- bit 6

PEIE: 外设中断使能位
1 = 允许所有未被屏蔽的外设中断
0 = 禁止所有的外设中断
- bit 5

TMR0IE: TMR0 溢出中断使能位
1 = 允许 TMR0 中断
0 = 禁止 TMR0 中断
- bit 4

INT0IE: RB0/INT 外部中断使能位
1 = 允许 RB0/INT 外部中断
0 = 禁止 RB0/INT 外部中断
- bit 3

RBIE: RB 口电平变化中断使能位
1 = 允许 RB 口电平变化中断
0 = 禁止 RB 口电平变化中断
- bit 2

TMR0IF: TMR0 溢出中断标志位
1 = TMR0 计数器溢出（必须用软件清零）
0 = TMR0 计数器没有溢出
- bit 1

INT0IF: RB0/INT 外部中断标志位
1 = 发生了 RB0/INT 引脚外部中断（必须用软件清零）
0 = 未发生 RB0/INT 引脚外部中断
- bit 0

RBIF: RB 口电平变化中断标志位
当条件不匹配时 RBIF 位将保持置位，对 PORTB 端口进行读操作将结束不匹配状态并使该位清零。
1 = RB7:RB4 引脚中至少有一个引脚状态发生变化（必须用软件清零）
0 = RB7:RB4 引脚状态无变化

图注:

R = 可读位	W = 可写位	U = 未使用，读作 0
- n = 上电复位值	“1” = 该位被置 1	“0” = 该位被清零 x = 不确定

PIC16F7X7

2.2.2.4 PIE1 寄存器

PIE1 寄存器包含各个外设的中断使能位。

注： 必须将 PEIE (INTCON<6>) 置为 1 以允许外设中断。

寄存器 2-4:

PIE1 寄存器 (地址为 8Ch)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE
bit 7							bit 0

bit 7 **PSPIE⁽¹⁾**: 并行从动口读 / 写中断使能位

1 = 允许并行从动口读 / 写中断

0 = 禁止并行从动口读 / 写中断

注 1: 对于 28 引脚的器件, PSPIE 保留未用, 该位保持为 0。

bit 6 **ADIE**: A/D 转换器中断使能位

1 = 允许 A/D 转换器中断

0 = 禁止 A/D 转换器中断

bit 5 **RCIE**: USART 接收中断使能位

1 = 允许 USART 接收中断

0 = 禁止 USART 接收中断

bit 4 **TXIE**: USART 发送中断使能位

1 = 允许 USART 发送中断

0 = 禁止 USART 发送中断

bit 3 **SSPIE**: 同步串行口中断使能位

1 = 允许 SSP 中断

0 = 禁止 SSP 中断

bit 2 **CCP1IE**: CCP1 中断使能位

1 = 允许 CCP1 中断

0 = 禁止 CCP1 中断

bit 1 **TMR2IE**: TMR2 和 PR2 匹配中断使能位

1 = 允许 TMR2 和 PR2 匹配中断

0 = 禁止 TMR2 和 PR2 匹配中断

bit 0 **TMR1IE**: TMR1 溢出中断使能位

1 = 允许 TMR1 溢出中断

0 = 禁止 TMR1 溢出中断

图注:

R = 可读位

W = 可写位

U = 未使用, 读作 0

- n = 上电复位值

“1” = 该位被置 1

“0” = 该位被清零

x = 不确定

2.2.2.5 PIR1 寄存器

PIR1 寄存器包含各个外设模块的中断标志位。

注： 当中断条件发生时，这些中断标志位就会被置 1，而无论相应的中断使能位或全局中断使能位 GIE (INTCON<7>) 状态为何。在允许中断前，用户应确保用软件将相应的中断标志位清零。

寄存器 2-5: PIR1 寄存器 (地址为 0Ch)

R/W-0	R/W-0	R-0	R-0	R/W-0	R/W-0	R/W-0	R/W-0
PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF
bit 7							bit 0

- bit 7 **PSPIF⁽¹⁾**: 并行从动口读 / 写中断标志位
 1 = 并行从动口发生读写操作 (必须用软件清零)
 0 = 并行从动口未发生读写操作
注： 对于 28 引脚器件，PSPIF 保留未用，该位保持为 0。
- bit 6 **ADIF**: A/D 转换器中断标志位
 1 = A/D 转换已完成 (必须用软件清零)
 0 = A/D 转换未完成
- bit 5 **RCIF**: USART 接收中断标志位
 1 = USART 接收缓冲器满
 0 = USART 接收缓冲区空
- bit 4 **TXIF**: USART 发送中断使能位
 1 = USART 发送缓冲器空
 0 = USART 发送缓冲器满
- bit 3 **SSPIF**: 同步串行口 (SSP) 中断标志位
 1 = SSP 中断条件发生，从中断服务程序返回时，必须用软件清零。置位条件：
SPI:
 进行了发送 / 接收；
I²C 从模式:
 进行了发送 / 接收；
I²C 主模式:
 进行了发送 / 接收。
 初始启动条件由 SSP 模块完成；
 初始停止条件由 SSP 模块完成；
 初始重新启动条件由 SSP 模块完成；
 初始应答条件由 SSP 模块完成；
 当多主机系统的 SSP 模块空闲时，发生启动条件；
 当多主机系统的 SSP 模块空闲时，发生停止条件。
 0 = 未发生 SSP 中断条件
- bit 2 **CCP1IF**: CCP1 中断标志位
捕捉方式:
 1 = TMR1 发生捕捉中断 (必须用软件清零)
 0 = TMR1 未发生捕捉中断
比较方式:
 1 = TMR1 发生比较匹配中断 (必须用软件清零)
 0 = TMR1 未发生比较匹配中断
PWM 方式:
 未使用。
- bit 1 **TMR2IF**: TMR2 和 PR2 匹配中断标志位
 1 = 发生 TMR2 和 PR2 匹配 (必须用软件清零)
 0 = 未发生 TMR2 和 PR2 匹配
- bit 0 **TMR1IF**: TMR1 溢出中断标志位
 1 = TMR1 溢出 (必须用软件清零)
 0 = TMR1 未溢出

图注:

R = 可读位 W = 可写位 U = 未使用，读作 0
 - n = 上电复位值 “1” = 该位被置 1 “0” = 该位被清零 x = 不确定

PIC16F7X7

2.2.2.6 PIE2 寄存器

PIE2 包含 CCP2 和 CCP3 外设模块中断使能位。

寄存器 2-6:

PIE2 寄存器（地址为 8Dh）

R/W-0	R/W-0	R/W-0	U-0	R/W-0	U-0	R/W-0	R/W-0
OSFIE	CMIE	LVDIE	—	BCLIE	—	CCP3IE	CCP2IE
bit 7							bit 0

- bit 7 **OSFIE:** 振荡器故障中断使能位
1 = 使能
0 = 禁止
- bit 6 **CMIE:** 比较器中断使能位
1 = 使能
0 = 禁止
- bit 5 **LVDIE:** 低电压检测中断使能位
1 = 使能低电压检测中断
0 = 禁止低电压检测中断
- bit 4 未使用: 读作 0
- bit 3 **BCLIE:** 总线冲突中断标志位
1 = 当设置为 I²C 主模式时, 允许 SSP 总线冲突中断
0 = 当设置为 I²C 主模式时, 禁止 SSP 总线冲突中断
- bit 2 未使用: 读作 0
- bit 1 **CCP3IE:** CCP3 中断使能位
1 = 允许 CCP3 中断
0 = 禁止 CCP3 中断
- bit 0 **CCP2IE:** CCP2 中断使能位
1 = 允许 CCP2 中断
0 = 禁止 CCP2 中断

图注:
R = 可读位 W = 可写位 U = 未使用, 读作 0
- n = 上电复位值 “1” = 该位被置 1 “0” = 该位被清零 x = 不确定

2.2.2.7 PIR2 寄存器

PIR2 寄存器包含 CCP2 中断标志位。

注： 当中断条件发生时，这些中断标志位就会被置 1，而无论相应的中断使能位或全局中断使能位 GIE (INTCON<7>) 状态为何。在允许中断前，用户应确保用软件将相应的中断标志位清零。

寄存器 2-7: PIR2 寄存器 (地址为 0Dh)

	R/W-0	R/W-0	R/W-0	U-0	R/W-0	U-0	R/W-0	R/W-0
	OSFIF	CMIF	LVDIF	—	BCLIF	—	CCP3IF	CCP2IF
	bit 7							bit 0
bit 7	OSFIF: 振荡器故障中断标志位 1 = 系统振荡器故障，时钟输入切换至 INTRC (必须用软件清零) 0 = 系统时钟工作正常							
bit 6	CMIF: 比较器中断标志位 1 = 比较器输入改变 (必须用软件清零) 0 = 比较器输入不变							
bit 5	LVDIF: 低电压检测中断标志位 1 = 电源电压低于指定的 LVD 电压 (必须用软件清零) 0 = 电源电压高于指定的 LVD 电压							
bit 4	未使用: 读作 0							
bit 3	BCLIF: 总线冲突中断标志位 1 = 当设置为 I ² C 主模式时，SSP 总线发生冲突 0 = SSP 总线未发生冲突							
bit 2	未使用: 读作 0							
bit 1	CCP3IF: CCP3 中断标志位 <u>捕捉方式:</u> 1 = TMR1 发生捕捉中断 (必须用软件清零) 0 = TMR1 未发生捕捉中断 <u>比较方式:</u> 1 = TMR1 发生比较匹配中断 (必须用软件清零) 0 = TMR1 未发生比较匹配中断 <u>PWM 方式:</u> 未使用							
bit 0	CCP2IF: CCP2 中断标志位 <u>捕捉方式:</u> 1 = TMR1 发生捕捉中断 (必须用软件清零) 0 = TMR1 未发生捕捉中断 <u>比较方式:</u> 1 = TMR1 发生比较匹配中断 (必须用软件清零) 0 = TMR1 未发生比较匹配中断 <u>PWM 方式:</u> 未使用							

图注:
R = 可读位 W = 可写位 U = 未使用，读作 0
- n = 上电复位值 “1” = 该位被置 1 “0” = 该位被清零 x = 不确定

PIC16F7X7

2.2.2.8 PCON 寄存器

电源控制寄存器（PCON）包含用以区分上电复位（POR）、欠压复位（BOR）、看门狗定时器复位（WDT）和外部 MCLR 复位的标志位。

注： 上电复位时 $\overline{\text{BOR}}$ 状态是未知的，它必须由用户设置，并在复位序列中检测其状态是否为“0”，如果 BOR 被清零表示发生了欠压复位。如果关闭欠压复位电路（配置字寄存器的 BOREN 位被清零），BOR 的状态无法预测。

寄存器 2-8: PCON 寄存器（地址为 8Eh）

U-0	U-0	U-0	U-0	U-0	R/W-1	R/W-0	R/W-1
—	—	—	—	—	SBOREN	$\overline{\text{POR}}$	$\overline{\text{BOR}}$
bit 7					bit 0		

bit 7-3 未使用：读作 0

bit 2 **SBOREN**：软件欠压复位使能位

如果配置字寄存器 2 的 BOREN 位为“1”，配置字寄存器 1 的 BOREN 为“0”，则：

1 = 使能 BOR

0 = 禁止 BOR

bit 1 **$\overline{\text{POR}}$** ：上电复位状态位

1 = 未发生上电复位

0 = 发生上电复位（必须在上电复位后用软件置 1）

bit 0 **$\overline{\text{BOR}}$** ：欠压复位状态位

1 = 未发生欠压复位；

0 = 发生欠压复位（必须在欠压复位后用软件置 1）

图注：

R = 可读位

W = 可写位

U = 未使用，读作 0

- n = 上电复位值

“1” = 该位被置 1

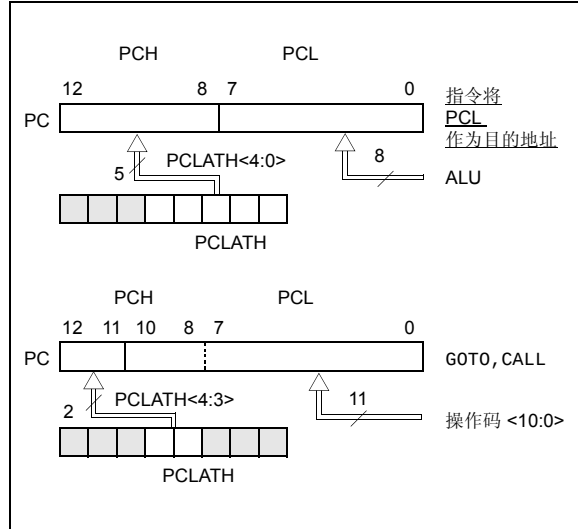
“0” = 该位被清零

x = 不确定

2.3 程序计数器 PCL 和 PCLATH

程序计数器（PC）为 13 位宽。其低 8 位来自可读写的寄存器 PCL，高 5 位（PC<12:8>）不可读取，但可通过 PCLATH 寄存器间接写入。发生任何复位时，PC 的高位将被清零。图 2-4 显示了两种不同情况下 PC 值的装载情况。图中上方的示例显示了如何通过写 PCL（PCLATH<4:0> → PCH）装载 PC。下方的示例显示了在执行 CALL 或 GOTO 指令期间如何装载 PC（PCLATH<4:3> → PCH）。

图 2-4: 不同情况下装载 PC



2.3.1 计算 GOTO 指令

计算 GOTO 指令的执行是通过向程序计数器 PC 加入一个偏移量来实现的（ADDWF PCL）。当用 GOTO 指令进行读表操作时，要注意表地址是否超越了 PCL 寄存器的寻址范围（每个区块 256 字节）。参见应用笔记 AN556, “Implementing a Table Read”（DS00556）。

2.3.2 堆栈

PIC16F7X7 系列器件具备一个 8 级深 13 位宽的硬件堆栈。堆栈既不占用程序存储器空间也不占用数据存储器空间，其堆栈指针不可读写。当执行一条 CALL 指令或由中断引起了程序跳转后，PC 中的断点地址就被压栈保护；而当执行 RETURN、RETLW 或 RETFIE 指令时，堆栈中的断点地址就会被弹回到程序计数器中。PCLATH 寄存器的内容不受 PUSH 或 POP 操作的影响。

堆栈是以循环缓冲器的形式操作的。即堆栈压栈操作 8 次之后，进行第 9 次压栈时，进栈的地址数据将覆盖第一次压栈的数据，而第 10 次压栈的数据将覆盖第 2 次压栈的数据，依此类推。

- 注 1:** 不存在表明堆栈溢出或堆栈未溢出条件的状态位。
- 2:** 没有称为 PUSH 或 POP 的指令/助记符。发生 PUSH 或 POP 操作是由于执行了 CALL、RETURN、RETLW 和 RETFIE 指令或是指向了中断地址。

2.4 程序存储器分页

PIC16F7X7 系列器件可以寻址连续的 8K 字的程序存储空间。而 CALL 和 GOTO 指令只提供 11 位寻址能力，允许在 2K 存储空间内跳转。为了使 CALL 或 GOTO 可以访问整个 8K 空间的程序存储区，需要用 PCLATH<4:3> 的高 2 位为其提供高位地址。当执行 CALL 或 GOTO 指令时，用户必须事先设置了页面选择位，以便寻址到所需的程序存储空间。从 CALL 指令（或中断）返回时，整个 13 位 PC 地址被全部从堆栈中弹出。因此 RETURN 指令（它将地址从堆栈中弹出）不需再对 PCLATH<4:3> 进行操作。

注: 执行了 RETURN 或 RETFIE 指令之后，PCLATH 寄存器的内容未改变。用户必须为后续 CALL 或 GOTO 指令设置 PCLATH。

例 2-1 显示了调用程序存储器第 1 页中子程序。该例假定 PCLATH 寄存器的内容被保存并由中断服务程序和恢复（如果使用了中断）。

例 2-1: 从第 0 页调用第 1 页的子程序

```

ORG    0x500
BCF     PCLATH, 4
BSF     PCLATH, 3 ;Select page 1
                ;(800h-FFFh)
        CALL SUB1_P1 ;Call subroutine in
        :           ;page 1 (800h-FFFh)
        :
ORG     0x900 ;page 1 (800h-FFFh)
SUB1_P1
:       ;called subroutine
:       ;page 1 (800h-FFFh)
:
RETURN  ;return to Call
        ;subroutine in page 0
        ;(000h-7FFh)
    
```

PIC16F7X7

2.5 间接寻址、INDF 和 FSR 寄存器

INDF 寄存器不是实际存在的寄存器。对 INDF 寄存器的寻址将产生间接寻址。

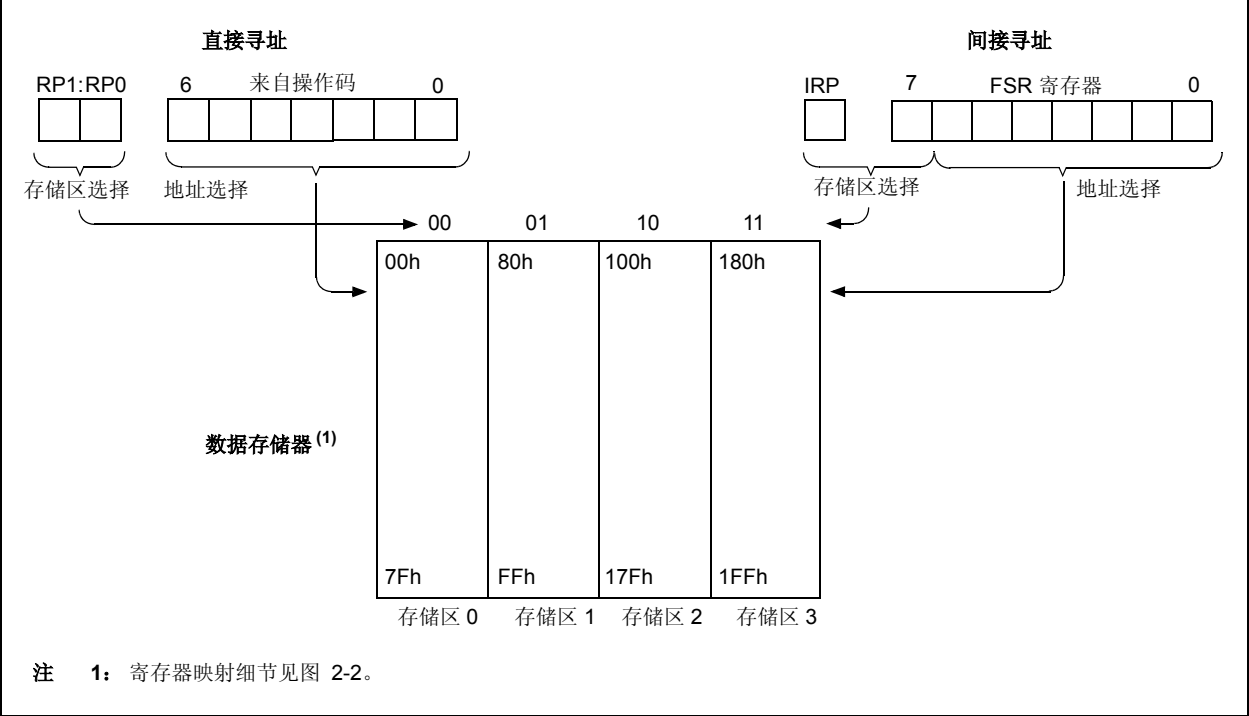
使用 INDF 寄存器可实现间接寻址。利用 INDF 寄存器的指令实际上是访问 FSR 文件寄存器所指向的寄存器。间接读取 INDF 寄存器本身 (FSR = 0)，将得到结果 00h。间接对 INDF 进行写操作将是空操作 (尽管可能会影响状态位)。通过对 8 位 FSR 寄存器的内容与状态寄存器的 IRP 位 (Status<7>) 进行组合可得到一个 9 位有效地址，如图 2-5。

例 2-2 是采用间接寻址方式将 20h-2Fh 的寄存器清零的简单程序。

例 2-2: 间接寻址

```
MOVLW 0x20 ;initialize pointer
MOVWF FSR ;to RAM
NEXT CLR F INDF ;clear INDF register
INCF FSR, F ;inc pointer
BTFSS FSR, 4 ;all done?
GOTO NEXT ;no clear next
CONTINUE
: ;yes continue
```

图 2-5: 直接 / 间接寻址



3.0 读取程序存储器

在整个 VDD 电压范围内，闪存程序存储器在正常操作时是可读的。它可通过特殊功能寄存器（SFR）进行间接寻址。该存储器可以存放高达 14 位数据，作为校准参数、序列号、打包的 7 位 ASCII 等等。执行一条包含程序存储器地址数据的无效指令将引起一个 NOP 空操作。

利用 5 个 SFR 来读取程序存储器，它们是：

- PMCON1
- PMDATA
- PMDATH
- PMADR
- PMADRH

程序存储器允许按字读取。程序存储器访问允许校验和计算和读取校准表。

访问程序存储器块时，PMDATH:PMDATA 寄存器组成一个双字节字，用于保存读取的 14 位宽数据。PMADRH:PMADR 寄存器组成一个双字节字，用于保存访问到的闪存存储器的 13 位地址。该系列芯片最多有 8K 字的程序存储器空间，地址范围从 0h 到 3FFFh。PMDATH 和 PMADRH 寄存器中未使用的高位读作 0。

3.1 PMADR

该地址寄存器可以寻址多达 8K 字的程序闪存。

选定程序存储器地址值时，地址的高字节写入 PMADRH 寄存器，而低字节写入 PMADR 寄存器。PMADRH 的高位必须始终保持清零状态。

3.2 PMCON1 寄存器

PMCON1 是访问地址的控制寄存器。

控制位 RD 可启动读操作。该位不可被软件清零，只能用软件置 1。它在读操作完成时由硬件清零。

寄存器 3-1: PMCON1 寄存器（地址 18Ch）

R-1

U-0

U-0

U-0

U-x

U-0

U-0

R/S-0

reserved	—	—	—	—	—	—	RD
----------	---	---	---	---	---	---	----

bit 7bit 0

bit 7

保留：读作 1

bit 6-1

未使用：读作 0

bit 0

RD：读控制位

1 = 启动闪存读操作，RD 位由硬件清零。该位只能用软件置 1（不可清零）。

0 = 闪存读操作完成

图注：
R = 可读位 W = 可写位 U = 未使用，读作 0
- n = 上电复位值 “1” = 该位被置 1 “0” = 该位被清零 x = 不确定

PIC16F7X7

3.3 读取闪存程序存储器

将地址写入PMADR和PMADRH寄存器并将控制位RD (PMCON1<0>)置1就可读取程序存储器相应地址。一旦读控制位被置1,单片机将在紧接的两个指令周期读取数据。数据在两个NOP指令执行完后存放在PMDATA和PMDATH寄存器中。因此,在下一个指令中可以将这个数据当成两个字节读取。PMDATA和PMDATH寄存器中的数据将保持到下一个读操作为止。

3.4 代码保护时的操作

闪存程序存储器自带代码保护机制。该机制使能时,用户就无法对其进行读写操作。

无论代码保护设置与否,单片机都可以从内部闪存程序存储器访问并执行指令。

例 3-1: 读取程序闪存

	BSF	STATUS, RP1	;
	BCF	STATUS, RP0	; Bank 2
	MOVF	ADDRH, W	;
	MOVWF	PMADRH	; MSByte of Program Address to read
	MOVF	ADDRL, W	;
	MOVWF	PMADR	; LSByte of Program Address to read
	BSF	STATUS, RP0	; Bank 3 Required
必须的 序列	BSF	PMCON1, RD	; EEPROM Read Sequence
	NOP		; memory is read in the next two cycles after BSF PMCON1,RD
	NOP		;
	BCF	STATUS, RP0	; Bank 2
	MOVF	PMDATA, W	; W = LSByte of Program PMDATA
	MOVF	PMDATH, W	; W = MSByte of Program PMDATH

表 3-1: 与程序闪存相关的寄存器

地址	寄存器名	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR, BOR复位值	其他 复位值
10Dh	PMADR	地址寄存器低字节								xxxx xxxx	uuuu uuuu
10Fh	PMADRH	—	—	—	地址寄存器高字节					--x xxxx	---u uuuu
10Ch	PMDATA	数据寄存器低字节								xxxx xxxx	uuuu uuuu
10Eh	PMDATH	—	—	数据寄存器高字节						--xx xxxx	--uu uuuu
18Ch	PMCON1	— ⁽¹⁾	—	—	—	—	—	—	RD	1--- ---0	1--- ---0

图注: x = 不确定, u = 不变, r = 保留, - = 未使用, 读作 0。阴影部分在访问闪存时未使用。

注 1: 该位始终读作 1。

4.0 振荡器配置

4.1 振荡器类型

PIC16F7X7 可以在以下 8 种不同类型的振荡模式下工作，用户可以通过对配置寄存器中的振荡器选择位（Fosc2:Fosc0）进行编程选择其中一种工作模式（模式 5~8 是 PIC16 振荡器配置中的新增模式）：

- 1. LP 低功耗晶体振荡器模式
- 2. XT 晶体 / 陶瓷谐振器模式
- 3. HS 高速晶体 / 陶瓷谐振器模式
- 4. RC 外部 RC 模式，RA6 引脚输出Fosc/4
- 5. RCIO 外部 RC 模式，RA6 为 I/O 引脚
- 6. INTIO1 内部振荡模式，RA6 输出 Fosc/4，RA7 为 I/O 引脚
- 7. INTIO2 内部振荡模式，RA6 和 RA7 为 I/O 引脚
- 8. ECIO 外部时钟，RA6 为 I/O 引脚

4.2 晶体振荡器 / 陶瓷谐振器

在 XT、LP 或 HS 模式下，晶振或陶瓷谐振器连接到器件的 OSC1/CLKI 和 OSC2/CLKO 引脚上来建立振荡（见图 4-1 和图 4-2）。PIC16F7X7 系列器件的振荡器设计要求使用平行切割的晶体。若用顺序切割晶体，给出的频率将可能不在晶体制造厂家的特性范围内。

图 4-1： HS、XT 或 LP 晶体振荡器

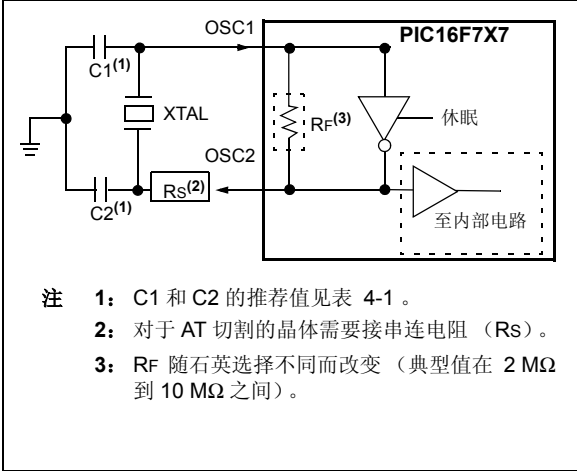


表 4-1： 晶体振荡器的电容选择
（仅供设计参考）

振荡类型	晶振频率	经检测的典型电容值	
		C1	C2
LP	32 kHz	33 pF	33 pF
	200 kHz	15 pF	15 pF
XT	200 kHz	56 pF	56 pF
	1 MHz	15 pF	15 pF
	4 MHz	15 pF	15 pF
HS	4 MHz	15 pF	15 pF
	8 MHz	15 pF	15 pF
	20 MHz	15 pF	15 pF

电容值仅供设计参考。

表中所列的电容值对下列晶振经过基本启动和工作测试。这些值未经优化。

为了使振荡器正常工作，可能需要不同的电容值。用户需要在期望的工作电压 VDD 和温度范围内测试振荡器的工作性能。

其他信息请参见表后的注释。

- 注 1： 采用较大容量的电容可提高振荡器的稳定性，但同时会延长起振时间。
- 注 2： 由于每一种陶瓷谐振器或晶体都有其自身的特性，用户应向制造厂商咨询所需的最佳外部元件值。
- 注 3： 为了避免对驱动能力较低的晶体过驱动，可能需要在 HS 和 XT 模式下加上串连电阻 Rs。
- 注 4： 用户应始终对振荡器在具体应用的 VDD 和温度范围下进行性能测试。

PIC16F7X7

图 4-2: HS 或 XT 陶瓷谐振器

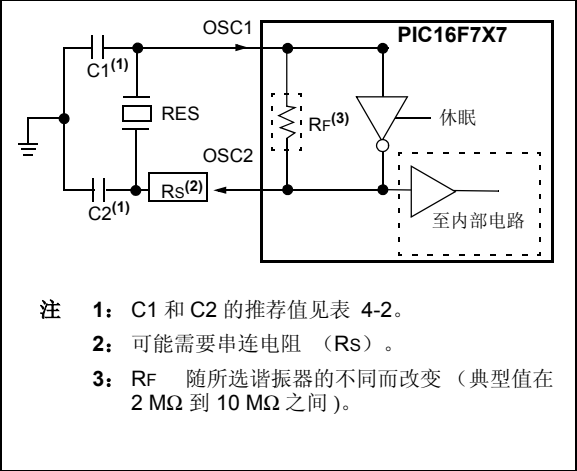


表 4-2: 陶瓷谐振器的电容选择
(仅供设计参考)

典型电容值			
类型	频率	OSC1	OSC2
XT	455 kHz	56 pF	56 pF
	2.0 MHz	47 pF	47 pF
	4.0 MHz	33 pF	33 pF
HS	8.0 MHz	27 pF	27 pF
	16.0 MHz	22 pF	22 pF

内容值仅供设计参考。
表中所列的电容值对下列晶振经过基本启动和工作测试。这些值未经优化。
为了使振荡器正常工作，可能需要不同的电容值。用户需要在期望的工作电压 VDD 和温度范围内测试振荡器的工作性能。
其他信息请参见表后的注释。

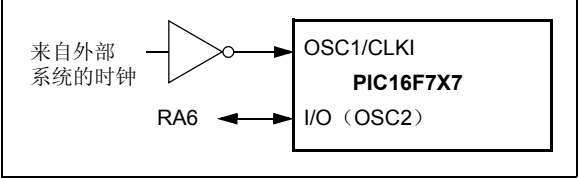
注：如果使用的谐振器频率超过 3.5 MHz，推荐使用 HS 模式而不使用 XT 模式。HS 模式可以使用在单片机额定的任何 VDD 电压下。如果选用 HS 模式，则振荡器的增益有可能过驱谐振器。因此在 OSC2 引脚和谐振器之间应串联一个电阻。建议先尝试使用 330Ω 的 Rs。

4.3 外部时钟输入

外部时钟输入 (ECIO) 模式要求在 OSC1 引脚连接一个外部时钟源。在这种模式下上电复位和退出休眠模式后无需延时。

在 ECIO 振荡方式下，OSC2 引脚成为一个额外的通用 I/O 引脚。这个 I/O 引脚成为 PORTA 端口的第 6 位 (RA6)。图 4-3 显示了 ECIO 模式下的引脚连接。

图 4-3: 外部时钟输入方式

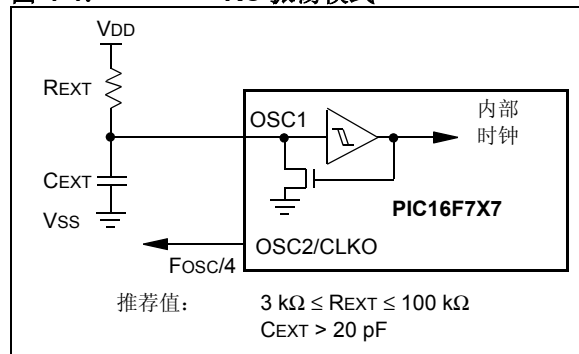


4.4 RC 振荡器

对于时序要求不是很严格的应用，可以采用低成本的“RC”和“RCIO”振荡器方式。RC 振荡器的振荡频率是电源电压、振荡电阻（REXT）、振荡电容（CEXT）的数值和工作温度的函数，此外，由于制造工艺的正常差异，不同器件也会有频率变化。再者，封装结构的不同造成的引脚电容也会影响振荡频率，特别是在采用的振荡电容数值 CEXT 较小时，这种影响更加明显。用户还需要考虑所使用的振荡电阻和电容变化的影响。图 4-4 是外部振荡电容和电阻的连接图。

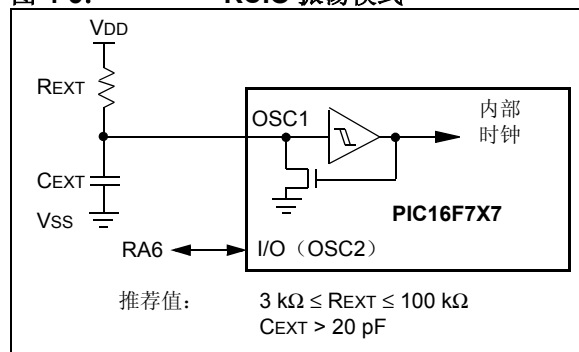
在 RC 振荡模式下，OSC2 引脚输出经 4 分频的振荡器频率。这个信号可用于测试目的或与其他逻辑同步。

图 4-4: RC 振荡模式



RCIO 振荡模式（如图 4-5）的功能与 RC 模式基本类似，不同之处只是 OSC2 引脚变成了一个额外的通用 I/O 引脚。此时该引脚成为 PORTA 的第 6 位（RA6）。

图 4-5: RCIO 振荡模式



4.5 片内振荡器模块

PIC16F7X7 系列器件含有一个能够生产两种时钟信号的片内振荡器模块，两种信号均可作为系统时钟源。这种方式无需 OSC1 和/或 OSC2 引脚上的外部振荡电路。

这种方式的主输出（INTOSC）是 8 MHz 时钟，可以直接用于驱动系统。它同时驱动 INTOSC 后分频器，可以提供 6 种时钟频率，范围从 125 kHz 到 4 MHz。

另一种时钟源是内部 RC 振荡器（INTRC），可提供 31.25 kHz（标称周期为 32 ms）的输出。INTRC 振荡器的使能可以通过选择 INTRC 作为系统时钟或开启以下任一种功能：

- 上电复位延时
- 看门狗定时器
- 双时钟启动
- 时钟故障检测监视器

关于这些特性的更详细论述请参见第 15.0 章“CPU 的特殊功能”。

通过设置 OSCCON 寄存器的 IRCF 位来选择时钟源的频率（INTOSC 无分频、INTRC 无分频或 INTOSC 经后分频）。

注： 在整篇数据手册中，当特别提及通用时钟源时，“INTRC”也可以代表使用内部振荡器模块的时钟方式。无论实际使用的是 INTOSC（8 MHz）、经过后分频的 INTOSC 或是 INTRC（31.25 kHz）。

PIC16F7X7

4.5.1 INTRC 模式

使用内部振荡器作为系统时钟源可以节省多达两个外部振荡器引脚，节省的引脚可以用作数字 I/O 引脚。有两种不同的配置方式：

- 在 INTIO1 模式下，OSC2 引脚输出 $F_{osc}/4$ 的信号，而 OSC1 作为 RA7 用于数字输入或输出；
- 在 INTIO2 模式下，OSC1 作为 RA7，而 OSC2 作为 RA6，两个引脚都可用于数字输入或输出。

4.5.2 OSCTUNE 寄存器

内部振荡器的输出已在出厂前经过校准，但是在实际使用时可以进行调整。这可以通过写 OSCTUNE 寄存器（寄存器 4-1）来实现。在调谐范围内调谐灵敏度保持不变。OSCTUNE 寄存器的调谐范围可达 $\pm 12.5\%$ 。

OSCTUNE 寄存器的值被修改后，INTOSC 和 INTRC 的频率就开始向新频率漂移。INTRC 时钟会在 8 个时钟周期内到达新频率（大约 $8 * 32 \mu s = 256 \mu s$ ）；INTOSC 时钟会在 1 ms 内稳定。在漂移过程中程序继续执行。漂移过程发生时没有指示信号。依靠 31.25 kHz INTRC 时钟信号的 WDT、时钟故障监视器和外围模块的工作特性等会受频率改变的影响。

寄存器 4-1:

OSCTUNE: 振荡器调谐寄存器（地址为 90h）

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	TUN5	TUN4	TUN3	TUN2	TUN1	TUN0
bit 7		bit 0					

bit 7-6 未使用：读作 0
bit 5-0 TUN<5:0>: 频率调谐位
011111 = 最高频率
011110 =
.
.
.
000001 =
000000 = 中心频率。振荡器模块工作于出厂时的校准频率
111111 =
.
.
.
100000 = 最低频率

图注:			
R = 可读位	W = 可写位	U = 未使用：读作 0	
-n = 上电复位值	“1” = 该位被置 1	“0” = 该位被清零	x = 不确定

4.6 时钟源与振荡器切换

PIC16F7X7 系列器件允许系统时钟源从主振荡器切换到备用的频率较低的时钟源。PIC16F7X7 器件提供三个备用时钟源。使能该功能将提供额外的选项，以在不同电源管理工作模式间切换。

该系列器件有以下三个时钟源：

- 主振荡器
- 辅助振荡器
- 内部振荡器模块（INTRC）

主振荡器包括外部晶体和陶瓷谐振器模式、外部 RC 模式、外部时钟模式和内部振荡器模块模式。通过上电复位设置配置字寄存器 1 可定义采用的具体振荡模式。这些模式的细节详见本章的前述部分。

辅助振荡器是没有连接到 OSC1 或 OSC2 引脚的外部时钟源。当单片机处于电源管理方式时，这些时钟源仍可继续工作。

PIC16F7X7 系列器件提供 Timer1 振荡器作为辅助振荡器。该振荡器在执行了 SLEEP 指令后仍然继续工作，并经常作为某些功能的时基，如实时时钟。

32.768 kHz 电子表晶振接于 RC0/T1OSO/T1CKI 和 RC1/T1OSI/CCP2 引脚之间的方法更加常用。如同 LP 方式振荡电路，在各个引脚与地之间接有负载电容。Timer1 振荡器在第 7.6 章“Timer1 振荡器”中详细论述。

除了作为主时钟源，**内部振荡器模块**还可以作为电源管理模式的时钟源。31.25 kHz INTRC 还可以用作许多特殊功能的时钟源，例如 WDT、时钟故障监视、上电复位延时和双时钟启动。

PIC16F7X7 系列器件的时钟源如图 4-6 所示。Timer1 振荡器详见第 7.0 章“Timer1 模块”。关于如何配置寄存器详见第 15.1 节“系统配置寄存器 CONFIG”。

4.6.1 OSCCON 寄存器

在全功率运行模式和电源管理模式下，OSCCON 寄存器（寄存器 42）均用于控制系统时钟运行的许多方面。

系统时钟选择位 SCS1:SCS0 选择器件处于电源管理方式下的时钟源。当这两位被清零（SCS<1:0> = 00）时，系统时钟采用由配置字寄存器 1 的 Fosc2:Fosc0 位选择的主振荡器。如果这两位被设为其他值，系统时钟由 Timer1 振荡器（SCS1:SCS0 = 01）或内部振荡器模块（SCS1:SCS0 = 10）提供。复位后，SCS<1:0> 总是被清零。

内部振荡器选择位 IRCF2:IRCF0 选择用于驱动系统时钟的内部振荡器模块的输出频率。可以选择 INTRC 时钟源（31.25 kHz）、INTOSC 时钟源（8 MHz）和 INTOSC 时钟经过后分频的 6 个频率之一（125 kHz 到 4 MHz）。改变这些位的设置会直接影响内部振荡器的输出。

OSTS 和 IOFS 位指示主振荡器和 INTOSC 时钟源的状态，当各自的振荡器稳定后它们被置 1。另外，OSTS 还可用于指示振荡器起振定时器发生超时。

4.6.2 时钟切换

以下原因导致时钟切换：

- FCMEN（CONFIG2<0>）被置 1，器件使用主振荡器，而主振荡器发生故障。时钟将切换至 31.25 kHz INTRC；
- FCMEN 位被置 1，器件使用 T1OSC 并且 T1OSC 发生故障。时钟将切换至 31.25 kHz INTRC；
- 复位或上电复位引起的唤醒之后，如果器件被设为采样双时钟启动方式，将在 INTRC 和由 Fosc<2:0> 位选择的系统时钟之间切换；
- 由中断或 WDT 引起的休眠状态唤醒，并且双时钟启动方式使能。如果主时钟源为 XT、HS 或 LP，在 1024 个时钟周期的延时（OST）和主振荡器 8 个时钟周期之后，将在 INTRC 和系统主时钟之间发生切换。要发生这种情况 SCS 位必须被设为“00”。
- SCS 的原值被修改；
- IRCF 位的原值被修改。

注： 由在任何复位后 SCS 位都被清零，除非使能双时钟启动方式，并且系统主时钟是 XT、HS 或 LP，否则不会发生时钟切换。在程序执行前器件会等待主时钟稳定（禁止双时钟启动）。

PIC16F7X7

4.6.3 时钟转变及 WDT

时钟切换完成后，看门狗定时器被关闭，因为看门狗定时器的脉动计数器被用于振荡器起振延时定时器。

一旦时钟转变完成（例如选择了新振荡器），看门狗定时器被复位并重新使能。这使用户可在新频率下将看门狗定时器与代码同步。

注： 只有当切换到 XT、HS 或 LP 振荡方式时才会使用 OST 位。

寄存器 4-2: OSCCON: 振荡器控制寄存器

U-0	R/W-0	R/W-0	R/W-0	R-0	R-0	R/W-0	R/W-0
—	IRCF2	IRCF1	IRCF0	OSTS ⁽¹⁾	IOFS	SCS1	SCS0
bit 7							bit 0

bit 7 未使用：读作 0

bit 6-4 **IRCF<2:0>**：内部 RC 振荡器频率选择位

000 = 31.25 kHz

001 = 125 kHz

010 = 250 kHz

011 = 500 kHz

100 = 1 MHz

101 = 2 MHz

110 = 4 MHz

111 = 8 MHz

bit 3 **OSTS**：振荡器起振延时状态位 ⁽¹⁾

1 = 器件使用系统主时钟

0 = 器件使用 T1OSC 或 INTRC 作为系统辅助时钟

注 1： 该位被清零将开启双时钟启动模式并选择 LP、XT 或 HS 振荡模式。

bit 2 **IOFS**：INTOSC 频率稳定标志位

1 = 表示频率已稳定

0 = 表示频率尚未稳定

bit 1-0 **SCS<1:0>**：振荡器方式选择位

00 = 振荡器方式由 Fosc<2:0> 定义

01 = 使用 T1OSC 作为系统时钟

10 = 使用片内 RC 作为系统时钟

11 = 保留

图注：

R = 可读位

W = 可写位

U = 未使用，读作 0

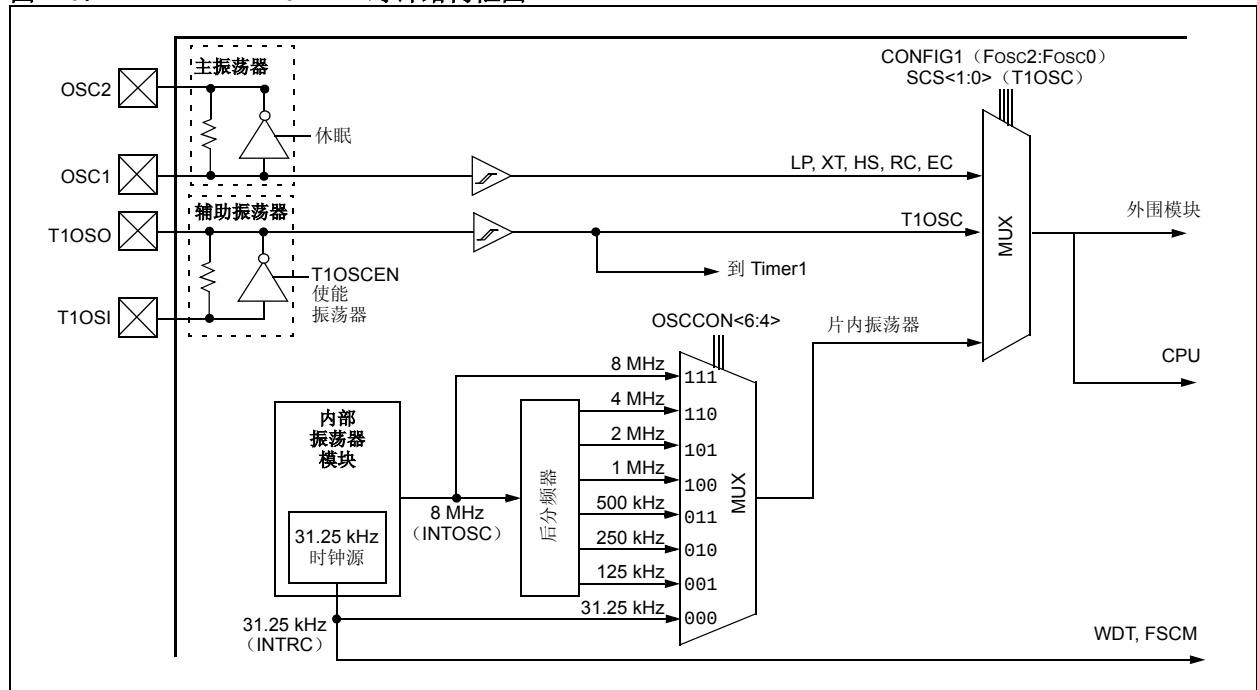
-n = 上电复位值

“1” = 该位被置 1

“0” = 该位被清零

x = 不确定

图 4-6: PIC16F7X7 时钟结构框图



4.6.4 修改 IRCF 位

无论当前使用哪种系统时钟，IRCF 位均可在任何时刻修改。片内振荡器允许用户在运行时改变频率。这可通过修改 OSCCON 的 IRCF 位来实现。IRCF 位被修改后事件发生的顺序取决于该位修改前的初始值。如果 INTRC (31.25 kHz, IRCF<2:0> = 000) 正在工作的同时，IRCF 位被修改为“000”以外的值，将开启 4 ms 的时钟切换延时。在新频率的稳定过程中，代码继续执行且速度比期望的高。对时间敏感的代码则应等待 OSCCON 寄存器的 IOFS 位被置 1 后继续运行。在对时序要求敏感的应用程序中，可通过监视该位来确保使用系统时钟前频率已经稳定。

如果片内振荡器工作在非 INTRC (31.25 kHz, IRCF<2:0> ≠ 000) 频率时 IRCF 位被修改，则不需要 4 ms 时钟切换延时。INTOSC 的频率在第 8 个时钟下降沿后立即稳定。时钟切换后 IOFS 位保持为置位状态。

注： 使用 BCF 或 BSF 指令修改 IRCF 位时必须小心。可以将 IRCF 位的值修改为超出当前 VDD 所能提供的频率范围，例如 VDD = 2.0V 而 IRCF = 111 (8 MHz)。

PIC16F7X7

4.6.5 时钟转变顺序

以下是切换片内 RC 振荡器频率的三种不同的顺序：

- 切换前的时钟：31.25 kHz
(IRCF<2:0> = 000)
 1. 将IRCF位修改为使用INTOSC/INTOSC后分频的频率；
 2. 时钟切换电路等待当前时钟的下降沿，同时CLKO输出低电平；
 3. 时钟切换电路等待所请求时钟的第八个下降沿，并随后将CLKO切换到新时钟源；
 4. IOFS被清零，表示时钟不稳定，同时启动4 ms延时。对时序有依赖性的代码将等待IOFS被置位后才能继续执行；
 5. 切换完毕。
- 切换前时钟：INTOSC/INTOSC后分频的频率之一 (IRCF<2:0> ≠ 000)。
 1. 将IRCF位修改为使用INTRC (IRCF<2:0> = 000)；
 2. 时钟切换电路等待当前时钟的下降沿，此时CLKO输出为低电平；
 3. 时钟切换电路等待第8个时钟下降沿，随后将CLKO切换到新时钟源；
 4. 切换完毕。

- 切换前的时钟：INTOSC/INTOSC后分频的频率之一 (IRCF<2:0> ≠ 000)。
 1. 将IRCF位修改为另一个INTOSC/INTOSC后分频频率；
 2. 时钟切换电路等待当前时钟的下降沿，此时CLKO输出为低电平；
 3. 时钟切换电路等待第八个时钟的下降沿，随后将CLKO切换到新时钟源；
 4. IOFS位被置1；
 5. 切换完毕。

4.6.6 上电复位、唤醒和时钟切换时的振荡器延时

表 4-3 显示了不同时钟切换顺序引起的不同延时以及由上电复位和唤醒引起的延时。

表 4-3: 振荡器延时实例

切换前状态	切换至	频率	振荡器延时	注释
休眠 / 上电复位	INTRC T1OSC INTOSC/INTOSC 后分频器	31.25 kHz 32.768 kHz 125 kHz-8 MHz	5 μs-10 μs (大约) CPU 启动延时 ⁽¹⁾	从休眠状态唤醒或上电复位后将启动 CPU 以准备运行程序。
INTRC/ 休眠	EC, RC	DC – 20 MHz		
INTRC (31.25 kHz)	EC, RC	DC – 20 MHz		
休眠	LP, XT, HS	32.768 kHz-20 MHz	1024 时钟周期 (OST)	INTRC被修改后必须经1024周期的OST延时。
INTRC (31.25 kHz)	INTOSC/INTOSC 后分频器	125 kHz-8 MHz	4 ms	详见 第 4.6.4 节 “修改 IRCF 位”。

注 1: 5 μs-10 μs 的启动延时是基于 1MHz 系统时钟。

4.7 电源管理模式

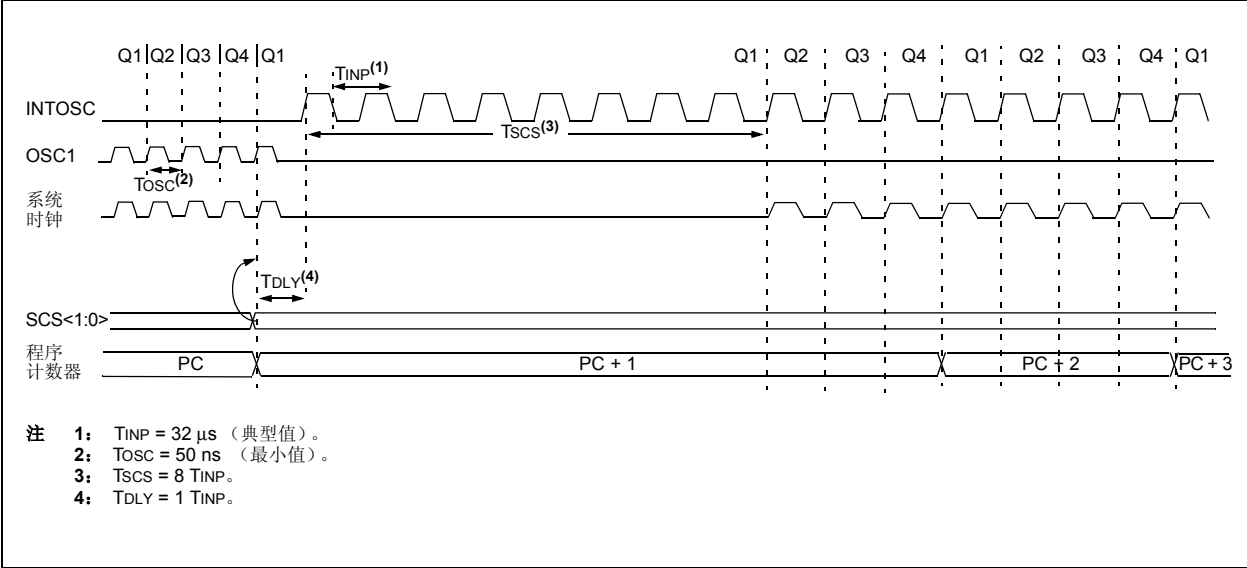
4.7.1 RC_RUN 模式

如果 SCS 位被设为使用 INTRC 时钟源，在当前系统时钟不是 INTRC 时将发生时钟转换。这个事件将 OSTS 位清零，并将系统时钟从由配置位的值确定的主时钟（如果 SCS<1:0> = 00），或从 T1OSC（如果 SCS<1:0> = 01）切换至 INTRC 时钟，并关闭主时钟以降低功耗。如果当前系统时钟已经是 INTRC 将不会发生时钟切换。

当 SCS 位的值改变且 OSCCON 的 IRCF 位设置为使用非 INTRC 时钟时，如果当前系统时钟不是使用 INTRC（31.25 kHz），频率将不会立即稳定。在 INTOSC 或者其后分频的频率稳定后，IOFS 位（OSCCON<2>）将在大约 4 ms 后被置 1。

时钟切换后，OSTS 位被清零，表示器件处于低功耗方式且器件不使用主时钟。在 INTRC 振荡器计数到 8 个时钟下降沿之前，片内指令周期保持在 Q1 状态。8 个时钟下降沿之后程序继续执行（见图 4-7）。

图 4-7: XT、HS、LP、EC、外部 RC 切换到 RC_RUN 时钟方式的时序图



PIC16F7X7

4.7.2 SEC_RUN 模式

器件内核和外设可设置为利用 32.768 kHz 的晶振产生的 T1OSC 时钟。这个晶振应连接到 T1OSO 和 T1OSI 引脚。配置方法同低功耗定时器电路（详见第 7.6 节“Timer1 振荡器”）。如果 SCS 位设置为使用 T1OSC，将发生时钟转换，OSTS 位被清零，系统时钟从主时钟或 INTRC（取决于 SCS<1:0> 和 Fosc<2:0> 的值）切换到外部低功耗 Timer1 振荡器输入（T1OSC），同时关闭主振荡器以降低功耗。

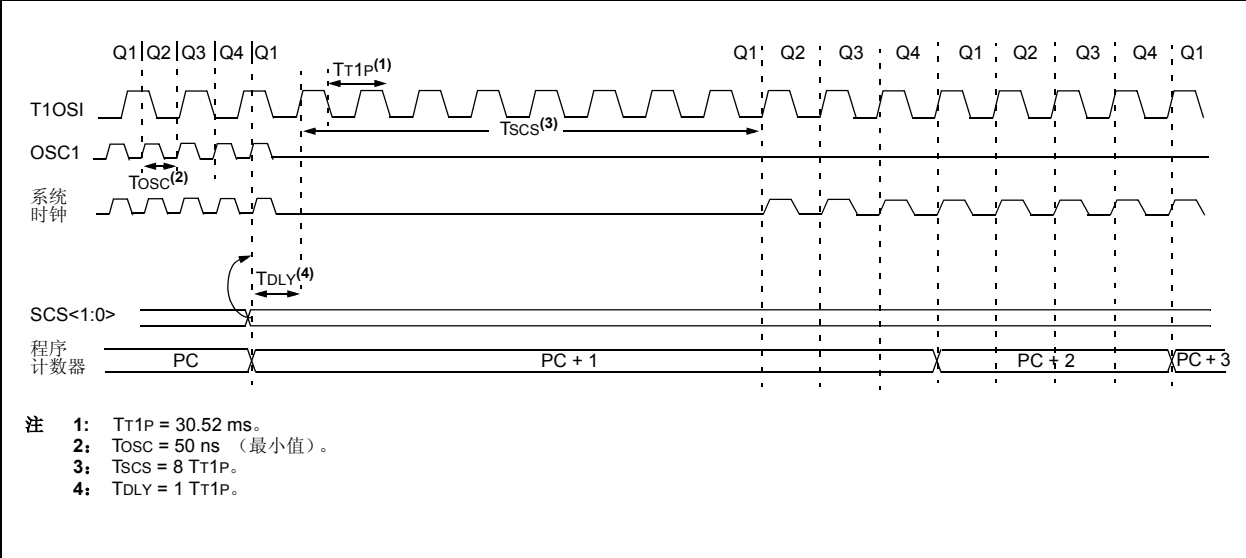
时钟切换后，内部 Q 时钟在 T1OSC 上计数到 8 个下降沿之前保持 Q1 状态。8 个下降沿之后程序继续执行（见图 4-8）。此外，T1RUN（位于 T1CON）被置 1，表示当前 T1OSC 是系统时钟。

- 注 1: 必须使能 T1OSCEN 位，而且用户有责任确保在时钟切换到 T1OSC 前它已经稳定。
- 2: 当 T1OSCEN = 0 时，以下情况可能影响结果。

原始的 SCS<1:0>	修改后的 SCS<1:0>	最终的 SCS<1:0>
00	01	00 – 不变
00	11	10 – INTRC
10	11	10 – 不变
10	01	00 – OSC 由 Fosc<2:0> 定义

如果最终的 SCS 值与原始值不同将发生时钟切换。

图 4-8: 切换到 SEC_RUN 时钟模式的时序图



4.7.3 SEC_RUN/RC_RUN 切换到主时钟源

当从 SEC_RUN 或 RC_RUN 模式切换回主时钟时，在 SCS<1:0> 的值改变为“00”之后，事件发生的顺序将取决于配置寄存器中 Fosc 位的值。如果主时钟源设为晶振（HS、XT 或 LP），那么时钟转变将在 1024 个时钟周期后发生。需要这段延时是因为在时钟转换前晶振处于关闭状态。时钟转换后，为了给系统提供可靠的时钟信号，该时钟需等待 1024 个时钟周期延时后才提供给系统电路。

在振荡器启动期间，系统时钟来自当前系统时钟。指令执行和外设工作继续使用当前选择的振荡器作为 CPU 时钟源，直至计满所需的时钟计数，以确保主系统时钟是稳定的。

要了解起振延时何时结束，需要监视 OSTS 位。OSTS = 1 表示振荡器起振定时器已超时溢出，且系统时钟来自主时钟源。

振荡器起振延时后，内部 Q 时钟将保持在 Q1 状态直到主时钟信号计数到第 8 个下降沿。然后输入到 Q 时钟的时钟被采用，且使用 Fosc 位选定的主时钟信号恢复操作（见图 4-10）。

在 SEC_RUN 模式下，将 T1CON 寄存器中的 T1OSCEN 位清零将导致 SCS<0> 位清零，而这又将使 SCS<1:0> 位的值反转为“00”或“10”（取决于 SCS<1> 的值）。尽管 T1OSCEN 位被清零，T1OSC 还是被使能，且指令将继续执行，直至主振荡器起振延时结束。此时系统时钟从 T1OSC 切换到主时钟或 INTRC，然后 T1 振荡器被关闭。

注： 如果系统主时钟是 RC 或 EC，当退出辅助时钟模式以使 CPU 准备运行程序代码时，片内延时定时器（5-10 μs）将使操作暂停。

4.7.3.1 返回主时钟源的顺序

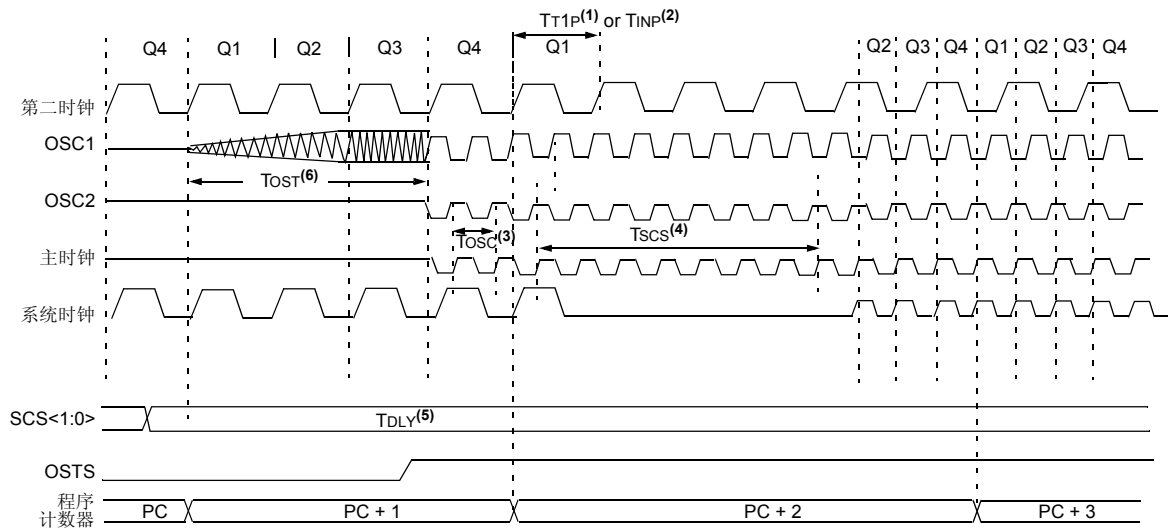
将 SCS<1:0> 清零或将 T1CON 寄存器中的 T1OSCEN 位清零（如果 T1OSC 是辅助时钟源）将使系统时钟从辅助时钟或 RC 时钟模式切换回主时钟。

两种方法的顺序相同，如下所示：

1. 如果主系统时钟设置为 EC、RC 或 INTRC，则跳过振荡器起振延时，跳到第 3 步；
2. 如果主系统时钟设置为外部振荡器（HS、XT 或 LP），则需要经过起振延时，等待 1024 个主系统时钟周期；
3. 在下一个 Q1 器件保持在 Q1 状态；
4. 器件进行 8 个主系统时钟下降沿计数期间将保持在 Q1 状态；
5. 一旦计数到 8，器件开始使用主时钟运行；
6. 如果辅助时钟原来是 INTRC 且主时钟不是 INTRC，INTRC 模块将被关闭以节省电流消耗，前提是 INTRC 没有被其他功能模块使用，例如 WDT 或时钟故障监视器；
7. 如果辅助时钟原来是 T1OSC，且 T1OSCEN 位仍然为置位状态，则 T1OSC 将继续运行，否则 T1 振荡器将被关闭。

PIC16F7X7

图 4-9: SEC_RUN/RC_RUN 与主时钟转换时序图



- 注 1: TT1P = 30.52 μ s。
2: TINP = 32 μ s (典型值)。
3: TOSC = 50 ns (最小值)。
4: TSCS = 8 TINP 或 8 TT1P。
5: TDLY = 1 TINP 或 1 TT1P。
6: 详见第 18.0 章“电气特性”的参数“D032”。

4.7.3.2 用复位返回系统主振荡器

复位会将 SCS<1:0> 置为 “00”。复位后主振荡器的启动顺序与所有复位的相同，包括上电复位。复位后从备用系统时钟返回主时钟无需转换过程，器件将 OSCCON 寄存器复位，默认使用主时钟源。在此之后的事件顺序取决于配置寄存器中的 Fosc 位的值。如果外部振荡器设为晶振（HS、XT 或 LP），CPU 将保持在 Q1 状态直到 1024 个主时钟周期延时结束。需要这个过程是因为在时钟转换前晶振处于掉电状态。

在振荡器起振过程中，指令执行和 / 或外围模块的工作被暂停。

注： 如果使能双时钟启动模式，在主时钟起振延时结束前将使用 INTRC 作为系统时钟。

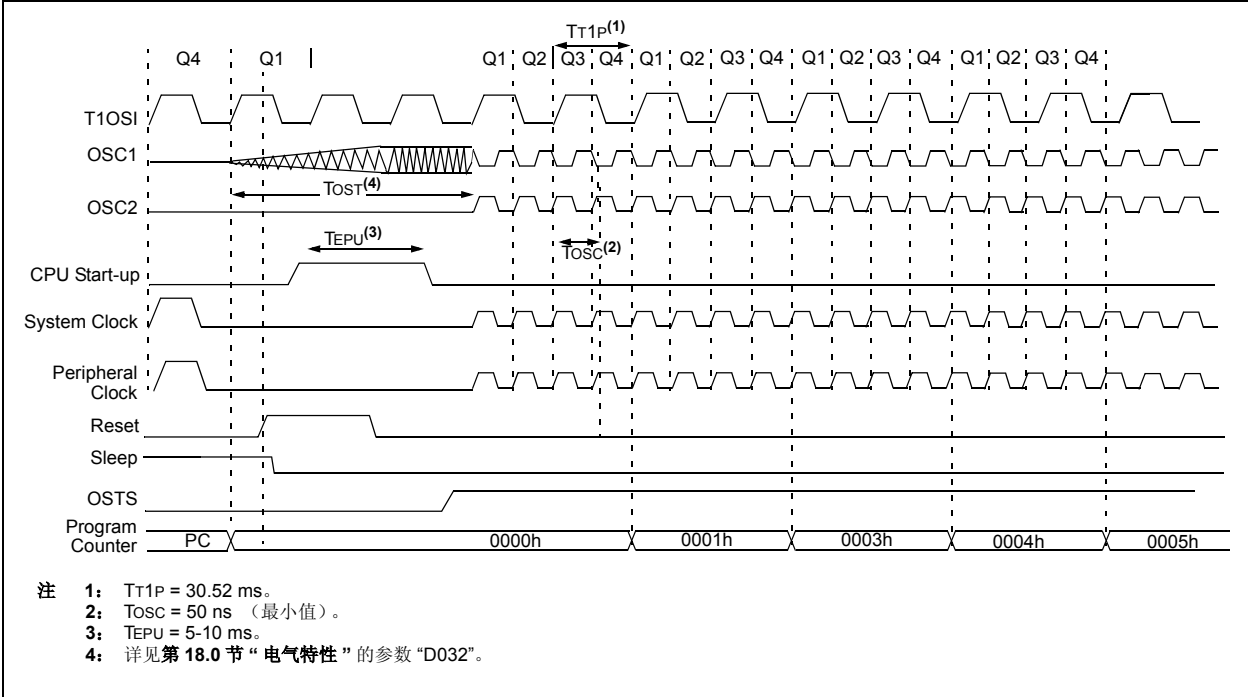
如果主时钟是 RC、EC 或 INTRC，CPU 将在唤醒后的第一个 Q1 周期开始运行。这意味着无需振荡器起振延时，因为主时钟已经稳定。然而，在唤醒事件和接下

来的 Q2 周期期间有一个延时。复位后片内延时定时器将暂停系统运行 5~10 μs，以允许 CPU 准备好运行程序代码。此时 CPU 和外设时钟将保持在第一个 Q1 状态。

事件发生的顺序如下：

- 1. 中断源（WDT、BOR 或 MCLR 等等）之一引起系统复位；
- 2. 器件复位，如果处于休眠方式则 CPU 启动定时器被使能。器件保持在复位状态直到 CPU 启动延时结束；
- 3. 如果系统主时钟设为外部振荡器（HS、XT 或 LP），则需要起振定时器延时 1024 个主时钟周期。在延时过程中，器件保持复位状态。起振延时和 CPU 启动延时是同时进行的；
- 4. 在 CPU 启动延时和振荡器起振延时都结束后，器件需要再等待一个时钟周期，然后开始执行程序代码。

图 4-10： 复位后从 LP 时钟切换至主系统时钟的时序图（HS、XT 或 LP）



PIC16F7X7

图 4-11: 复位后从 LP 时钟切换至主系统时钟时序图 (EC、RC 或 INTRC)

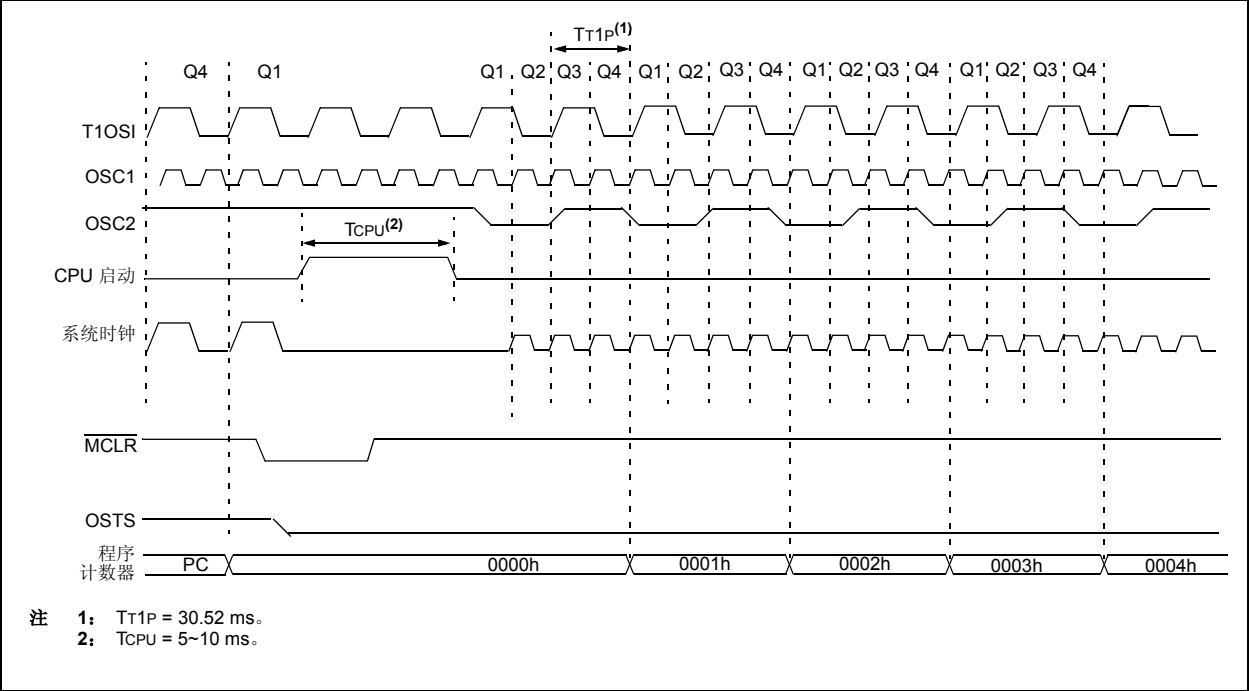


表 4-4: 时钟切换方式

当前系统 时钟	SCS 位 <1:0> 被改为:	延时	OSTS 位	IOFS 位	T1RUN 位	系统 新时钟	注释
LP、XT、 HS、 T1OSC、 EC 或 RC	10 (INTRC) Fosc<2:0> = LP、 XT 或 HS	8 个 INTRC 周期	0	1 ⁽¹⁾	0	INTRC 或 INTOSC 或 INTOSC 经 后分频	内部 RC 振荡频率取决于 IRCF 位。
LP、XT、 HS、 INTRC、 EC 或 RC	01 (T1OSC) Fosc<2:0> = LP、 XT 或 HS	8 个 T1OSC 周期	0	N/A	1	T1OSC	T1OSCEN 位必须被使能。
INTRC T1OSC	00 Fosc<2:0> = EC 或 Fosc<2:0> = RC	8 个 EC 或 RC 周期	1	N/A	0	EC 或 RC	
INTRC T1OSC	00 Fosc<2:0> = LP、 XT、HS	1024 个时钟 周期 (OST) + 8 个 LP、 XT、HS 周期	1	N/A	0	LP、XT、 HS	在 1024 个时钟周期期间，程 序执行使用辅助振荡器，直 到主振荡器稳定。
LP、XT 或 HS	00 (由于复位) LP、XT 或 HS	1024 个时钟 周期 (OST)	1	N/A	0	LP、XT、 HS	发生复位时没有时钟转换序 列。除非使能双时钟启动模 式，否则指令执行和 I/O 或外设 运行将暂停，双时钟模式使 能后，INTRC 将作为系统时 钟，直到主振荡器起振延时 结束。

注 1: 如果新时钟源是 INTOSC 或 INTOSC 经后分频的时钟，则 IOFS 位在时钟切换后 4 ms 后被置 1。

PIC16F7X7

4.7.4 利用中断退出休眠

任何中断，如 WDT 或 INT0 都将使器件退出休眠状态。

SCS 位的状态不受 SLEEP 指令的影响，这些状态位在进入或退出休眠状态前后的值保持不变。退出休眠后使用的时钟源由 SCS 位确定。

4.7.4.1 事件顺序

如果 **SCS<1:0> = 00**：

1. 在 CPU 启动延时结束前器件保持休眠状态。
2. 如果主系统时钟设为外部振荡器（HS、XT 和 LP），那么起振定时器将被激活，延时 1024 个主时钟周期。在等待 OST 起振时，除非双时钟启动模式被使能，否则器件将保持休眠状态。起振延时定时器和 CPU 启动延时定时器同时运行。关于双时钟启动方式详见第 15.17.3 节“双时钟启动模式”。
3. 在 CPU 启动延时和振荡器起振延时都结束后，器件退出休眠状态，使用由 FOSC 选择的主时钟开始执行程序代码。

如果 **SCS<1:0> = 01 或 10**：

1. 在 CPU 启动延时结束前器件保持休眠状态。
2. 在 CPU 启动延时结束后，器件退出休眠状态，使主时钟开始执行程序代码。

注： 如果用户正好在进入休眠状态前改变 SCS<1:0> 的值，那么系统退出休眠状态时使用的时钟源可能与进入休眠前使用的时钟源不同。

例如，如果 SCS<1:0> = 01，选定 T1OSC 作为系统时钟，执行以下指令：

```
BCF      OSCCON, SCS0
SLEEP
```

将发生时钟切换。如果主振荡器是 XT、LP 或 HS，单片机内核将继续运行至 T1OSC 结束并执行 SLEEP 指令。

退出休眠后，器件在起振延时结束后使用主振荡器恢复执行程序代码。

5.0 I/O 端口

I/O 引脚有些是多重复用的，既可以作为一般的通用 I/O 引脚，也可以作为外围功能模块的引脚。一般来讲，当外围功能模块使能时，它不能作为一般的通用 I/O 引脚使用。

关于 I/O 端口的其他资料请参见《PICmicro® 中档单片机系列参考手册》(DS33023A_CN)。

5.1 PORTA 端口和 TRISA 寄存器

PORTA 是一个 8 位宽的双向端口，对应的数据方向控制器是 TRISA。把 TRISA 某位设置为 1 时，会使 PORTA 相应的引脚被定义为输入（也就是使得相应的输出驱动器呈高阻状态）。把 TRISA 某位设置为 0 时，会使 PORTA 相应的引脚被定义为输出（也就是使得选中引脚的输出内容锁存）。

读 PORTA 寄存器即读相应引脚的状态，而写寄存器即写端口锁存器。

RA4 引脚是一个复用引脚，既是 Timer0 模块的时钟输入，也是比较器的一个输出引脚 RA4/T0CKI/C1OUT。RA6 和 RA7 引脚和主振荡器引脚复用；通过在配置寄存器 1H 中选择主振荡器，可以被使能为振荡器或者 I/O 引脚（详细内容请参见第 15.1 节“系统配置寄存器 CONFIG”）。当不被作为端口引脚使用时，RA6 和 RA7 及其关联 TRIS 和 LAT 位读作 0。

PORTA 的其他引脚复用为模拟输入、模拟 VREF+ 和 VREF- 输入以及比较器参考电压输出。引脚 RA3:RA0 和 RA5 作为 A/D 转换器输入时，通过清零/置位 ADCON1 寄存器（A/D 控制寄存器）的控制位选择它们的操作。通过设置 CMCON 寄存器的相应位，引脚 RA0 到 RA5 也可用作比较器输入或输出。

注：上电复位时，RA5 和 RA3:RA0 被设置为模拟输入，读作 0。RA4 设置为数字输入。

RA4/T0CKI/C1OUT 引脚是施密特触发器输入和开漏输出。PORTA 的所有其他引脚均有 TTL 输入级和全 CMOS 驱动输出。

TRISA 寄存器控制 RA 引脚的方向，即使是被用作模拟输入也是如此。当将其作为模拟输入引脚时，用户必须确保 TRISA 寄存器中的各位置 1。

例 5-1: 初始化 PORTA 端口

```
BCF STATUS, RP0 ;
BCF STATUS, RP1 ; Bank0
CLRF PORTA ; Initialize PORTA by
; clearing output
; data latches
BSF STATUS, RP0 ; Select Bank 1
MOVLW 0x0F ; Configure all pins
MOVWF ADCON1 ; as digital inputs
MOVLW 0xCF ; Value used to
; initialize data
; direction
MOVWF TRISA ; Set RA<3:0> as inputs
; RA<5:4> as outputs
; TRISA<7:6>are always
; read as '0'.
```

PIC16F7X7

图 5-1: RA0/AN0:RA1/AN1 引脚结构图

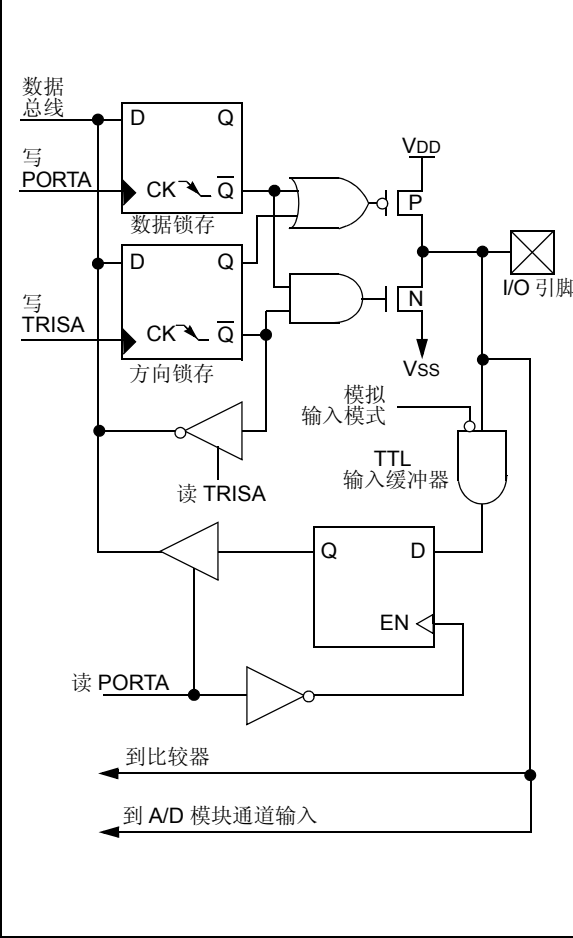


图 5-2: RA3/AN3/VREF+ 引脚结构图

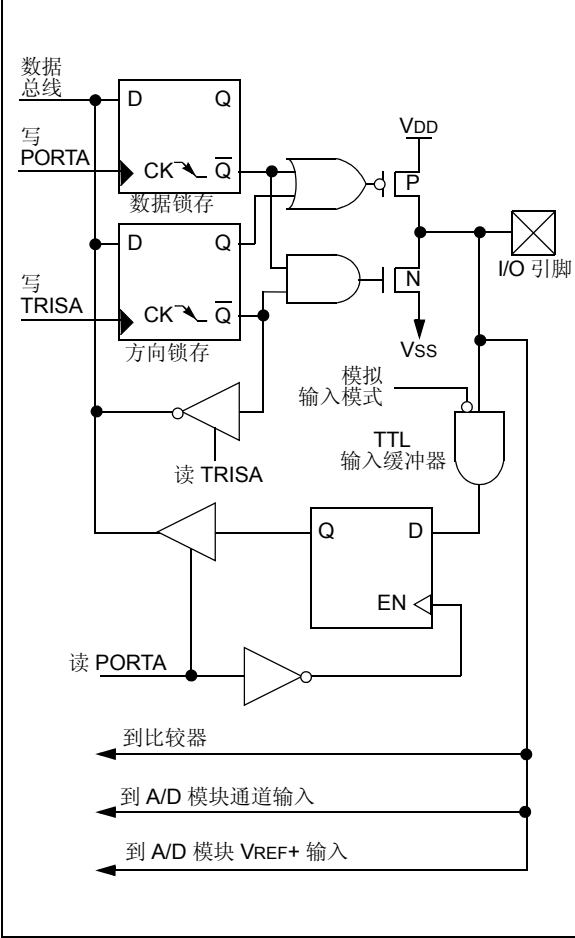


图 5-3: RA2/AN2/VREF-/CVREF 引脚结构图

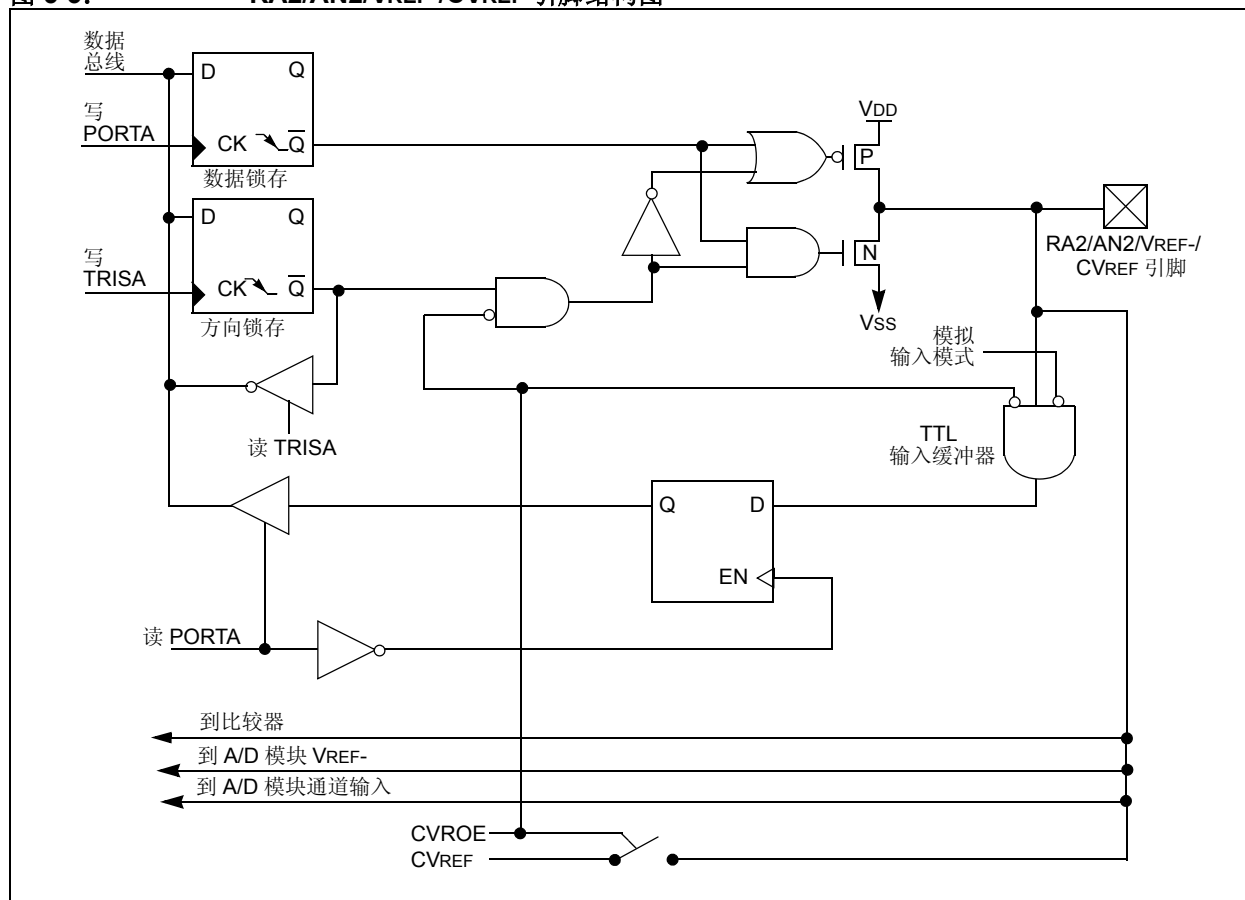
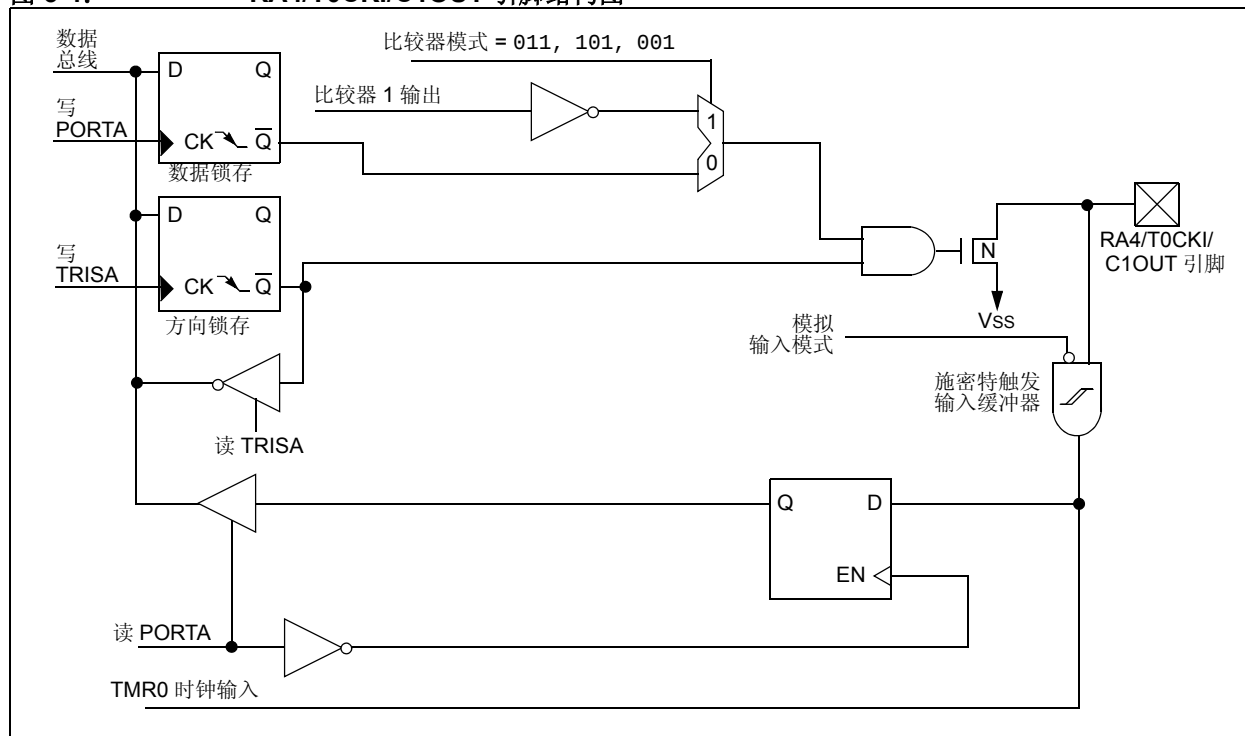


图 5-4: RA4/T0CKI/C1OUT 引脚结构图



PIC16F7X7

图 5-5: RA5/AN4/LVDIN/SS/C2OUT 引脚结构图

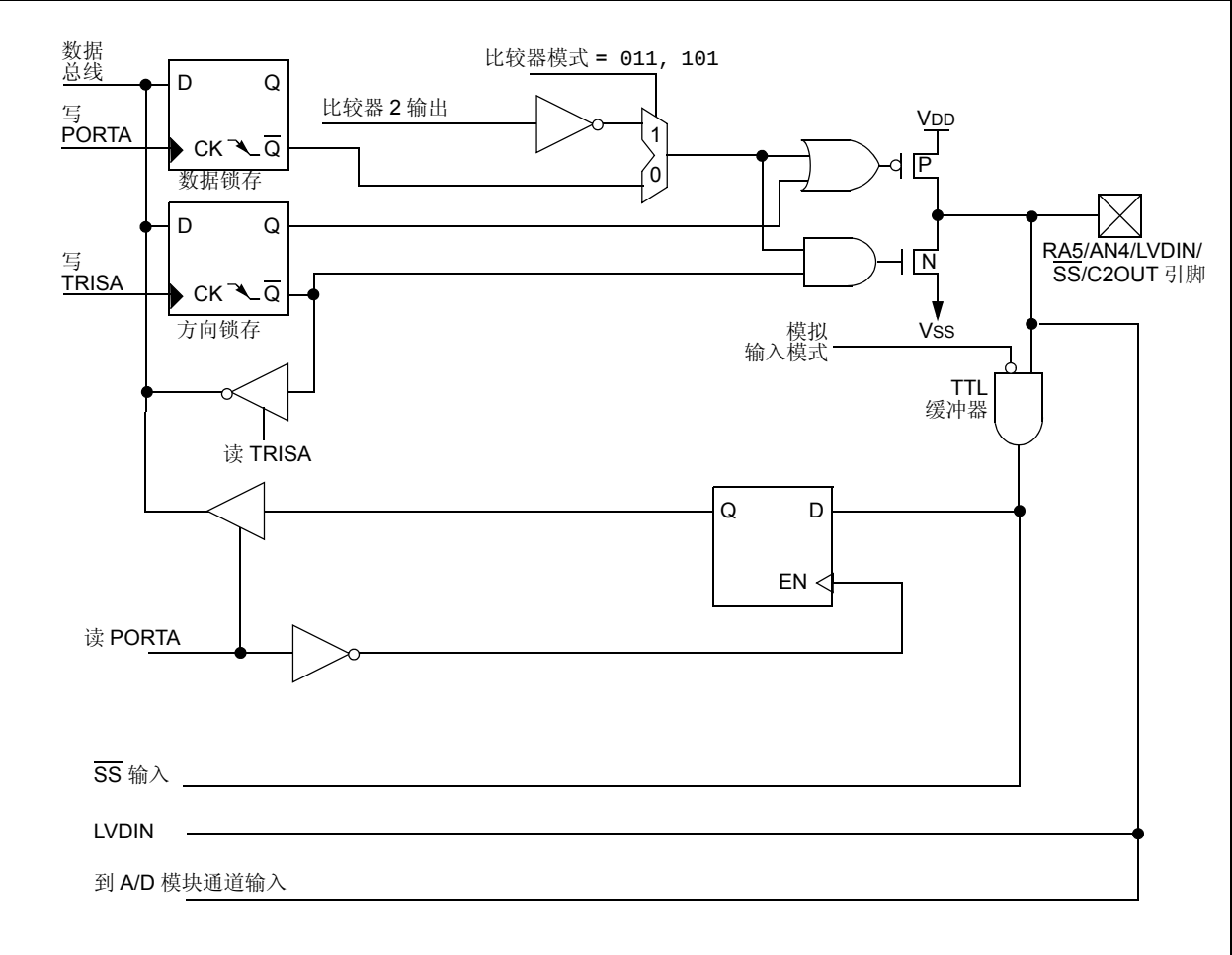
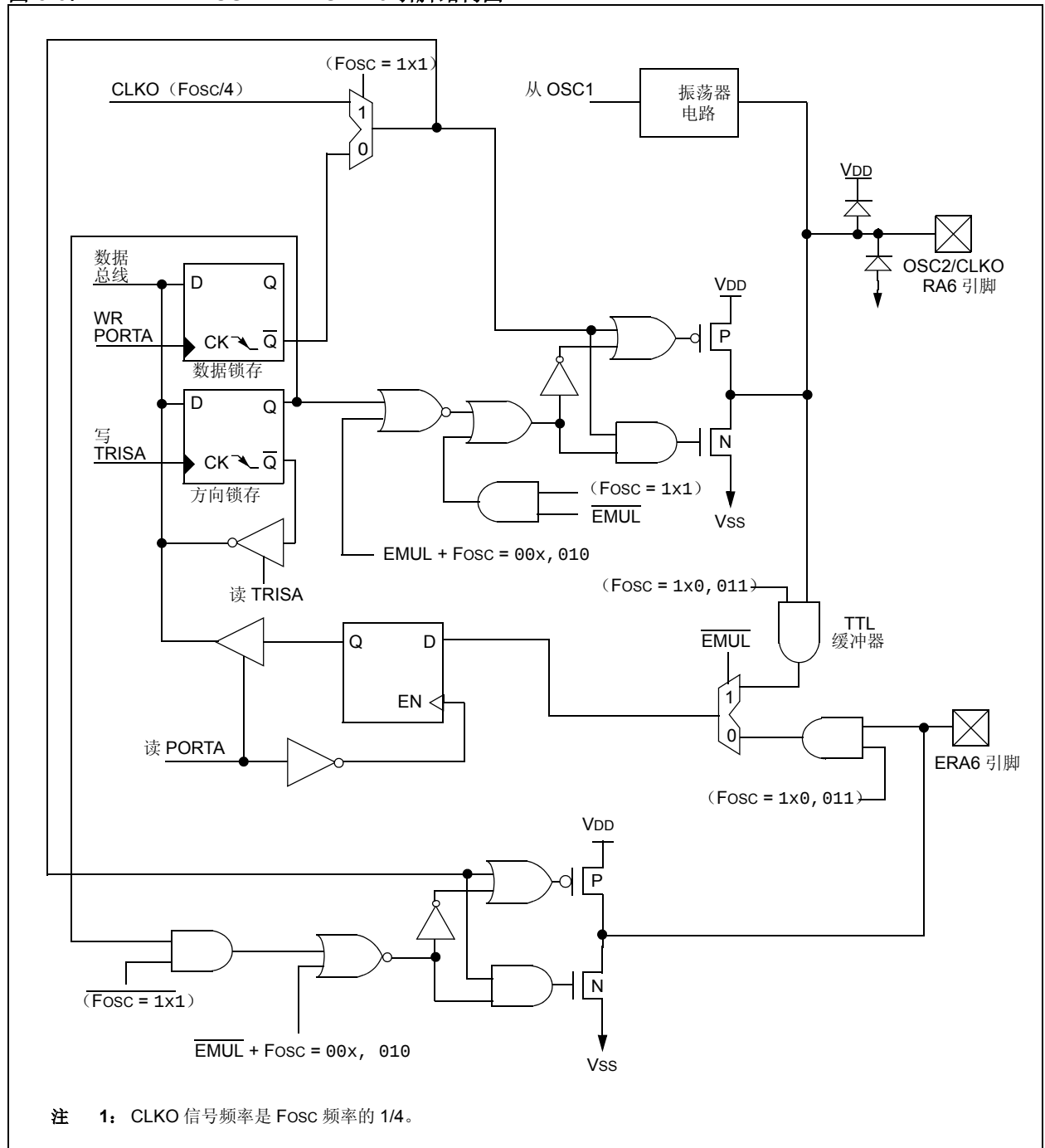


图 5-6: OSC2/CLKO/RA6 引脚结构图



PIC16F7X7

图 5-7: OSC1/CLKI/RA7 引脚结构图

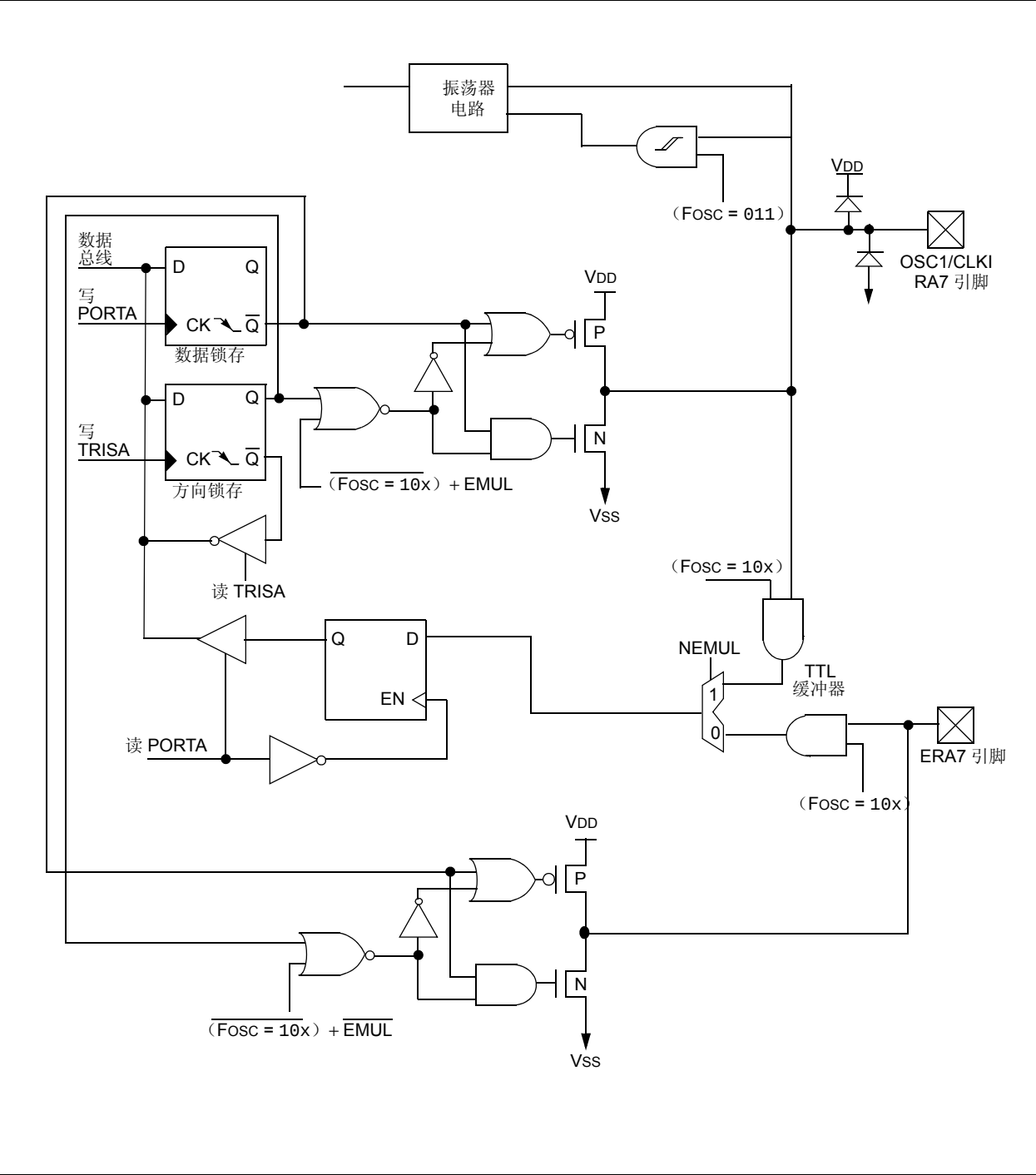


表 5-1: PORTA 端口功能

名称	位号	缓冲器类型	功能说明
RA0/AN0	bit 0	TTL	输入 / 输出或模拟输入。
RA1/AN1	bit 1	TTL	输入 / 输出或模拟输入。
RA2/AN2/VREF-/CVREF	bit 2	TTL	输入 / 输出或模拟输入或 VREF-。
RA3/AN3/VREF+	bit 3	TTL	输入 / 输出或模拟输入或 VREF+。
RA4/T0CKI/C1OUT	bit 4	ST	输入 / 输出或 Timer0 外部时钟输入。输出是漏极开路。
RA5/AN4/LVDIN/ $\overline{SS}$ /C2OUT	bit 5	TTL	输入 / 输出或同步串行口的从动选择输入或模拟输入。
OSC2/CLKO/RA6	bit 6	ST	输入 / 输出，连接到晶振或陶瓷谐振器，振荡器输出或 OSC1 频率的四分频输出，在 RC 模式中其输出的周期表示指令周期。
OSC1/CLKI/RA7	bit 7	ST/CMOS ⁽¹⁾	输入 / 输出，连接到晶振或陶瓷谐振器或振荡器输入。

图注: TTL = TTL 输入，ST = 施密特触发器输入。

注 1: 当配置 RC 振荡器方式时，这个缓冲器是施密特触发输入，否则是 CMOS 输入。

表 5-2: PORTA 端口的寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR, BOR 复位值	其他 复位值
05h	PORTA	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	xx0x 0000	uu0u 0000
85h	TRISA	PORTA 数据方向寄存器								1111 1111	1111 1111
9Fh	ADCON1	—	—	VCFG1	VCFG0	PCFG3	PCFG2	PCFG1	PCFG0	--00 0000	--00 0000
9Ch	CMCON	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0111	0000 0111
9Dh	CVRCON	CVREN	CVROE	CVR1	—	CVR3	CVR2	CVR1	CVR0	000- 0000	000- 0000

图注: x = 不确定，u = 未改变，- = 未使用，读作 0，阴影部分没有被 PORTA 使用。

注: 当使用 SPI 从模式下的 SSP 模块且 $\overline{SS}$ 使能时，A/D 转换器必须设置成以下几种模式之一：即 PCFG2:PCFG0 = 100、101 或 11x。

PIC16F7X7

5.2 PORTB 端口和 TRISB 寄存器

PORTB 是一个 8 位宽的双向端口，对应的数据方向寄存器是 TRISB。将 TRISB 某位设置为 1 时，会将 PORTB 的相应引脚设为输入（即使得相应的输出驱动器呈高阻状态）。将 TRISB 某位清零时，会将 PORTB 相应的引脚设置为输出（也就是将输出锁存器中的内容置于选中引脚）。

每个 PORTB 引脚都有内部弱上拉功能，通过一个控制位即可打开所有内部上拉功能。这是通过清除 RBPU 位（OPTION_REG<7>）来完成的。当 PORTB 端口引脚被配置为输出时，弱上拉电路会自动关闭；当器件上电复位时，所有的弱上拉电路均被禁止。

PORTB 引脚与模拟输入复用。通过清零 / 置位相应的 ADCON1 寄存器的控制位选择它们的操作。

注： 上电复位时，这些引脚被配置为模拟输入并读作 0。

PORTB 端口的 4 个引脚（RB7:RB4）上有电平变化中断功能。只有引脚配置为输入时才能产生中断（即，任何一个配置为输出的 RB7:RB4 引脚均不进行电平变化中断比较）。输入引脚（RB7:RB4）上的输入信号与 PORTB 上次读入的旧锁存值进行比较，如果比较值“不匹配”，则将 RB7:RB4 输出进行逻辑或操作后产生 RB 端口电平变化中断，同时产生中断置标志位 RBIF（INTCON<0>）。

这个中断可以把单片机从休眠中唤醒。在中断服务程序中，用户可以用以下两种方法之一清除中断：

- 对 PORTB 端口的任何读 / 写操作，这将结束引脚的不匹配条件；
- 清标志位 RBIF。

不匹配条件将继续把标志位 RBIF 置 1。读 PORTB 端口将结束不匹配条件并将标志位 RBIF 清零。

我们建议将电平变化中断功能用在按键操作及其他仅把 PORTB 端口用作电平变化中断的操作中。当使用电平变化中断功能时，不建议查询 PORTB 端口。

这种不匹配即引起中断的特性，与这四个引脚上的软件可配置上拉功能配合，使单片机可方便地与键盘接口，并使按键唤醒单片机成为可能。参见应用笔记 AN552, “Implementing Wake-up on Key Stroke”（DS00552）。

RB0/INT 是一个外部中断输入引脚，通过 INTEDG 位（OPTION_REG<6>）来设定。RB0/INT 的详细介绍请参见第 15.15.1 节“INT 中断”。

PORTB 与几个外设功能复用（见表 5-3），其引脚有施密特触发输入缓冲器。

当外设模块使能时，应谨慎设置 PORTB 端口各引脚的数据方向位 TRIS。有些外设可覆盖 TRIS 位而使引脚作为输出，而有些外设可覆盖 TRIS 而使引脚作为输入。由于外设使能时会造成 TRIS 位覆盖，应避免以 TRIS 为目标寄存器进行读—修改—写操作（BSF、BCF、XORWF）。请用户参考相应的外设模块章节以便正确设置 TRIS 位。

图 5-8: RB0/INT/AN12 引脚结构图

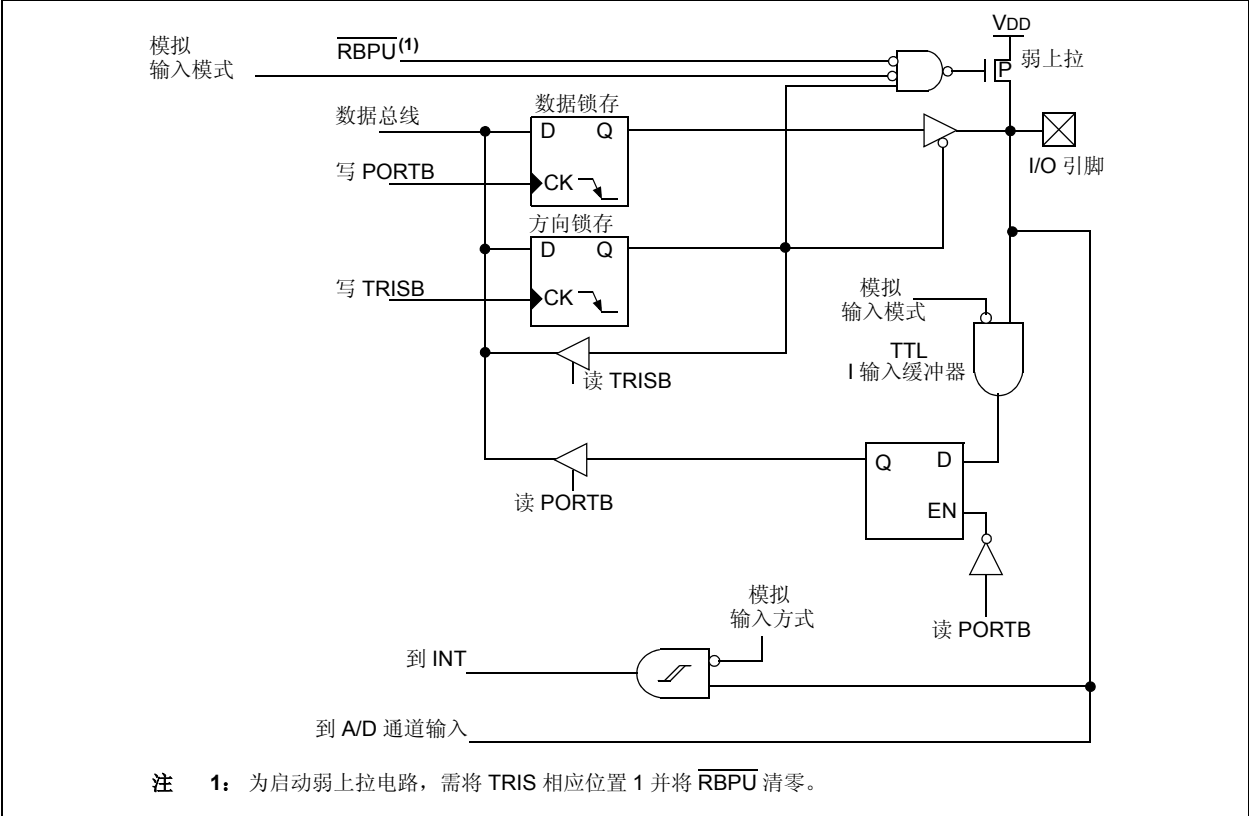
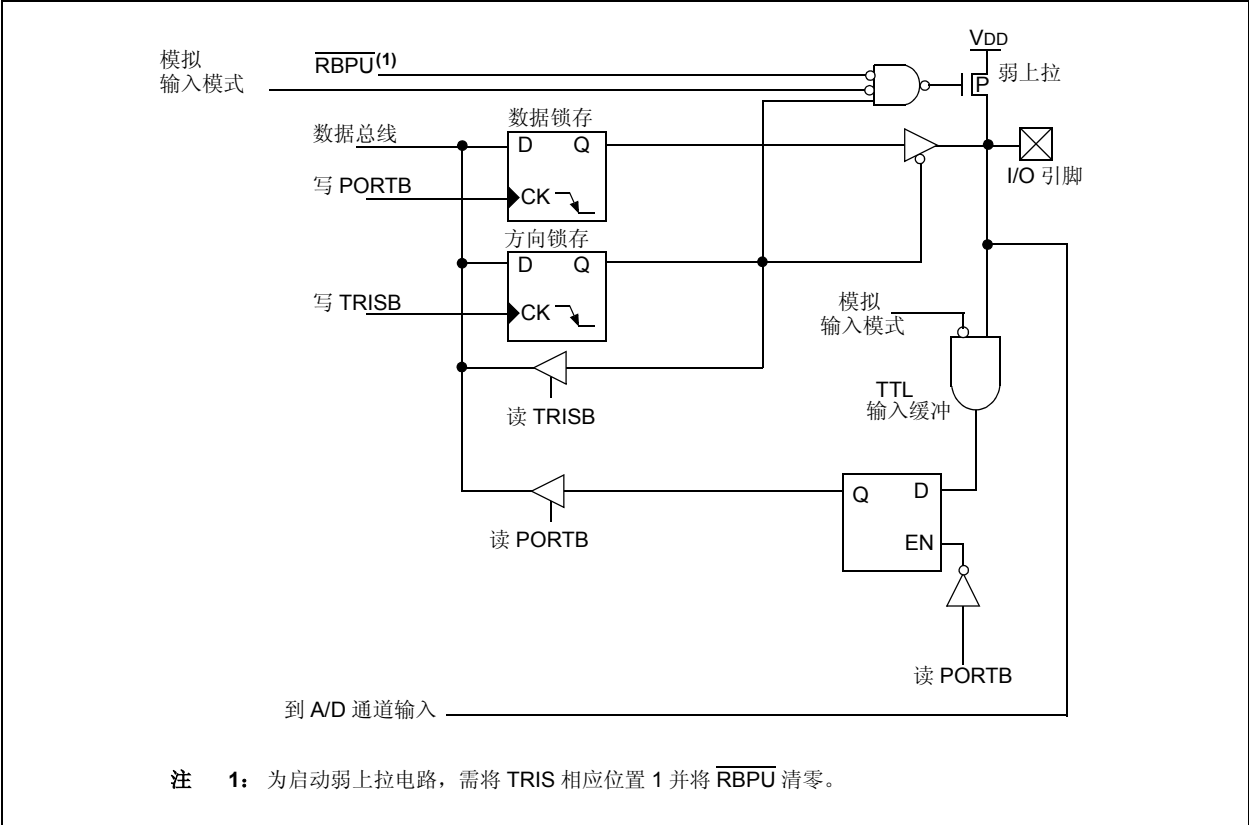


图 5-9: RB1/AN10 引脚结构图



PIC16F7X7

图 5-10: RB2/AN8 引脚结构图

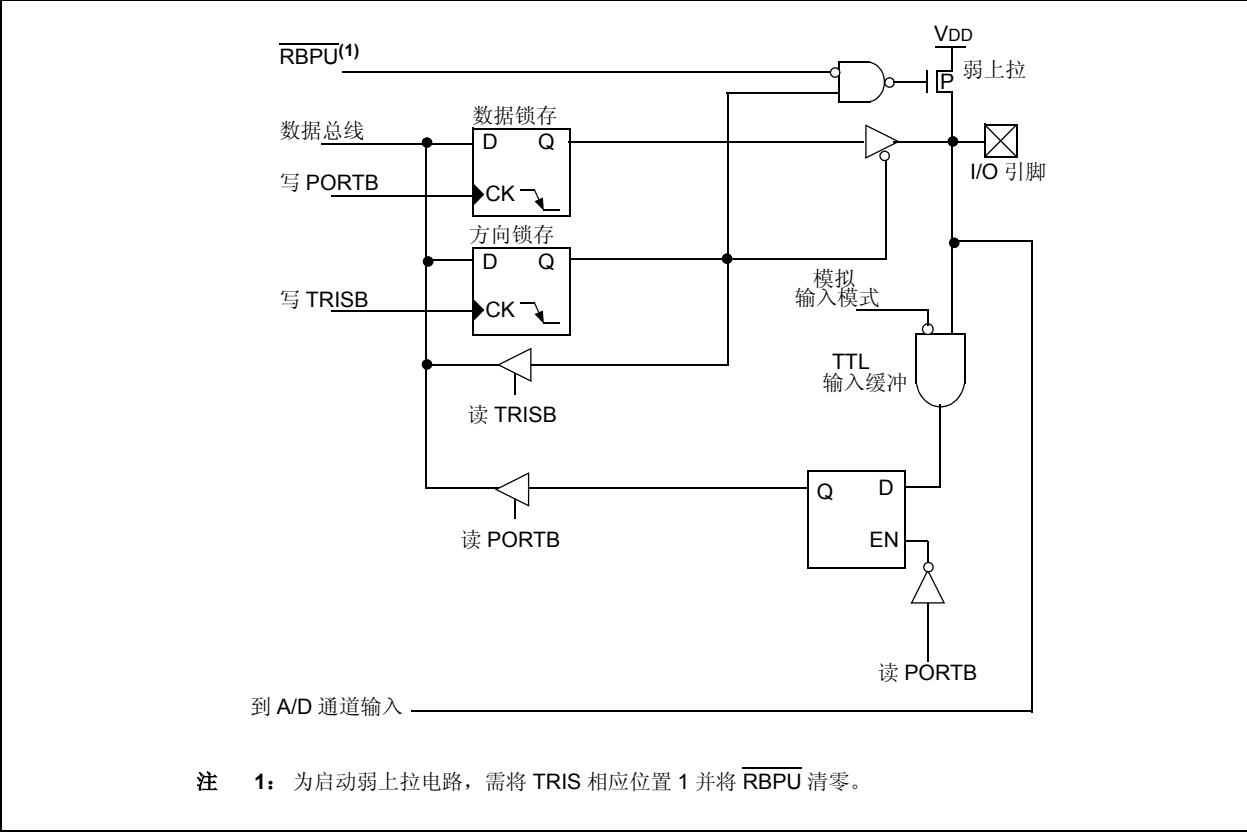
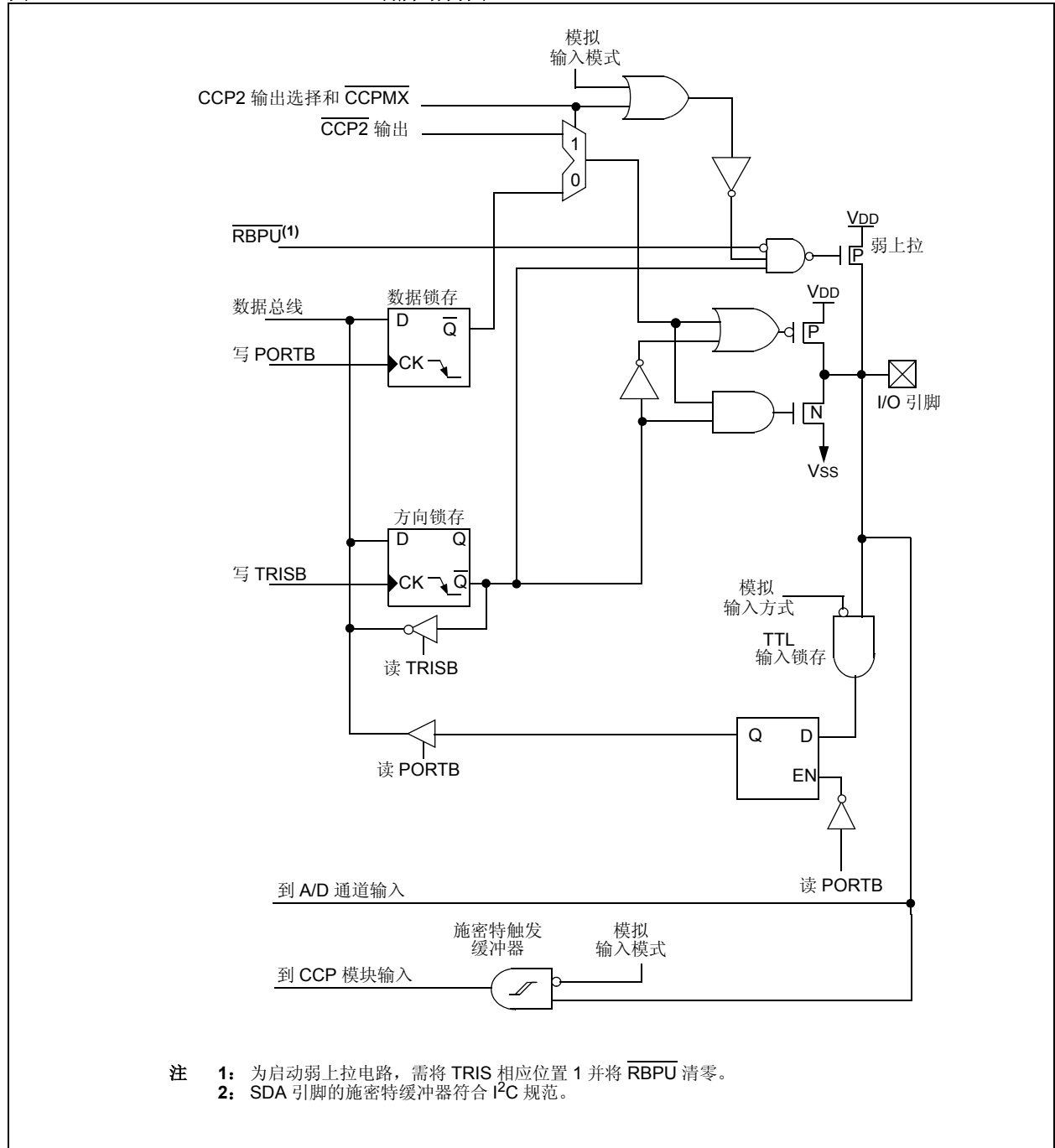


图 5-11: RB3/CCP2/AN9 引脚结构图



PIC16F7X7

图 5-12: RB4/AN11 引脚结构图

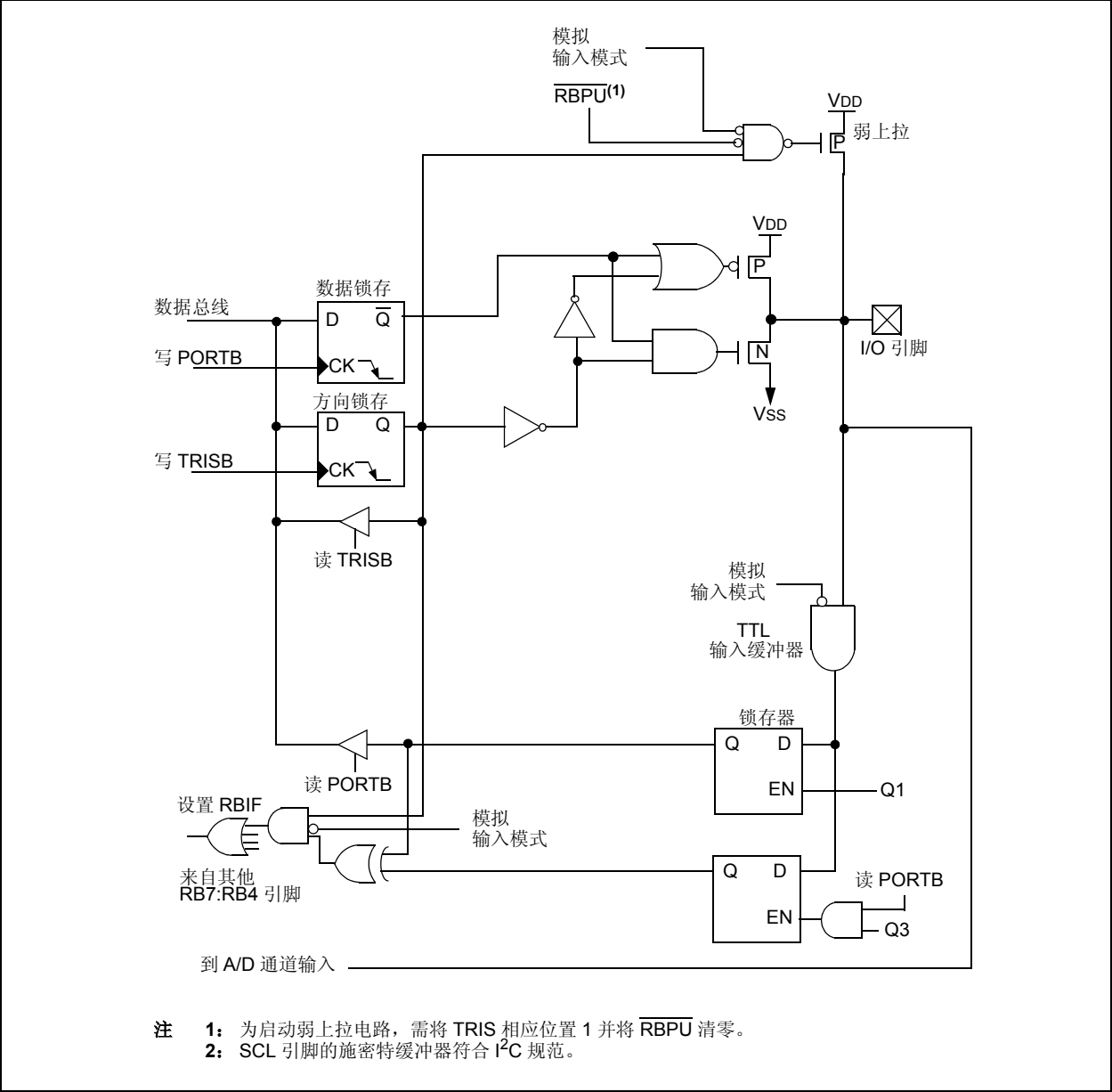
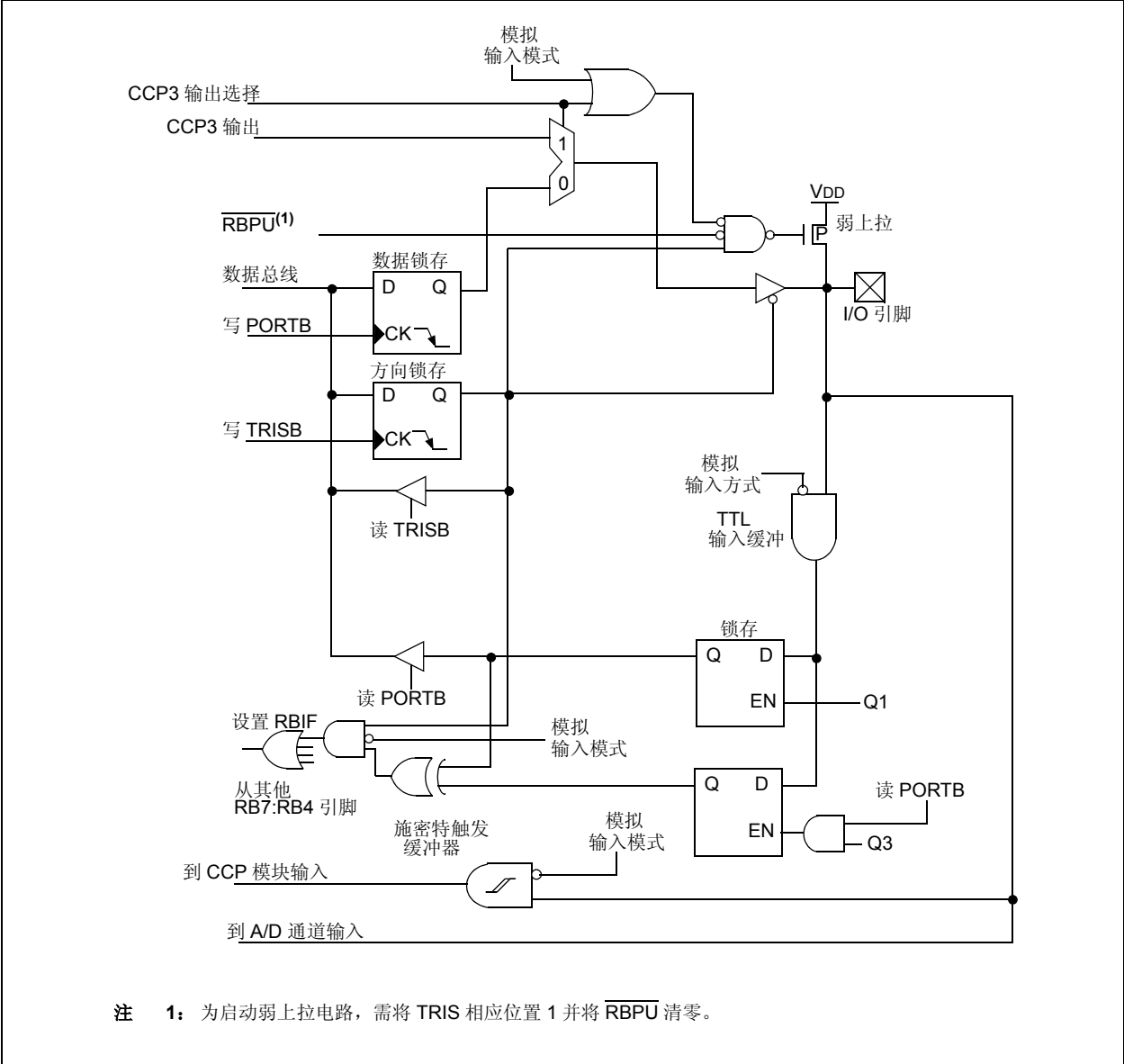
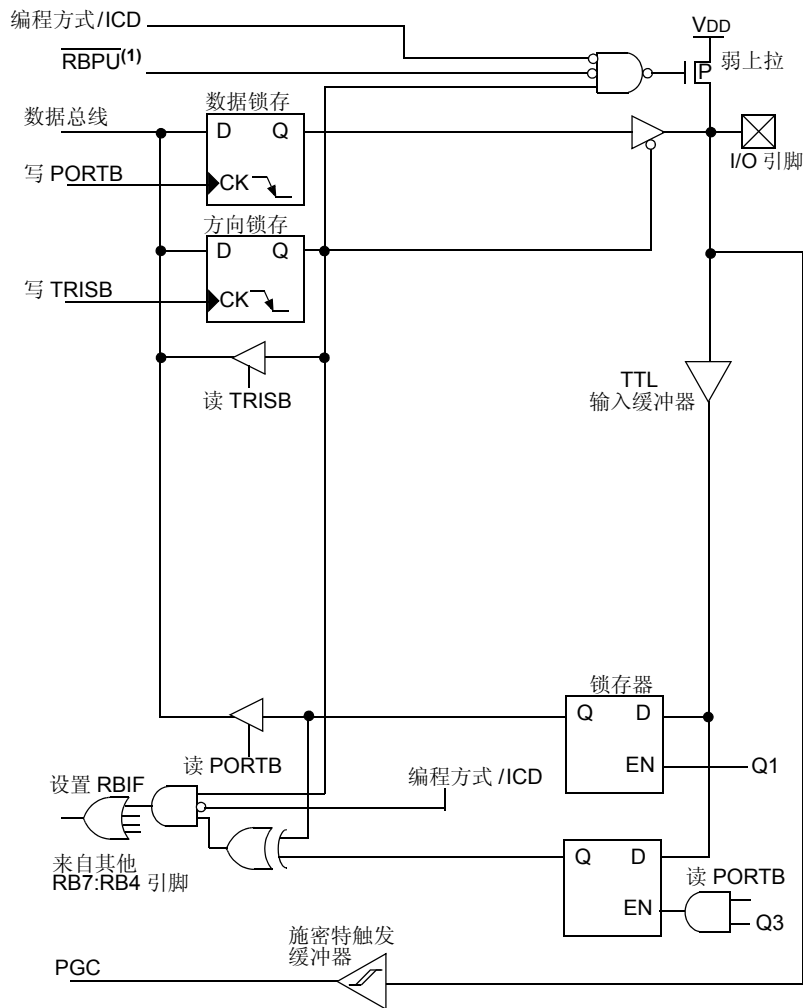


图 5-13: RB5/AN13/CCP3 引脚结构图



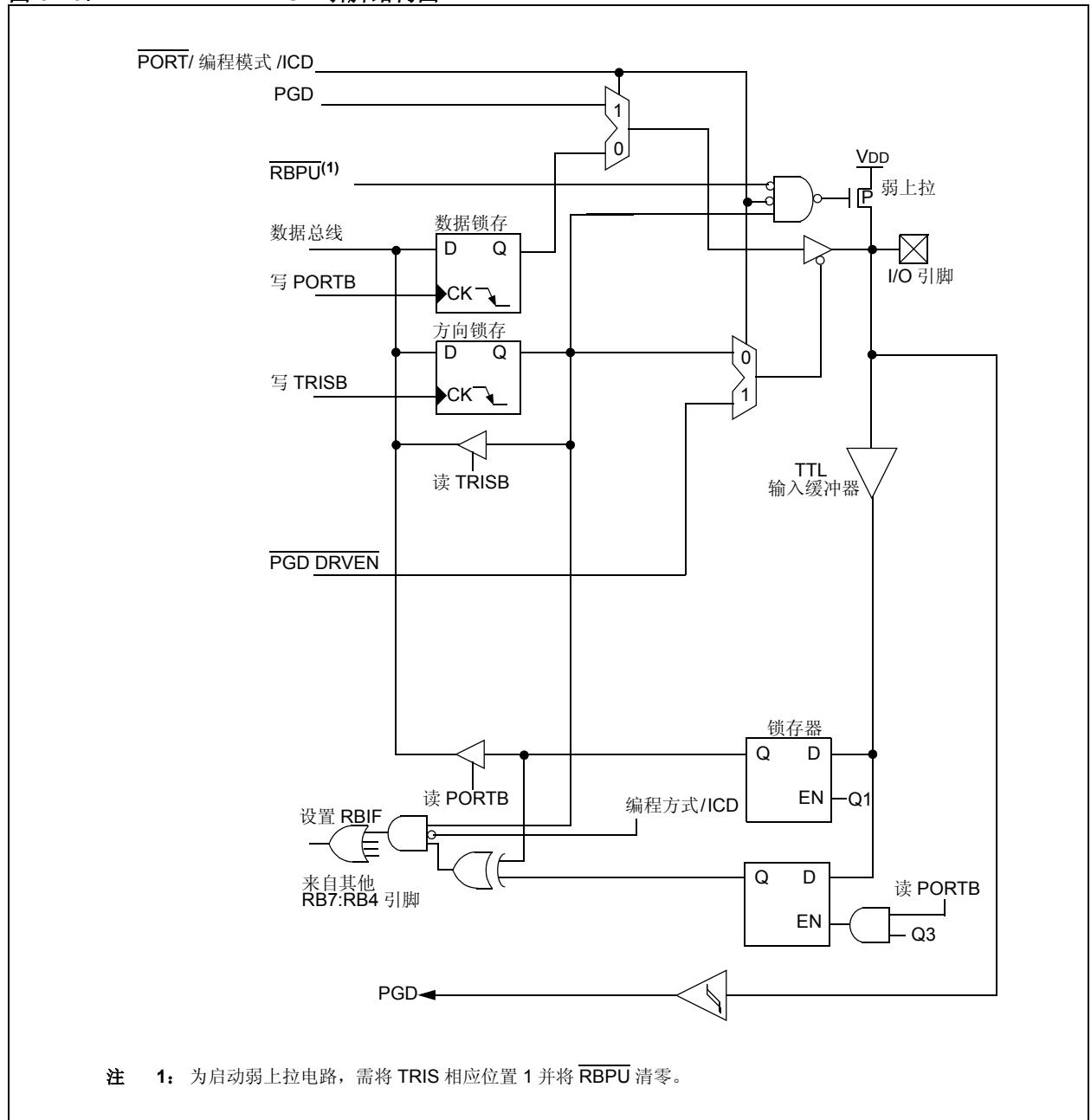
PIC16F7X7

图 5-14: RB6/PGC 引脚结构图



注 1: 为启动弱上拉电路, 需将 TRIS 相应位置 1 并将 $\overline{\text{RBPU}}$ 清零。

图 5-15: RB7/PGD 引脚结构图



PIC16F7X7

表 5-3: PORTB 端口功能

名称	位号	缓冲器类型	功能说明
RB0/INT/AN12	bit 0	TTL/ST ⁽¹⁾	输入 / 输出引脚或外部中断输入。内部软件可编程弱上拉或模拟输入。
RB1/AN10	bit 1	TTL	输入 / 输出引脚。内部软件可编程弱上拉或模拟输入。
RB2/AN8	bit 2	TTL	输入 / 输出引脚。内部软件可编程弱上拉或模拟输入。
RB3/CCP2/AN9	bit 3	TTL	输入 / 输出引脚或捕捉器 2 输入 / 比较器 2 输出 / PWM 2 输出。内部软件可编程弱上拉或模拟输入。
RB4/AN11	bit 4	TTL	输入 / 输出引脚（引脚电平变化中断）。内部软件可编程弱上拉或模拟输入。
RB5/AN13/CCP3	bit 5	TTL	输入 / 输出引脚（引脚电平变化中断）。内部软件可编程弱上拉或模拟输入或捕捉器 2 输入 / 比较器 2 输出 / PWM 2 输出。
RB6/PGC	bit 6	TTL/ST ⁽²⁾	输入 / 输出引脚（引脚电平变化中断）。内部软件可编程弱上拉。串行编程时钟。
RB7/PGD	bit 7	TTL/ST ⁽²⁾	输入 / 输出引脚（引脚电平变化引起中断）。内部软件可编程弱上拉。串行编程数据。

图注: TTL = TTL 输入，ST = 施密特触发输入。

注 1: 当配置为外部中断时，该缓冲器是施密特触发输入。

2: 当用作串行编程模式时，该缓冲器是施密特触发输入。

表 5-4: 与 PORTB 端口有关的寄存器概述

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR, BOR 复位值	其他 复位值
06h, 106h	PORTB	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xx00 0000	uu00 0000
86h, 186h	TRISB	PORTB 数据方向寄存器								1111 1111	1111 1111
81h, 181h	OPTION_REG	RBP _U	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
9Fh	ADCON1	ADFM	ADCS2	VCFG1	VCFG0	PCFG3	PCFG2	PCFG1	PCFG0	0000 0000	0000 0000

图注: x= 不定，u= 不变，阴影部分未被 PORTB 使用。

5.3 PORTC 端口和 TRISC 寄存器

PORTC是一个8位宽的双向端口，相应的数据方向寄存器是 TRISC。将 TRISC 位置 1 (=1) 将使 PORTC 相应的引脚作为输入（即使相应输出驱动器呈高阻状态）。将 TRISC 某位清零 (=0) 将使 PORTC 相应的引脚作为输出（也就是使输出锁存器中的内容置于选中引脚）。

PORTC 端口与几种外设功能复用（表 5-5），其引脚有施密特触发输入缓冲器。

当外设使能时，要谨慎设置 PORTC 端口各引脚的数据方向位 TRIS。有些外设可覆盖 TRIS 而使引脚作为输出，而有些外设可覆盖 TRIS 而使引脚作为输入。由于外设使能时会覆盖 TRIS 位，应避免以 TRIS 为目标寄存器进行“读—修改—写”操作（BSF, BCF, XORWF）。用户请参考相应的外围模块章节以便正确设置 TRIS 位，有关读—修改—写操作的更多信息请参见第 16.1 节“读—修改—写操作”。

图 5-16: PORTC 端口结构框图（外设输出覆盖）RC<2:0>, RC<7:5> 引脚

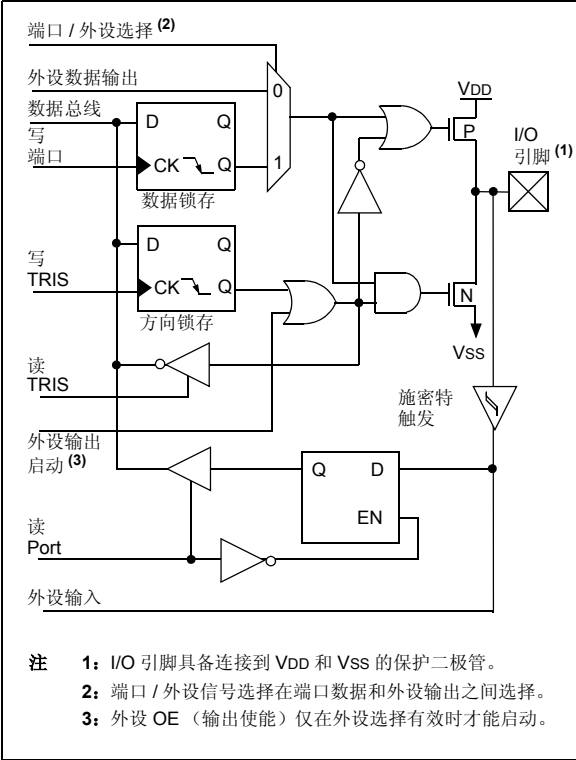
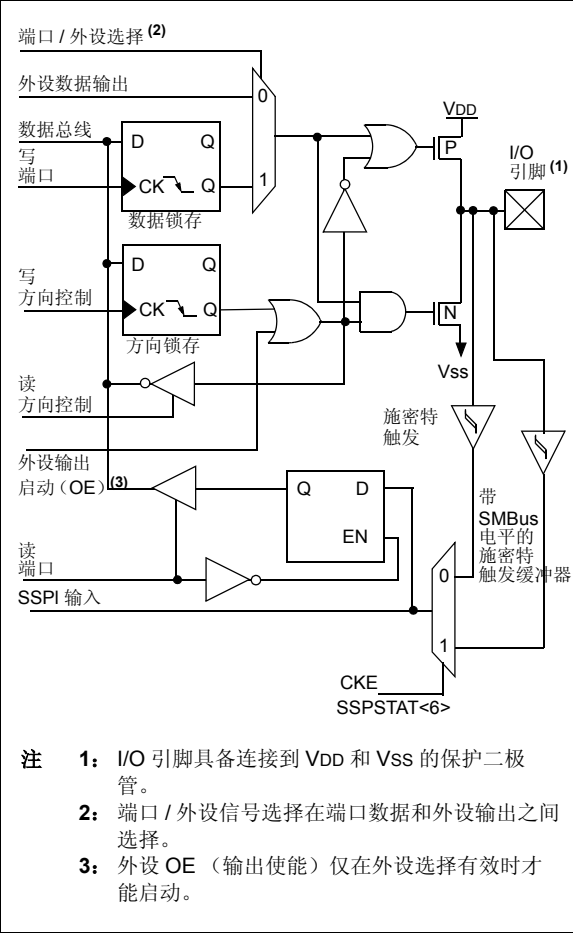


图 5-17: PORTC 端口接口框图（外设输出覆盖）RC<4:3> 引脚



- 注
- 1: I/O 引脚具备连接到 VDD 和 VSS 的保护二极管。
 - 2: 端口 / 外设信号选择在端口数据和外设输出之间选择。
 - 3: 外设 OE（输出使能）仅在外设选择有效时才能启动。

PIC16F7X7

表 5-5: PORTC 端口功能

名称	位号	缓冲器类型	功能
RC0/T1OSO/T1CKI	bit 0	ST	输入 / 输出端口引脚或 Timer1 振荡器输出 / Timer1 时钟输入。
RC1/T1OSI/CCP2	bit 1	ST	输入 / 输出端口引脚或 Timer1 振荡器输入或捕捉器 2 输入 / 比较器 2 输出 / PWM2 输出。
RC2/CCP1	bit 2	ST	输入 / 输出端口引脚或捕捉器 1 输入 / 比较器 1 输出 / PWM1 输出。
RC3/SCK/SCL	bit 3	ST	RC3 也可以作 SPI 和 I ² C 的同步串行时钟。
RC4/SDI/SDA	bit 4	ST	RC4 也可以作 SPI 数据输入（SPI 方式）或数据 I/O（I ² C 方式）。
RC5/SDO	bit 5	ST	输入 / 输出端口引脚或同步串行端口数据输出。
RC6/TX/CK	bit 6	ST	输入 / 输出端口引脚或 USART 异步发送或同步时钟。
RC7/RX/DT	bit 7	ST	输入 / 输出端口引脚或 USART 异步接收或同步数据。

图注: ST = 施密特触发输入

表 5-6: 与 PORTC 端口相关的寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR, BOR 复位值	其他 复位值
07h	PORTC	RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0	xxxx xxxx	uuuu uuuu
87h	TRISC	PORTC 数据方向寄存器								1111 1111	1111 1111

图注: x = 不确定, u = 不变

5.4 PORTD 端口和 TRISD 寄存器

本节内容不适用于 PIC16F737 或 PIC16F767。

PORTD 端口是带有施密特输入缓冲的8位端口，每个引脚都可以分别定义成输入或输出。

通过设置控制位 PSPMODE (TRISE<4>) 可将 PORTD 设置成 8 位宽微处理器接口（即并行从动端口），在这种模式下，输入缓冲器是 TTL 型。

图 5-18: PORTD 端口结构图 (在 I/O 端口方式下)

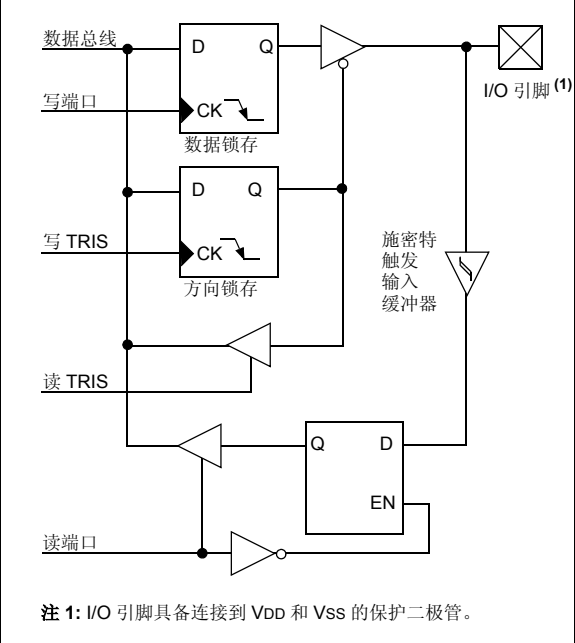


表 5-7: PORTD 端口功能

名称	位号	缓冲器类型	功能说明
RD0/PSP0	bit 0	ST/TTL ⁽¹⁾	输入输出引脚或并行从动端口 bit 0。
RD1/PSP1	bit 1	ST/TTL ⁽¹⁾	输入输出引脚或并行从动端口 bit 1。
RD2/PSP2	bit 2	ST/TTL ⁽¹⁾	输入输出引脚或并行从动端口 bit 2。
RD3/PSP3	bit 3	ST/TTL ⁽¹⁾	输入输出引脚或并行从动端口 bit 3。
RD4/PSP4	bit 4	ST/TTL ⁽¹⁾	输入输出引脚或并行从动端口 bit 4。
RD5/PSP5	bit 5	ST/TTL ⁽¹⁾	输入输出引脚或并行从动端口 bit 5。
RD6/PSP6	bit 6	ST/TTL ⁽¹⁾	输入输出引脚或并行从动端口 bit 6。
RD7/PSP7	bit 7	ST/TTL ⁽¹⁾	输入输出引脚或并行从动端口 bit 7。

图注： ST = 施密特触发输入， TTL = TTL 输入

注 1: 在 I/O 模式下，输入缓冲器是施密特触发器，在并行从动端口模式下是 TTL 缓冲器。

表 5-8: 与 PORTD 端口相关的寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR, BOR 复位值	其他 复位值
08h	PORTD	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	xxxx xxxx	uuuu uuuu
88h	TRISD	PORTD 端口数据方向寄存器								1111 1111	1111 1111
89h	TRISE	IBF	OBF	IBOV	PSPMODE	— ⁽¹⁾	PORTE Data Direction bits			0000 1111	0000 1111

图注： x = 不确定， u = 不变，读作 0；阴影部分未被 PORTD 使用。

注 1: RE3 仅是输入。TRISE3 位的状态对该位方向没有影响，始终读作 1。

PIC16F7X7

5.5 PORTE 端口和 TRISE 寄存器

本节内容不适用于 PIC16F737 或 PIC16F767。

PORTE 有 4 个引脚，分别为 RE0/RD/AN5，RE1/WR/AN6，RE2/CS/AN7 和 MCLR/Vpp/RE3，它们可分别配置为输入和输出，并都带有施密特触发输入缓冲器。如果 MCLRE 在配置字 1 中是“0”，只有 RE3 可作为输入。

当 PSPMODE (TRISE<4>) 位置 1 时，I/O PORTE 端口成为微处理器端口的控制输入端口。在这种模式下，用户必须确保 TRISE<2:0> 位被置 1（即引脚定义为数字输入）。确保 ADCON1 被定义为数字 I/O。在这种模式下，输入缓冲器是 TTL 型。

寄存器 5-1 显示了 TRISE 寄存器，它还控制着并行从动端口的操作。

PORTE 引脚与模拟输入复用。当作为模拟输入时，引脚读作 0。

TRISE 寄存器控制 RE 引脚的方向，即使引脚复用为模拟量输入引脚时也是如此。当使用 RE 引脚为模拟输入时，用户应确保相应的引脚定义为输入状态。

注： 上电复位时，这些引脚均配置为模拟输入并读作 0。

图 5-19: PORTE 端口结构图
(在 I/O 端口模式下)

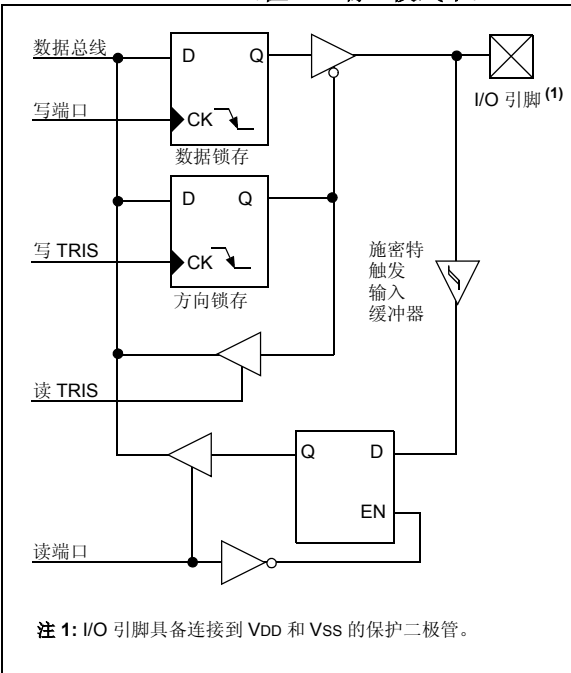


表 5-9: PORTE 端口功能

名称	位号	缓冲器类型	功能说明
RE0/RD/AN5	bit 0	ST/TTL ⁽¹⁾	输入 / 输出引脚或并行从动端口方式下读控制输入或模拟量输入。 RD (PSP 方式): 1 = 空闲; 0 = 读操作, PORTD 寄存器的内容输出到 PORTD I/O 引脚 (如果片选有效)。
RE1/WR/AN6	bit 1	ST/TTL ⁽¹⁾	输入 / 输出引脚或并行从动端口方式下读控制输入或模拟量输入。 WR (PSP 方式): 1 = 空闲; 0 = 读操作, PORTD I/O 引脚的值被锁存到 PORTD 寄存器 (如果片选有效)。
RE2/CS/AN7	bit 2	ST/TTL ⁽¹⁾	输入 / 输出引脚或并行从动端口方式下读控制输入或模拟量输入。 CS (PSP 方式): 1 = 器件未被选中; 0 = 器件被选中。
MCLR/Vpp/RE3	bit 3	ST	输入, 主清零 (复位) 或编程输入电压。

图注: ST = 触发输入, TTL = TTL 输入。

注 1: 在 I/O 模式下, 输入缓冲器是施密特器, 在并行从动端口模式下是 TTL 缓冲器。

表 5-10: 与 PORTE 相关的寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 复位值	其他 复位值
09h	PORTE	—	—	—	—	RE3	RE2	RE1	RE0	---- x000	---- -uuu
89h	TRISE	IBF	OBF	IBOV	PSPMODE	— ⁽¹⁾	PORTE 数据方向位			0000 1111	0000 1111
9Fh	ADCON1	ADFM	ADCS2	VCFG1	VCFG0	PCFG3	PCFG2	PCFG1	PCFG0	0000 0000	0000 0000

图注: x = 不定, u = 不变, - 未用, 读作 0。阴影部分未被 PORTE 端口使用。

注 1: RE3 仅是输入。TRISE3 位的状态对该位没有影响, 始终读作 1。

寄存器 5-1: TRISE 寄存器 (地址为 89h)

R-0	R-0	R/W-0	R/W-0	U-0	R/W-1	R/W-1	R/W-1
IBF	OBF	IBOV	PSPMODE	— ⁽¹⁾	TRISE2	TRISE1	TRISE0
bit 7							bit 0

- bit 7
- 并行从动端口状态 / 控制位:**

IBF: 输入缓冲器满状态位

1 = 已收到字并等待 CPU 读取

0 = 未收到字
- bit 6
- OBF:** 输出缓冲器满状态位

1 = 输出缓冲器仍保持先前写入的字

0 = 输出缓冲器已被读出
- bit 5
- IBOV:** 输入缓冲器溢出检测位 (在微处理器模式下)

1 = 前一个输入字未被读出时又发生了写操作 (必须用软件清零)

0 = 未发生溢出
- bit 4
- PSPMODE:** 并行从动端口方式选择位

1 = 并行从动方式

0 = 通用 I/O 口方式
- bit 3
- 未使用:** 读作 1⁽¹⁾

注 1: RE3 仅是输入。TRISE3 位的状态对该位没有影响, 始终读作 1。
- bit 2
- PORTC 数据方向位:**

TRISE2: 引脚 RE2/ $\overline{CS}$ /AN7 的方向控制位

1 = 输入

0 = 输出
- bit 1
- TRISE1:** 引脚 RE1/ $\overline{WR}$ /AN6 的方向控制位

1 = 输入

0 = 输出
- bit 0
- TRISE0:** 引脚 RE0/ $\overline{RD}$ /AN5 的方向控制位

1 = 输入

0 = 输出

图注:

R = 可读位

W = 可写位

U = 未使用位, 读作 0

- n = 上电复位值

“1” = 该位被置 1

“0” = 该位被清零

x = 不确定

PIC16F7X7

5.6 并行从动端口

在 PIC16F737 和 PIC16F767 器件上没有并行从动端口（PSP）。

当控制字 PSMODE（TRISE<4>）被置 1 时，PORTD 用作 8 位并行从动端口或微处理器端口。在从动模式下，可以通过外部系统使用读控制输入引脚 RE0/RD/AN5、写控制输入引脚 RE1/WR/AN6 和片选控制输入引脚 RE2/CS/AN7 进行异步读写。

并行从动端口 PSP 可以直接与 8 位微处理器数据总线相连，外部微处理器可以将 PORTD 锁存器当作 8 位锁存器进行读 / 写操作。将 PSMODE 位置 1，将端口引脚 RE0/RD/AN5 使能为 RD 输入，RE1/WR/AN6 为 WR 输入、RE2/CS/AN7 为 CS（片选）输入。为了使该功能正常操作，TRISE 寄存器的相应数据方向位（TRISE<2:0>）必须设定为输入（即置 1）。A/D 端口控制位 PCFG3:PCFG0（ADCON1<3:0>）必须被置 1，以设定引脚 RE2:RE0 为数字 I/O。

实际上有两个 8 位锁存器，一个是数据输出锁存（外部读），一个是数据输入锁存（外部写）。固件写 8 位数据到 PORTD 输出数据锁存器并从 PORTD 输入数据锁存器读数据（注意它们的地址相同）。在这种模式下，数据流由外部设备控制，因而 TRISD 寄存器被忽略。

当检测到 CS 和 WR 同时为低电平时，就对 PSP 进行写操作。此时，固件可以读取 PORTD 引脚的实际值。当 CS 或 WR 中有一个成为高电平时（电平被触发），PORTD 引脚的数据将被锁存，输入缓冲器满（IBF）状态标志位（TRISE<7>）和中断标志位 PSPIF（PIR1<7>）在下一个 Q2 时钟后的 Q4 时钟置位，表明写操作完成（图 5-21）。固件通过读取锁存的 PORTD 数据将 IBF 标志清除并清除 PSPIF 位。

在 IBF 标志被前一次外部写操作置 1 的同时，如果发生了向 PSP 的外部写入，则输入缓冲器溢出（IBOV）状态标志位（TRISE<5>）将被置 1。前一个 PORTD 数据被新的数据覆盖。读 PORTD 和清除 IBOV 可以使 IBOV 清零。

当检测到 CS 和 RD 同时为低电平时，就对 PSP 进行读操作。PORTD 输出锁存器中的数据被输出到 PORTD 引脚。输出缓冲器满（OBF）状态标志位（TRISE<6>）立即被清零（图 5-22），表明 PORTD 端口锁存器正在或已经被外部总线读取。如果此时固件将新的数据写到输出锁存器，数据将立即输出到 PORTD 引脚，但 OBF 将保持清零状态。

如果检测到 CS 和 RD 任一个为高电平，PORTD 的输出会被禁止，并且中断标志位 PSPIF 在 Q2 时钟周期之后的 Q4 时钟周期置位，说明读操作完成。OBF 保持为低电平直到固件将新的数据写到 PORTD 端口。

当不在 PSP 模式下时，IBF 和 OBF 位保持清零，标志位 IBOV 保持不变。PSPIF 位必须由用户在固件中清零，清除中断使能位 PSPIE（PIE1<7>）可以禁止中断。

图 5-20: PORTD 端口和 PORTE 端口结构图（并行从动端口）

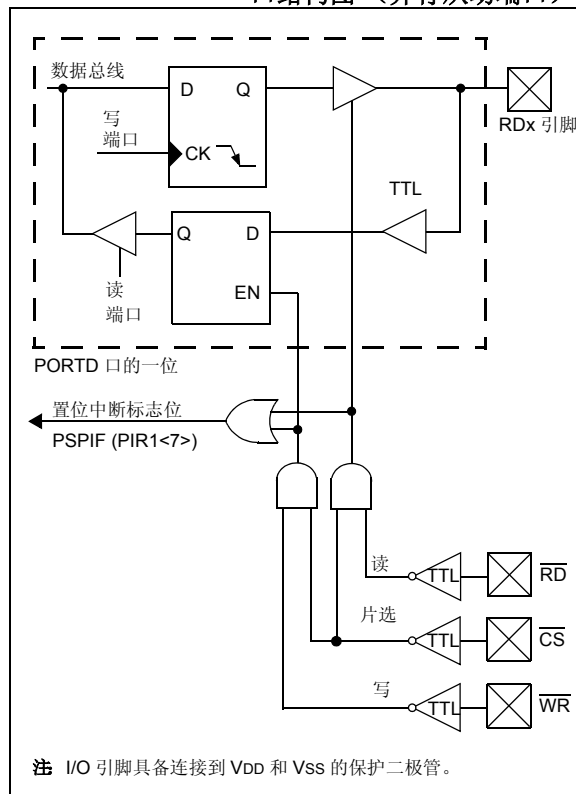


图 5-21： 并行从动端口写操作波形图

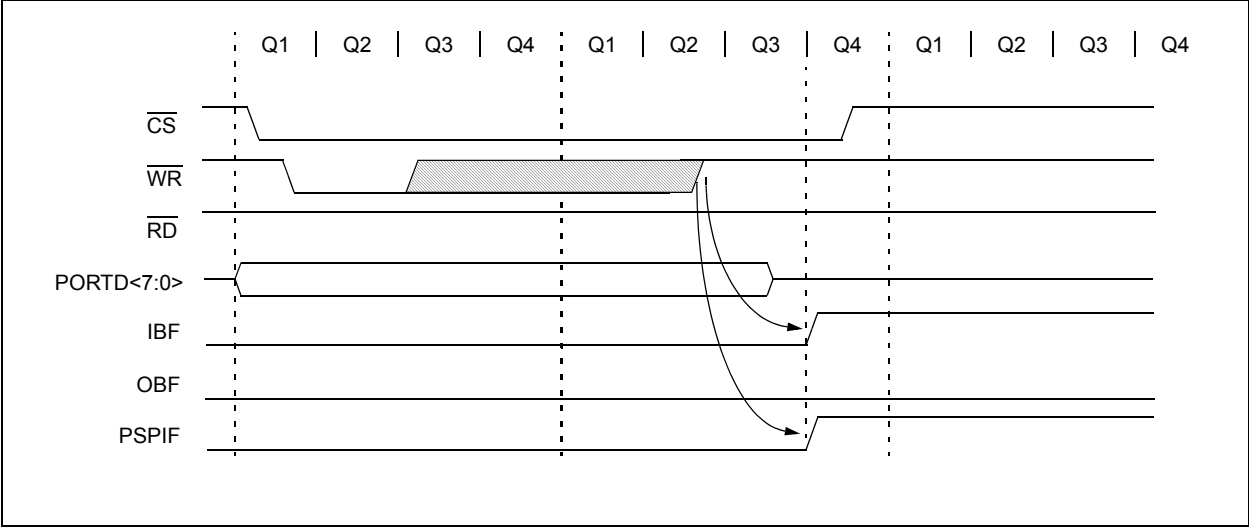


图 5-22： 并行从动端口读操作波形图

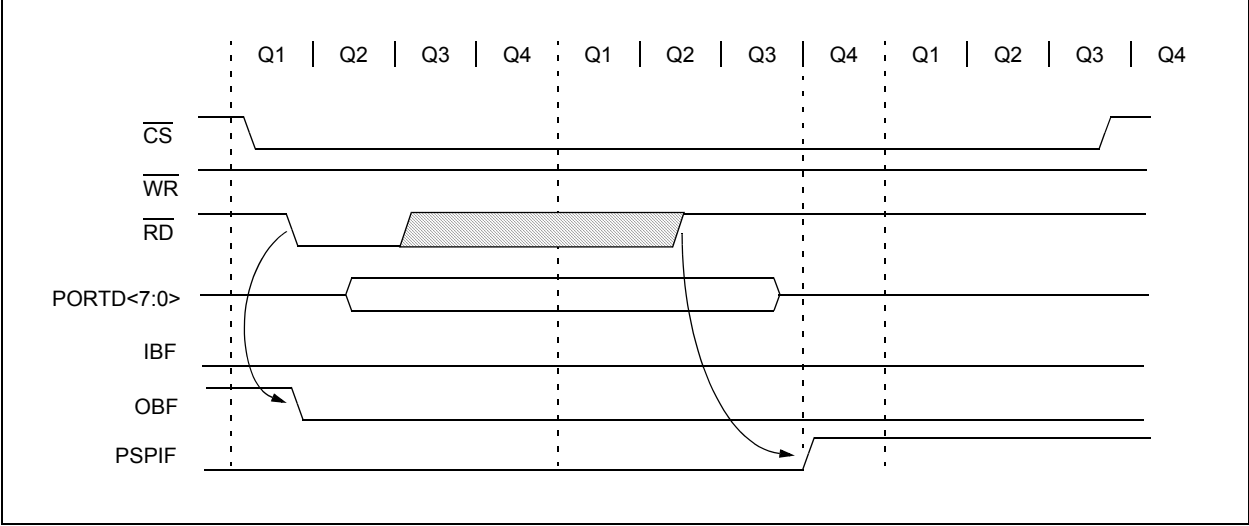


表 5-11： 与并行从动端口相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 复位值	其他 复位值
08h	PORTD	写入时写到数据锁存器，读出时为引脚的电平								xxxx xxxx	uuuu uuuu
09h	PORTE	—	—	—	—	RE3	RE2	RE1	RE0	---- x000	---- x000
89h	TRISE	IBF	OBF	IBOV	PSPMODE	—(2)	PORTE 数据方向位			0000 1111	0000 1111
0Ch	PIR1	PSPIF(1)	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	PSPIE(1)	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
9Fh	ADCON1	ADFM	ADCS2	VCFG1	VCFG0	PCFG3	PCFG2	PCFG1	PCFG0	0000 0000	0000 0000

图注： x = 不确定， u = 不变， - = 未用，读作 0，阴影部分在并行从动端口中未用。

注 1： 在 PIC16F737/767 中， PSPIE 和 PSPIF 位保留，总是保持清零。

2： RE3 仅是输入。 TRISE3 位的状态对该位没有影响，总是读作 1。

PIC16F7X7

注:

6.0 TIMER0 模块

Timer0 模块定时器 / 计数器有以下特性：

- 8 位定时器 / 计数器
- 可读写
- 软件可编程的 8 位预分频器
- 可选择内部或外部时钟信号
- 从 FFh 计数到 00h 时，发生溢出中断
- 外部时钟边沿选择

有关 Timer0 的其他相关资料可参考《PICmicro® 中档单片机系列参考手册》(DS33023A_CN)。

Timer0 模块和与 WDT 共用的预分频器结构图如图 6-1 的结构框图所示。

6.1 Timer0 操作

Timer0 的操作由 OPTION_REG 寄存器（见寄存器 2-2）控制。通过清零 T0CS (OPTION_REG<5>) 位可以选择为定时器模式。在定时器模式下，定时器在每个指令周期递增（不带预分频器）。如果 TMR0 寄存器被写入，递增计数在接下来的两个指令周期被禁止。用户可以通过向 TMR0 寄存器中写入一个调整值来避开这个问题。

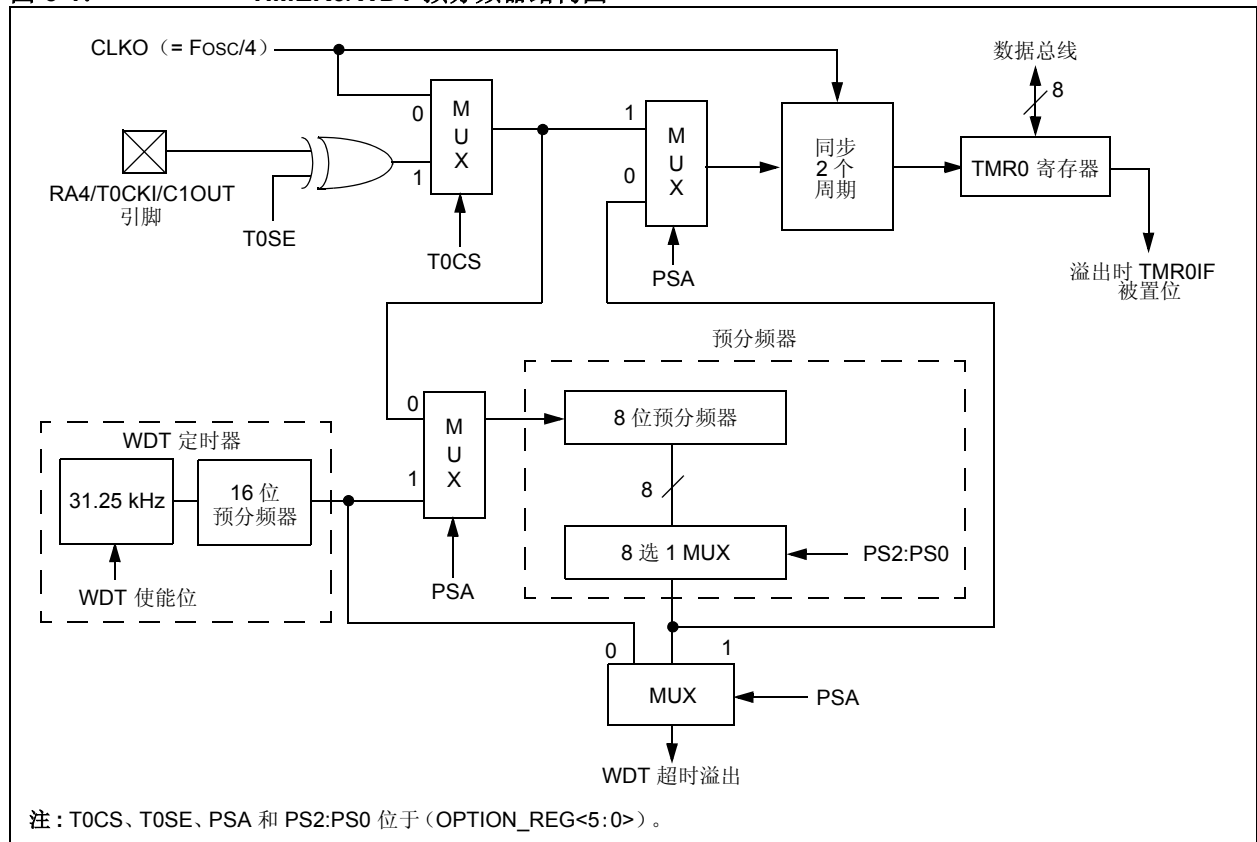
通过对 T0CS (OPTION_REG<5>) 位置 1 可以选择为计数器模式。在计数器模式下，Timer0 在 RA4/T0CKI/C1OUT 的每个上升沿或下降沿递增。具体是上升沿或下降沿由 T0SE (OPTION_REG<4>) 位来确定。将 T0SE 清零选择为上升沿。外部时钟输入的限制的详见第 6.3 节“Timer0 与外部时钟配合使用”。

预分频器只能由 Timer0 模块和看门狗定时器两者之一使用，它是不可读写的。预分频器的操作详见第 6.4 节“预分频器”。

6.2 Timer0 中断

当 TMR0 内部寄存器发生计数溢出（从 FFh 到 00h）时，产生中断请求，T0IF (INTCON<2>) 被置 1。中断请求可以通过清零 T0IE (INTCON<5>) 来屏蔽。在重新使能该中断前，必须通过 Timer0 模块的中断服务程序用软件将 T0IF 位清零。由于休眠状态时，TMR0 被关闭，所以 TMR0 中断不能唤醒单片机。

图 6-1: TIMER0/WDT 预分频器结构图



PIC16F7X7

6.3 Timer0 与外部时钟配合使用

当不使用预分频器时，外部时钟输入与预分频器输出相同。在第 Q2 和 Q4 周期对预分频器进行采样可以实现 T0CKI 与内部时钟的同步。因此要求 T0CKI 至少保持 2 T_{osc}（RC 电路延时最少为 20 ns）高电平和至少 2 T_{osc}（RC 电路延时最少为 20 ns）低电平。请参考所使用器件的电气规范说明。

6.4 预分频器

片内只有一个预分频器，供 TMR0 和看门狗定时器两者之一使用。如果把预分频器分配给 TMR0 就意味着 WDT 不得使用预分频器，反之亦然。预分频器是不可读写的（见图 6-1）。

注： 预分频器可以分配给 WDT 或 Timer0，但不能由它们同时使用。在 WDT 电路中新增了一个分频计数器，为 WDT 超时溢出时间提供多种选项。这样使 TMR0 和 WDT 都有其各自的分频器。详见第 15.17 节“看门狗定时器（WDT）”。

PSA 和 PS2:PS0 位（OPTION<3:0>）用来确定预分频器的分配和分频比。

当预分频器分配给 Timer0 时，所有写入 TMR0 寄存器的指令（如 CLRF TMR0，MOVWF TMR0，BSF TMR0，x..... 等）都将预分频器清零。当预分频器分配给 WDT 时，CLRWDI 指令将同时清零预分频器和看门狗定时器。预分频器是不可读写的。

注： 当预分频器分配给 Timer0 时，写 TMR0 寄存器会将预分频器计数值清零，但不影响预分频器的分配。

寄存器 6-1: OPTION_REG 寄存器

	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
	RBPU	INTEDG	T0CS	T0SE	PSA ⁽¹⁾	PS2	PS1	PS0
bit 7								bit 0
bit 7	RBPU: PORTB 弱上拉使能位 1 = 禁止弱上拉 0 = 使能弱上拉							
bit 6	INTEDG: 中断信号触发边沿选择位 1 = RB0/INT 引脚的上升沿中断 0 = RB0/INT 引脚的下降沿中断							
bit 5	T0CS: TMR0 时钟源选择位 1 = T0CKI 引脚变化 0 = 内部指令周期时钟 (CLKO)							
bit 4	T0SE: TMR0 时钟源边沿选择位 1 = 在 T0CKI 引脚的下降沿递增 0 = 在 T0CKI 引脚的上升沿递增							
bit 3	PSA: 预分频器分配位 ⁽¹⁾ 1 = 预分频器分配给 WDT 0 = 预分频器分配给 Timer0							
注 1: 为了避免意外器件复位, 当把预分频器从 Timer0 重新分配给 WDT 时, 必须执行一串《PICmicro [®] 中档单片机系列参考手册》(DS33023A_CN) 中所提到的指令序列。即使 WDT 被禁止也必须执行这一序列。								
bit2-0	PS<2:0>: 预分频器比率选择位							
	位值	TMR0 分频比		WDT 分频比				
	000	1:2	1:1					
	001	1:4	1:2					
	010	1:8	1:4					
	011	1:16	1:8					
	100	1:32	1:16					
	101	1:64	1:32					
	110	1:128	1:64					
	111	1:256	1:128					

图注:

R = 可读位 W = 可写位 U = 未使用, 读作 0
- n = 上电复位值 “1” = 该位被置 1 “0” = 该位被清零 x = 不确定

PIC16F7X7

例 6-1: 将预分频器从 WDT 分配到 TIMER0

CLRWDT		; Clear WDT and prescaler
BANKSEL	OPTION	; Select Bank of OPTION
MOVLW	b'xxxx0xxx'	; Select TMR0, new prescale
MOVWF	OPTION	; value and clock source

表 6-1: 与 TIMER0 相关的寄存器

地址	寄存器名	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 复位值	其他 复位值
01h,101h	TMR0	Timer0 模块寄存器								xxxx xxxx	uuuu uuuu
0Bh,8Bh, 10Bh,18Bh	INTCON	GIE	PEIE	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF	0000 000x	0000 000u
81h,181h	OPTION	RBP $\bar{U}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111

图注: x = 不确定, u = 不变, - = 未使用, 读作 0。阴影部分单元未被 Timer0 使用。

7.0 TIMER1 模块

Timer1 模块是由两个可读写的 8 位寄存器 (TMR1H 和 TMR1L) 组成的 16 位定时器 / 计数器。TMR1 寄存器 (TMR1H:TMR1L) 从 0000h 开始递增计数，一直加到 FFFFh 后，再翻转到 0000h。如果中断使能，TMR1 溢出时会产生中断，而且溢出会锁存到中断标志位 TMR1IF (PIR1<0>)。该中断的使能 / 禁止可以通过置位 / 清除 TMR1IE (PIE1<0>) 中断使能位来设置。

Timer1 振荡器可以作为低功耗模式下的辅助时钟源。当 T1RUN 位被置 1 且 SCS<1:0> = 01，则 Timer1 振荡器提供系统时钟信号。如果时钟故障检测被使能，而 Timer1 振荡器作为系统时钟时发生故障，查询 T1RUN 位可以确定当前系统时钟是由 Timer1 振荡器还是其他时钟源提供。

在实际应用中，只需要很少的外接元件和代码开销，即可利用 Timer1 来提供实时时钟 (RTC) 信号。

7.1 Timer1 操作

Timer1 有以下三种工作模式：

- 定时器方式
- 同步计数器方式
- 异步计数器方式

工作模式由时钟选择位 TMR1CS (T1CON<1>) 确定。

在定时器工作模式下，Timer1 在每个指令周期进行递增计数。在计数器模式下，Timer1 在 T1CKI 引脚上的外部时钟的每个上升沿进行增量计数。

Timer1 可以通过置位 / 清零 TMR1ON (T1CON<0>) 控制位来使能和禁止。

Timer1 还有一个内部“复位输入”，它可由 CCP1 模块产生，作为特殊事件触发信号（详见第 9.4 节“捕捉模式”）。寄存器 7-1 显示了 Timer1 的控制寄存器。

当 Timer1 的振荡器被使能 (T1OSSEN 位置 1) 时，RC1/T1OSI/CCP2 和 RC0/T1OSO/T1CKI 引脚成为输入引脚。即，TRISB<7:6> 值被忽略而这些引脚读作“0”。

关于定时器模块的其他资料可以参考《PICmicro® 中档单片机系列参考手册》(DS33023A_CN)。

PIC16F7X7

寄存器 7-1: **T1CON:TIMER1 控制寄存器** (地址为 10h)

U-0	R-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	T1RUN	T1CKPS1	T1CKPS0	T1OSCEN	T1SYN $\overline{C}$	TMR1CS	TMR1ON
bit 7							bit 0

- bit 7 **未使用:** 读作 0
- bit 6 **T1RUN:** Timer1 系统时钟状态位
1 = 系统时钟由 Timer1 振荡器产生
0 = 系统时钟由其他时钟源产生
- bit 5-4 **T1CKPS<1: 0>:** Timer1 输入时钟预分频器选择位
11 = 1:8 分频
10 = 1:4 分频
01 = 1:2 分频
00 = 1:1 分频
- bit 3 **T1OSCEN:** Timer1 振荡器使能位
1 = 允许振荡器工作
0 = 关闭振荡器 (振荡器的反相器被关闭以减少功耗)
- bit 2 **T1SYN $\overline{C}$:** Timer1 外部时钟输入同步控制位
TMR1CS = 1:
1 = 不与外部时钟输入同步
0 = 与外部时钟输入同步
TMR1CS = 0:
该位被忽略。Timer1 使用内部时钟。
- bit 1 **TMR1CS:** Timer1 时钟源选择位
1 = 使用从 RC0/T1OSO/T1CKI 输入的外部时钟 (上升沿有效)
0 = 使用内部时钟 (Fosc/4)。
- bit 0 **TMR1ON:** Timer1 使能位
1 = 使能 Timer1
0 = 关闭 Timer1

图注:
R = 可读位 W = 可写位 U = 未使用, 读作 0
- n = 上电复位值 “1” = 该位被置 1 “0” = 该位被清零 x = 不确定

7.2 Timer1 的定时器模式

当 TMR1CS (T1CON<1>) 清零时, TMR1 工作在定时器模式, 这时, 输入时钟是内部时钟频率的 4 分频 ($F_{osc}/4$)。由于内部时钟总是同步的, 因此同步控制位 T1SYNC (T1CON<2>) 此时不起作用。

7.3 Timer1 的计数器工作模式

Timer1 可以工作在异步或同步模式下, 取决于 TMR1CS 位的设置。

当 Timer1 计数器通过外部时钟递增计数时, 递增总是发生在上升沿。当 Timer1 使能为计数器模式时, 在其开始递增计数前要先发生一个下降沿。

7.4 Timer1 的同步计数器模式

通过将 TMR1CS 位置 1 即可使 Timer1 工作在同步计数器工作模式。在此模式下, 当 T1OSCEN 位置 1 时计数器通过外部时钟输入引脚 RC1/T1OSI/CCP2 的上升沿递增计数, 当 T1OSCEN 清零时计数器使用引脚 RC0/T1OSO/T1CKI 的上升沿计数。

如果 T1SYNC 被清零, 则外部时钟输入与内部相位时钟同步。该同步在预分频器之后完成, 而预分频器是一个异步脉动计数器。

同步计数模式下, 在单片机休眠期间, 计数器不会递增计数, 即使有外部时钟也不递增, 因为同步回路被关闭了。但预分频器将继续递增。

图 7-1: TIMER1 递增边沿示意图

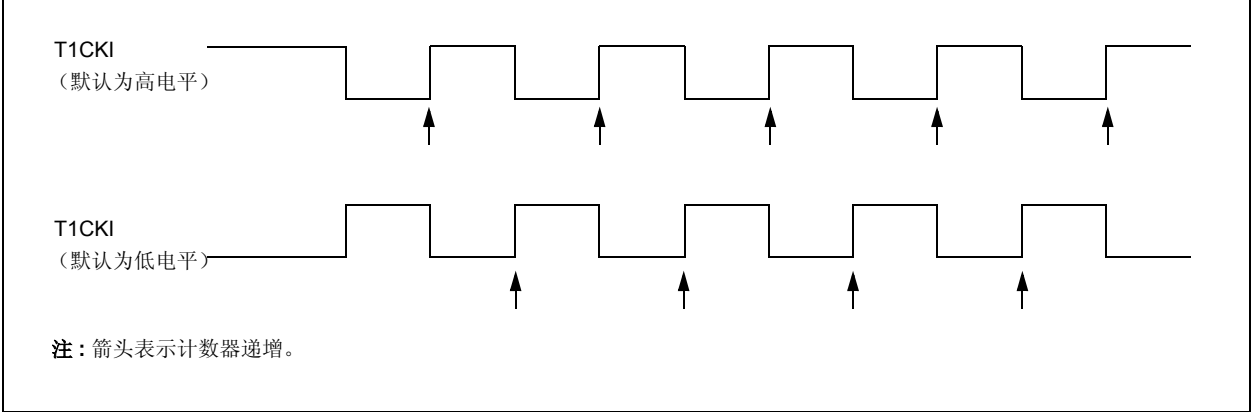
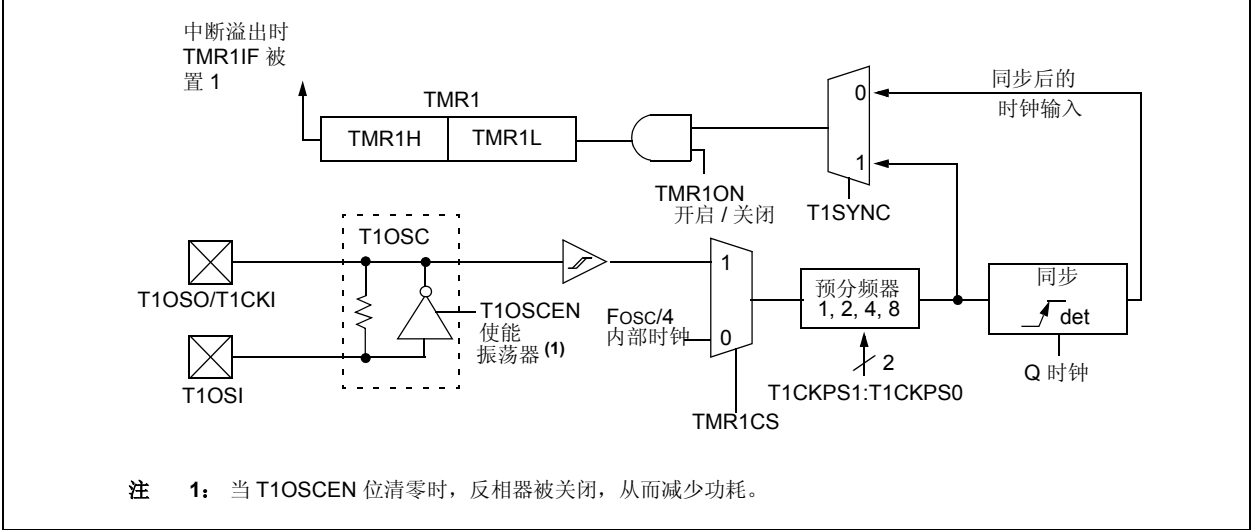


图 7-2: TIMER1 结构示意图



PIC16F7X7

7.5 Timer1 的异步计数器模式

当 $\overline{\text{T1SYNC}}$ ($\text{T1CON}<2>$) 位置 1 时，外部时钟输入就不同步。Timer1 继续异步于内部相位时钟进行递增计数。休眠期间，计数器将继续计数，计满溢出时，将产生中断并把 CPU 从休眠状态中唤醒。但是对 Timer1 进行读写时应特别注意（详见第 7.5.1 节“异步计数工作模式下对 Timer1 的读写操作”）。

在异步计数器模式下，Timer1 不能用作捕捉器或比较器的工作时基。

7.5.1 异步计数工作模式下对 TIMER1 的读写操作

当定时器以外部异步时钟进行操作时，对 TMR1H 或 TMR1L 寄存器进行读操作能确保有效的读取（由硬件完成）。但用户应切记，用读两个 8 位值来获得一个 16 位值本身就有一些问题，因为在两次读操作之间计数器可能会溢出。

对于写操作，建议用户先关闭计数器再写入数据；当定时器的寄存器递增时，向该寄存器写入数据会产生写冲突，这样可能导致定时器的寄存器中出现不期望的值。

读 16 位值时需要非常谨慎。例 7-1 和例 7-2 显示了 Timer1 工作在异步计数模式时如何对其进行读写操作。

例 7-1: 对运行中的 16 位定时器的写操作

```
; All interrupts are disabled
CLRf    TMR1L    ; Clear Low byte, Ensures no rollover into TMR1H
MOVLW   HI_BYTE  ; Value to load into TMR1H
MOVWF   TMR1H, F ; Write High byte
MOVLW   LO_BYTE  ; Value to load into TMR1L
MOVWF   TMR1H, F ; Write Low byte
; Re-enable the Interrupt (if required)
CONTINUE ; Continue with your code
```

例 7-2: 定时器工作时读取 16 位值

```
; All interrupts are disabled
MOVf    TMR1H, W ; Read high byte
MOVWF   TMPH
MOVf    TMR1L, W ; Read low byte
MOVWF   TMPL
MOVf    TMR1H, W ; Read high byte
SUBWF   TMPH, W  ; Sub 1st read with 2nd read
BTFSC   STATUS, Z ; Is result = 0
GOTO    CONTINUE ; Good 16-bit read
; TMR1L may have rolled over between the read of the high and low bytes.
; Reading the high and low bytes now will read a good value.
MOVf    TMR1H, W ; Read high byte
MOVWF   TMPH
MOVf    TMR1L, W ; Read low byte
MOVWF   TMPL
; Re-enable the Interrupt (if required)
CONTINUE ; Continue with your code
```

7.6 Timer1 振荡器

在 T1OSI（输入）和 T1OSO（放大器输出）引脚之间接有晶体振荡器电路，通过置位 T1OSCEN 控制位（T1CON<3>）可使能该电路。该振荡器是低功耗振荡器，额定频率可达 32.768 kHz。它可在所有节能模式下继续工作。但它主要适用于 32 kHz 晶振。图 7-3 给出了典型 LP 振荡器的电路。表 7-1 所示为 Timer1 振荡器所需选择的电容。

用户必须提供软件延时以确保振荡器的正常起振。

图 7-3: TIMER1 LP 振荡方式使用的外部元件

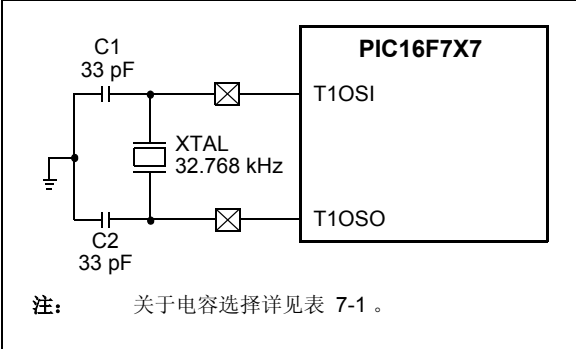


表 7-1: TIMER1 振荡器电容选择

振荡类型	频率	C1	C2
LP	32 kHz	33 pF	33 pF

- 注
- 1: Microchip 建议使用这些电容作为检验振荡电路的初始值。
 - 2: 提高电容值可提高振荡器的稳定性，但是同时也延长了振荡器的起振时间。
 - 3: 由于每个谐振器 / 晶振都有其自身的特性，因此用户应咨询谐振器 / 晶振厂家，获得适当的外设元件值。
 - 4: 电容值仅供设计参考。

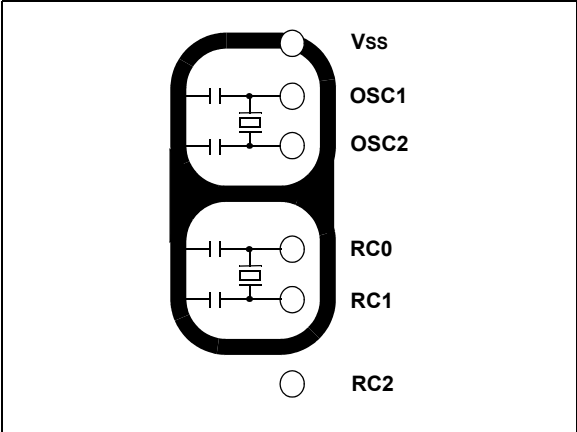
7.7 Timer1 振荡器布局的注意事项

Timer1 振荡器工作时功耗很小。由于其低功耗特性，振荡器对于附近的高频信号是很敏感的。

图 7-3 所示的振荡电路应尽可能地靠近单片机。除了 Vss 或 VDD，不应有其他信号线横穿该电路。

如果振荡器附近必须布置高频电路，可用接地保护环围绕在振荡电路外，如图 7-4 所示，它对单面 PCB 电路有所帮助，也用加强地平面的作用。

图 7-4: 带接地保护环的振荡器电路



7.8 用 CCP 触发输出将 Timer1 复位

如果 CCP 模块被设置为可产生“特殊事件触发”的比较器模式（即 CCP1M3:CCP1M0 = 1011），信号会将 Timer1 复位并启动 A/D 转换（如果 A/D 模块被使能）。

注：CCP 模块产生的特殊事件触发不会将中断标志位 TMR1IF（PIR1<0>）置位。

为了利用该功能，Timer1 必须被设置为定时器或同步计数器工作模式。如果 Timer1 在异步计数器模式下运行，复位操作可能无法正常工作。

如果出现对 Timer1 的写操作与 CCP 模块的特殊事件触发同时发生的情况，则写操作具有优先权。

在这种操作模式下，CCPRxH 和 CCPRxL 这对寄存器实际上变成了 Timer1 的周期寄存器。

PIC16F7X7

7.9 Timer1 寄存器（TMR1H: TMR1L）的复位

除了 CCP1 特殊事件触发器，任何其他复位均不会在上电复位时将 TMR1H 和 TMR1L 复位为 00h。

当上电复位或欠压复位时，T1CON 寄存器被复位为 00h，关闭 Timer1，使其预分频为 1:1。所有其他复位均不影响该寄存器的值。

7.10 Timer1 预分频器

当对寄存器 TMR1H 或 TMR1L 进行写操作时，预分频器将被清零。

7.11 将 Timer1 作为实时时钟

为 Timer1 外接 LP 振荡器（如第 7.6 节“Timer1 振荡器”所描述的）使用户能在其应用中增加实时时钟的功能选项。这可以通过添加一个廉价的电子表晶振来提供

精确时基，并编写几行应用代码以计算时间来实现。当器件在休眠期间工作并使用电池或大电容供电时，可以彻底省去外加的 RTC 器件和备份电池。

例 7-3 中的应用代码子程序 RTCisr 显示了使用中断服务程序使计数器每 1 秒中递增计数一次的简单方法。TMR1 寄存器递增溢出时触发中断，并调用子程序使秒计数器加 1；另外分钟和小时计数器在前一个计数器溢出时递增。

由于寄存器为 16 位宽，直接使用 32.768 kHz 时钟计数直至溢出需要 2 秒。为了在要求的一秒间隔强制溢出，需要对其进行预置数。最简单的方法就是使用 BSF 指令设置 TMR1H 寄存器的最高位。注意 TMR1L 寄存器永远不会预置或改变。这样做可能会在多个周期后带来累积误差。

为了使这种方法更精确，Timer1 必须工作于异步计数模式，且 Timer1 溢出中断必须使能（PIE1<0> = 1），如程序 RTCinit 所示。Timer1 振荡器也必须使能并始终处于工作状态。

例 7-3: 使用 TIMER1 中断服务实现实时时钟

RTCinit	BANKSEL	TMR1H	
	MOVLW	0x80	; Preload TMR1 register pair
	MOVWF	TMR1H	; for 1 second overflow
	CLRF	TMR1L	
	MOVLW	b'00001111'	; Configure for external clock,
	MOVWF	T1CON	; Asynchronous operation, external oscillator
	CLRF	secs	; Initialize timekeeping registers
	CLRF	mins	
	MOVLW	.12	
	MOVWF	hours	
	BANKSEL	PIE1	
	BSF	PIE1, TMR1IE	; Enable Timer1 interrupt
	RETURN		
RTCisr	BANKSEL	TMR1H	
	BSF	TMR1H, 7	; Preload for 1 sec overflow
	BCF	PIR1, TMR1IF	; Clear interrupt flag
	INCF	secs, F	; Increment seconds
	MOVF	secs, w	
	SUBLW	.60	
	BTFSS	STATUS, Z	; 60 seconds elapsed?
	RETURN		; No, done
	CLRF	seconds	; Clear seconds
	INCF	mins, f	; Increment minutes
	MOVF	mins, w	
	SUBLW	.60	
	BTFSS	STATUS, Z	; 60 seconds elapsed?
	RETURN		; No, done
	CLRF	mins	; Clear minutes
	INCF	hours, f	; Increment hours
	MOVF	hours, w	
	SUBLW	.24	
	BTFSS	STATUS, Z	; 24 hours elapsed?
	RETURN		; No, done
	CLRF	hours	; Clear hours
	RETURN		; Done

表 7-2: 与作为定时器 / 计数器的 **TIMER1** 相关的寄存器

地址	寄存器名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR, BOR 复位值	其他 复位值
0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF	0000 000x	0000 000u
0Ch	PIR1	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
0Eh	TMR1L	16 位 TMR1 寄存器的低字节寄存器								xxxx xxxx	uuuu uuuu
0Fh	TMR1H	16 位 TMR1 寄存器的高字节寄存器								xxxx xxxx	uuuu uuuu
10h	T1CON	—	T1RUN	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	-000 0000	-uuu uuuu

图注: x = 不确定, u = 不变, - = 未使用, 读作 0。阴影部分单元未被 Timer1 模块使用。

注 1: PSPIE 和 PSPIF 在 PIC16F737/767 中保留未用, 应始终保持其清零。

PIC16F7X7

注:

8.0 TIMER2 模块

Timer2 是一个带预分频器和后分频器的 8 位定时器。它可以用作 CCP 模块 PWM 工作模式的 PWM 时基。TMR2 寄存器是可读写的，任何复位均可将其清零。

输入时钟 (Fosc/4) 的预分频可选择 1:1、1:4 或 1:16，由控制位 T2CKPS1:T2CKPS0 (T2CON<1:0>) 选择。

Timer2 有一个 8 位的周期寄存器 PR2。Timer2 从 00h 递增计数直至与 PR2 相符，然后在下一个递增周期回到 00h。PR2 寄存器是可读写的，复位后初始值为 FFh。

TMR2 通过 4 位的后分频器产生比较匹配输出 (后分频比从 1:1 变化至 1:16，并包含 1:1 和 1:16)，并产生 TMR2 中断，锁存在标志位 TMR2IF (PIR1<1>) 中。

通过将控制位 TMR2ON (T2CON<2>) 清零可关闭 Timer2 以最大限度降低功耗。

寄存器 8-1 显示了 Timer2 的控制寄存器。

关于 Timer2 的其他资料可以参考《PICmicro® 中档单片机系列参考手册》(DS33023A_CN)。

8.1 Timer2 预分频器和后分频器

发生以下几种情况之一将对预分频器和后分频器复位清零：

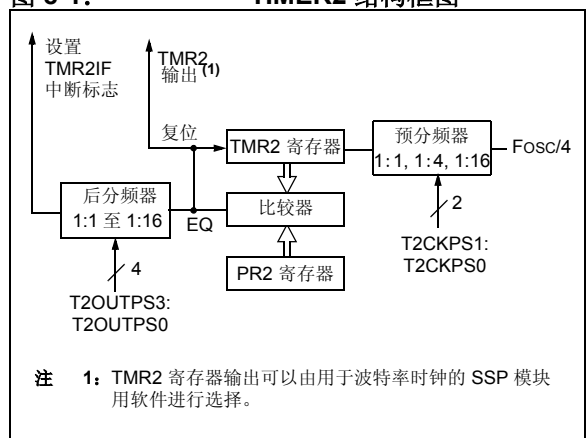
- 对 TMR2 寄存器进行写操作；
- 对 T2CON 寄存器进行写操作；
- 任何对器件复位 (包括上电复位、MCLR 复位、WDT 复位或欠压复位)。

对 T2CON 的写操作不会将 TMR2 清零。

8.2 TMR2 输出

TMR2 (后分频器之前) 的输出被送到 SSP 模块，SSP 模块可选择使用该输出以产生移位脉冲。

图 8-1: TIMER2 结构框图



PIC16F7X7

寄存器 8-1: **T2CON: TIMER2 控制寄存器（地址为 12h）**

	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	
	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	
	bit 7								bit 0
bit 7	未使用：读作 0								
bit 6-3	TOUTPS3:TOUTPS0 : Timer2 输出后分频选择位 0000 = 1:1 后分频 0001 = 1:2 后分频 0010 = 1:3 后分频 . . . 1111 = 1:16 后分频								
bit 2	TMR2ON : Timer2 使能位 1 = 使能 Timer2 0 = 关闭 Timer2								
bit 1-0	T2CKPS1:T2CKPS0 : Timer2 时钟预分频选择位 00 = 预分频 1 01 = 预分频 4 1x = 预分频 16								

图注:

R = 可读位 W = 可写位 U = 未使用，读作 0
- n = 上电复位值 “1” = 该位被置 1 “0” = 该位被清零 x = 不确定

表 8-1: 与 **TIMER2** 工作在定时器 / 计数器方式下相关的寄存器

地址	寄存器名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR, BOR 复位值	其他 复位值
0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF	0000 000x	0000 000u
0Ch	PIR1	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
11h	TMR2	Timer2 模块寄存器								0000 0000	0000 0000
12h	T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000
92h	PR2	Timer2 周期寄存器								1111 1111	1111 1111

图注: x = 不确定, u = 不变, - = 未使用, 读作 0。阴影部分单元未被 Timer2 模块使用。

注 1: PSPIE 和 PSPIF 在 PIC16F737/767 中保留未用, 应始终保持清零。

9.0 捕捉 / 比较 /PWM 模块

每一个捕捉 / 比较 /PWM（CCP）模块都有一个 16 位寄存器，该寄存器可以作为：

- 16 位捕捉寄存器
- 16 位比较寄存器
- PWM 主 / 从占空比寄存器

CCP1、CCP2 和 CCP3 模块的操作基本一致，不同之处仅在于特殊事件触发器。表 9-1 和表 9-2 显示了 CCP 模块的资源 and 相互关系。在以下章节中，CCP 模块的操作是针对 CCP1 描述的。除了注明外，CCP2 和 CCP3 操作和 CCP1 完全一致。

9.1 CCP1 模块

捕捉 / 比较 /PWM 寄存器 1（CCPR1）由 CCPR1L（低字节）和 CCPR1H（高字节）这两个 8 位寄存器组成。CCP1CON 寄存器控制 CCP1 的操作。比较匹配将产生特殊事件触发并将 TMR1H 和 TMR1L 寄存器清零。

9.2 CCP2 模块

捕捉 / 比较 /PWM 寄存器 2（CCPR2）由 CCPR2L（低字节）和 CCPR2H（高字节）这两个 8 位寄存器组成。CCP2CON 寄存器控制 CCP2 的操作。比较匹配将产生特殊事件触发，将 TMR2H 和 TMR2L 寄存器清零并启动 A/D 转换（如果 A/D 模块使能）。

关于 CCP 模块的其他资料可以参考《PICmicro® 中档单片机系列参考手册》（DS33023A_CN）和应用笔记 AN594, “Using the CCP Module(s)”（DS00594）。

9.3 CCP3 模块

捕捉 / 比较 /PWM 寄存器 3（CCPR3）由 CCPR3L（低字节）和 CCPR3H（高字节）这两个 8 位寄存器组成。CCP3CON 寄存器控制 CCP3 的操作。

表 9-1: CCP 模式——所需定时器资源

CCP 工作方式	定时器资源
捕捉	Timer1
比较	Timer1
PWM	Timer2

表 9-2: 两个 CCP 模块间的相互作用

CCPx 模式	CCPy 模式	相互关系
捕捉	捕捉	相同的 TMR1 时基
捕捉	比较	相同的 TMR1 时基
比较	比较	相同的 TMR1 时基
PWM	PWM	PWM 有相同的频率和更新率（TMR2 中断）。上升沿对齐。
PWM	捕捉	无
PWM	比较	无

PIC16F7X7

寄存器 9-1: **CCPxCON 寄存器 (地址 17h, 1Dh, 97h)**

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	
—	—	CCPxX	CCPxY	CCPxM3	CCPxM2	CCPxM1	CCPxM0	
bit 7								bit 0

bit 7-6 未使用: 读作 0

bit 5-4 **CCPxX:CCPxY**: PWM 最低有效位

捕捉模式:

未使用。

比较模式:

未使用。

PWM 模式:

作为 PWM 占空比的低 2 位, 高 8 位在 CCPRxL 中。

bit 3-0 **CCPxM3:CCPxM0**: CCPx 工作方式选择位

0000 = 关闭捕捉 / 比较 / PWM (复位 CCPx 模块)

0100 = 捕捉模式, 捕捉每个脉冲下降沿

0101 = 捕捉模式, 捕捉每个脉冲上升沿

0110 = 捕捉模式, 捕捉每 4 个脉冲上升沿

0111 = 捕捉模式, 捕捉每 16 个脉冲上升沿

1000 = 比较模式, 如果输出匹配则将输出置位 (CCPxIF 位置 1)

1001 = 比较模式, 如果输出匹配则将输出清零 (CCPxIF 位置 1)

1010 = 比较模式, 如果匹配产生软件中断 (CCPxIF 位置 1, CCPx 引脚不受影响)

1011 = 比较模式, 特殊事件触发 (CCPxIF 位置 1, CCPx 引脚不受影响) CCP1 清除 Timer1 ;
CCP2 清除 Timer1 和启动 A/D 转换 (如果 A/D 模块是使能的)

11xx = PWM 模式

图注:

R = 可读位

W = 可写位

U = 未使用, 读作 0

-n = 上电复位值

“1” = 该位被置 1

“0” = 该位被清零

x = 不确定

9.4 捕捉模式

在捕捉模式下，当有下列事件在引脚 RC2/CCP1 上发生时，CCPR1H:CCPR1L 将立即捕捉 TMR1 寄存器中的 16 位值。这些事件如下所示，可由 CCPxCON<3:0> 位进行配置：

- 每个脉冲下降沿
- 每个脉冲上升沿
- 每 4 个脉冲上升沿
- 每 16 个脉冲上升沿

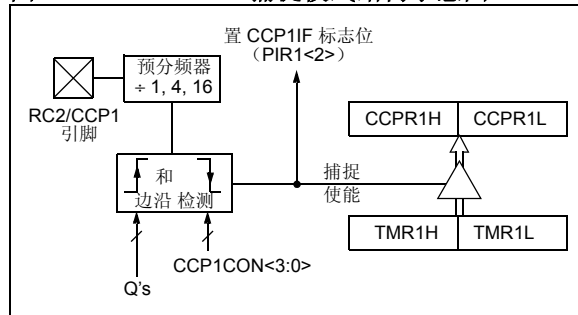
捕捉事件由控制位 CCP1M3:CCP1M0 (CCP1CON<3:0>) 选择。捕捉后，中断请求标志位 CCP1IF (PIR1<2>) 置 1。该位必须由软件清零。如果在寄存器 CCPR1 中的值被读出之前又发生另一个捕捉事件，那么原来捕捉的值会被新捕捉值覆盖。

9.4.1 CCP 引脚配置

在捕捉模式下，RC2/CCP1 引脚必须通过置位 TRISC<2> 设定为输入状态。

注： 如果 RC2/CCP1 引脚配置成输出，写数据到端口将产生捕捉条件。

图 9-1: 捕捉模式结构示意图



9.4.2 TIMER1 模式的选择

CCP 模块要使用捕捉特性，Timer1 必须运行在定时工作或者同步计数器模式下。在异步计数器模式下，捕捉操作可能无法正常进行。

9.4.3 软件中断

当 CCP 从捕捉模式改变成其他模式时，可能会产生一个误捕捉中断。任何操作模式改变后，用户均必须保持 CCP1IE (PIE1<2>) 位清零以避免误中断并清除标志位 CCP1IF。

9.4.4 CCP 预分频器

通过对 CCP1M3:CCP1M0 位进行设置可以选择 4 种不同的预分频值。只要 CCP 模块关闭或 CCP 模块不在捕捉模式下，预分频器的计数值将被清零。任何复位都会将预分频计数器清零。

更改预分频值也可产生中断，而且，预分频计数器不会被清零。因此，第一次捕捉可能是从一个非零状态的预分频值开始工作。例 9-1 给出了在捕捉预分频器间切换的推荐方法。该程序中还将预分频器的计数器清零，并且不会产生“误”中断。

例 9-1: 在捕捉预分频器间切换

```
CLRF    CCP1CON    ;Turn CCP module off
MOVLW   NEW_CAPT_PS ;Load the W reg with
                        ;the new prescaler
MOVWF   CCP1CON    ;move value and CCP ON
                        ;Load CCP1CON with this
                        ;value
```

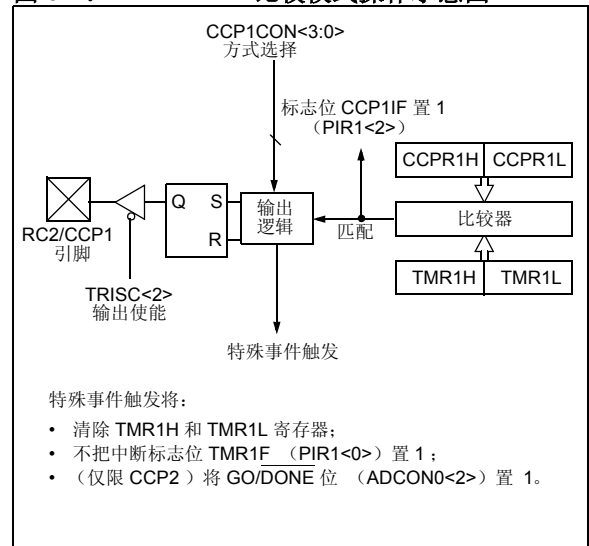
9.5 比较模式

在比较模式下，16 位的 CCPR1 寄存器的值不断地与 TMR1 寄存器中的值作比较，如果二者相符，RC2/CCP1 引脚将：

- 驱动为高电平
- 驱动为低电平
- 保持不变

引脚状态的变化取决于由控制位 CCP1M3:CCP1M0 (CCP1CON<3:0>) 的值。同时，中断标志位 CCP1IF 被置 1。

图 9-2: 比较模式操作示意图



PIC16F7X7

9.5.1 CCP 引脚配置

用户必须通过清除 TRISC<2> 位将 RC2/CCP1 引脚配置为输出。

注： 清除 CCP1CON 寄存器会迫使 RC2/CCP1 比较输出锁存器为缺省的低电平。该锁存器不是 PORTC 端口的 I/O 数据。

9.5.2 TIMER1 模式选择

当 CCP 模块使用比较模式时，Timer1 必须运行在定时或同步计数模式下。在异步计数模式下，比较操作可能无法正常工作。

9.5.3 软件中断模式

当选择软件中断模式时，CCP1 引脚上的电平不受影响。CCP1IF 或 CCP2IF 位被置 1，产生 CCP 中断（如果该中断使能）。

9.5.4 特殊事件触发

在这种模式下，将产生一个内部硬件触发信号，可用于启动一个动作。

CCP1 的特殊事件触发输出将复位 TMR1 寄存器。这使 CCPR1 寄存器可以作为 Timer1 的 16 位可编程周期寄存器。

CCP2 的特殊事件触发也将复位 TMR1 寄存器对，并启动 A/D 转换（如果 A/D 模块使能）。

注： CCP1 和 CCP2 模块的特殊事件触发不会将中断标志位 TMR1IF（PIR1<0>）置 1。

表 9-3: 与捕捉、比较和 TIMER1 相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR, BOR 值	其他复位值
0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF	0000 000x	0000 000u
0Ch	PIR1	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
0Dh	PIR2	OSFIF	CMIF	LVDIF	—	BCLIF	—	CCP3IF	CCP2IF	000- 0--0	000- 0--0
8Ch	PIE1	PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
8Dh	PIE2	OSFIE	CMIE	LVDIE	—	BCLIE	—	CCP3IE	CCP2IE	000- 0--0	000- 0--0
87h	TRISC	PORTC 端口数据方向寄存器 r								1111 1111	1111 1111
0Eh	TMR1L	16 位 TMR1 寄存器的低字节保持寄存器								xxxx xxxx	uuuu uuuu
0Fh	TMR1H	16 位 TMR1 寄存器的高字节保持寄存器								xxxx xxxx	uuuu uuuu
10h	T1CON	—	—	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNCR	TMR1CS	TMR1ON	--00 0000	--uu uuuu
15h	CCPR1L	捕捉 / 比较 / PWM 寄存器 1（LSB）								xxxx xxxx	uuuu uuuu
16h	CCPR1H	捕捉 / 比较 / PWM 寄存器 1（MSB）								xxxx xxxx	uuuu uuuu
17h	CCP1CON	—	—	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000
1Bh	CCPR2L	捕捉 / 比较 / PWM 寄存器 2（LSB）								xxxx xxxx	uuuu uuuu
1Ch	CCPR2H	捕捉 / 比较 / PWM 寄存器 2（MSB）								xxxx xxxx	uuuu uuuu
1Dh	CCP2CON	—	—	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 0000
95h	CCPR3L	捕捉 / 比较 / PWM 寄存器 3（LSB）								xxxx xxxx	uuuu uuuu
96h	CCPR3H	捕捉 / 比较 / PWM 寄存器 3（MSB）								xxxx xxxx	uuuu uuuu
97h	CCP3CON	—	—	CCP3X	CCP3Y	CCP3M3	CCP3M2	CCP3M1	CCP3M0	--00 0000	--00 0000

图注： x= 未知，u= 不变，—= 未使用，读作 0，阴影部分在捕捉方式在 Timer1 中未使用。

注 1: PIC16F737/767 器件没有 PSP 模块，应始终保持这些位清零。

9.6 PWM 模式 (PWM)

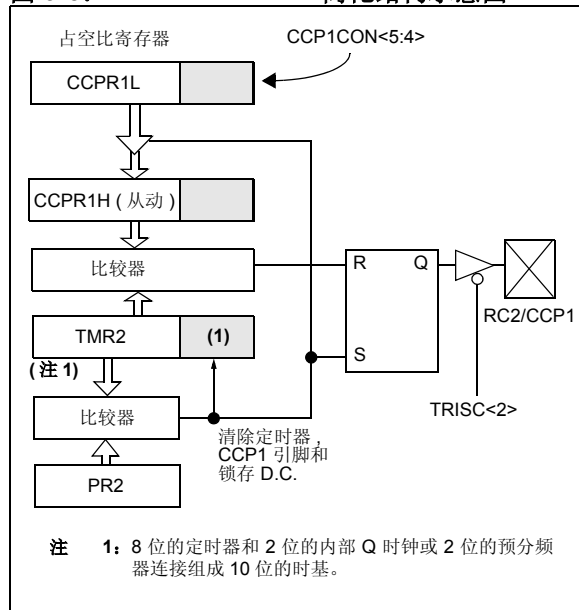
在脉宽调制模式下，CCPx 引脚上可输出分辨率高达 10 位的 PWM 输出。因为 CCP1 引脚与 PORTC 数据锁存器复用，TRISC<2> 位必须清零以将 CCP1 引脚设置为输出。

注： 清除 CCP1CON 寄存器会迫使 CCP1 PWM 输出对缺省值低电平锁存，而这锁存的并不是 PORTC 端口的 I/O 数据。

图 9-3 是 CCP 模块在 PWM 模式下的简化示意图。

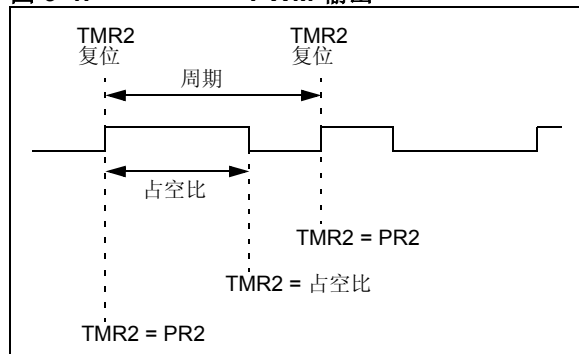
关于如何逐步设置 CCP 模块使其工作在 PWM 模式下，请参见第 9.6.3 节“PWM 操作设置”。

图 9-3: PWM 简化结构示意图



PWM 的输出（图 9-4）有一个时基（周期）和一个保持输出为高电平的时间（占空比）。PWM 的频率是周期的倒数（1/周期）。

图 9-4: PWM 输出



9.6.1 PWM 周期

PWM 的周期可通过向 PR2 寄存器写入来设定。PWM 周期可由以下公式来计算：

$$\text{PWM 周期} = [(PR2) + 1] \cdot 4 \cdot T_{osc} \cdot (TMR2 \text{ 预分频值})$$

PWM 频率定义为 $1/[\text{PWM 周期}]$ 。

当 TMR2 等于 PR2 时，在下一个递增周期将发生以下三种情况：

- TMR2 被清零
- CCP1 引脚被置 1（例外：如果 PWM 占空比 = 0%，CCP1 引脚不置 1）
- PWM 占空比从 CCPR1L 锁存到 CCPR1H

注： 在计算 PWM 频率时不包括 Timer2 后分频器（第 9.4 节“捕捉模式”）。后分频器用于取得与 PWM 输出频率不同的伺服更新率。

9.6.2 PWM 占空比

通过写入 CCPR1L 寄存器和 CCP1CON<5:4> 位可以设定 PWM 占空比，分辨率可高达 10 位。CCPR1L 包含高 8 位而 CCP1CON<5:4> 包含低 2 位，该 10 位值由 CCPR1L:CCP1CON<5:4> 表示。用以下公式计算 PWM 的占空比：

$$\text{PWM 占空比} = \frac{(CCPR1L:CCP1CON<5:4>) \cdot T_{osc}}{(TMR2 \text{ 预分频值})}$$

CCPR1L 和 CCP1CON<5:4> 可在任何时候写入，但在 PR2 和 TMR2 匹配前（即周期完成），该占空比的值不会被锁存到 CCPR1H。在 PWM 模式下，CCPR1H 是只读寄存器。

CCPR1H 寄存器和 2 位内部锁存器用于为 PWM 占空比提供双缓冲，这种双缓冲对于无毛刺 PWM 操作是必需的。

当 CCPR1H 和 2 位内部锁存值与连接到内部 2 位 Q 时钟或 2 位 TMR2 与分频器相匹配时，CCP1 引脚被清零。

在 PWM 频率给定的情况下，最大 PWM 分辨率（位数）由以下公式给出：

$$\text{分辨率} = \frac{\log\left(\frac{F_{osc}}{F_{PWM}}\right)}{\log(2)} \text{ 位}$$

注： 如果 PWM 占空比的值比 PWM 周期长，则 CCP1 引脚将不被清零。

PIC16F7X7

9.6.3 PWM 操作设置

在将 CCP 模块设置为 PWM 操作时，应遵照以下步骤：

1. 向 PR2 寄存器写入以设定 PWM 周期。
2. 向 CCPR1L 寄存器和 CCP1CON<5:4> 位写入以设定 PWM 占空比。
3. 将 TRISC<2> 清零以设定 CCP1 引脚为输出状态。
4. 设置 TMR2 预分频器值，并通过写入 T2CON 以使用 Timer2。
5. 设定 CCP1 模块为 PWM 操作。

表 9-4: PWM 频率与分辨率关系举例 (Fosc = 20 MHz)

PWM 频率	1.22 kHz	4.88 kHz	19.53 kHz	78.12 kHz	156.3 kHz	208.3 kHz
Timer 预分频率 (1,4,16)	16	4	1	1	1	1
PR2 值	0xFF	0xFF	0xFF	0x3F	0x1F	0x17
最大分辨率 (位数)	10	10	10	8	7	6.6

表 9-5: 与 PWM 和 TIMER2 相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR, BOR 值	其他复位值
0Bh,8Bh,10Bh,18Bh	INTCON	GIE	PEIE	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF	0000 000x	0000 000u
0Ch	PIR1	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
0Dh	PIR2	OSFIF	CMIF	LVDIF	—	BCLIF	—	CCP3IF	CCP2IF	000- 0-00	000- 0-00
8Ch	PIE1	PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
8Dh	PIE2	OSFIE	CMIE	LVDIE	—	BCLIE	—	CCP3IE	CCP2IE	000- 0-00	000- 0-00
87h	TRISC	PORTC 端口数据方向寄存器								1111 1111	1111 1111
11h	TMR2	Timer2 模块寄存器								0000 0000	0000 0000
92h	PR2	Timer2 模块周期寄存器								1111 1111	1111 1111
12h	T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000
15h	CCPR1L	捕捉 / 比较 / PWM 寄存器 1 (LSB)								xxxx xxxx	uuuu uuuu
16h	CCPR1H	捕捉 / 比较 / PWM 寄存器 1 (MSB)								xxxx xxxx	uuuu uuuu
17h	CCP1CON	—	—	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000
1Bh	CCPR2L	捕捉 / 比较 / PWM 寄存器 2 (LSB)								xxxx xxxx	uuuu uuuu
1Ch	CCPR2H	捕捉 / 比较 / PWM 寄存器 2 (MSB)								xxxx xxxx	uuuu uuuu
1Dh	CCP2CON	—	—	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 0000
95h	CCPR3L	捕捉 / 比较 / PWM 寄存器 3 (LSB)								xxxx xxxx	uuuu uuuu
96h	CCPR3H	捕捉 / 比较 / PWM 寄存器 3 (MSB)								xxxx xxxx	uuuu uuuu
97h	CCP3CON	—	—	CCP3X	CCP3Y	CCP3M3	CCP3M2	CCP3M1	CCP3M0	--00 0000	--00 0000

图注: x = 未知, u = 不变, - = 未使用, 读作 0, 阴影部分在 PWM 工作方式和 Timer2 中未使用。

注 1: PSPIE 和 PSPIF 位在 PIC16F737/767 器件中保留未用，始终保持清零。

10.0 主同步串行口（MSSP）模块

10.1 主同步串行口（MSSP）模块概述

主同步串行口（MSSP）模块是用来与其他外设或单片机进行通信的串行接口。这些外设可以是串行 EEPROM、移位寄存器、显示器驱动器或 A/D 转换器等。MSSP 模块有以下两种模式：

- 串行外设接口（SPI™）
- 内部集成电路（I²C™）
 - 全主模式
 - 从模式（支持广播地址呼叫）

I²C 接口的硬件支持以下模式：

- 主模式
- 多主模式
- 从模式

10.2 控制寄存器

MSSP 模块有三个相关寄存器，包括一个状态寄存器（SSPSTAT）和两个控制寄存器（SSPCON 和 SSPCON2）。这三个寄存器的使用和配置方式区别很大，取决于 MSSP 模块是工作于 SPI 模式还是 I²C 模式。

以下各节分别详细介绍了该模块。

10.3 SPI 模式

SPI 方式允许同时同步发送和接收 8 位数据。支持所有 4 种工作方式。为了完成通信，需要如下 3 个引脚：

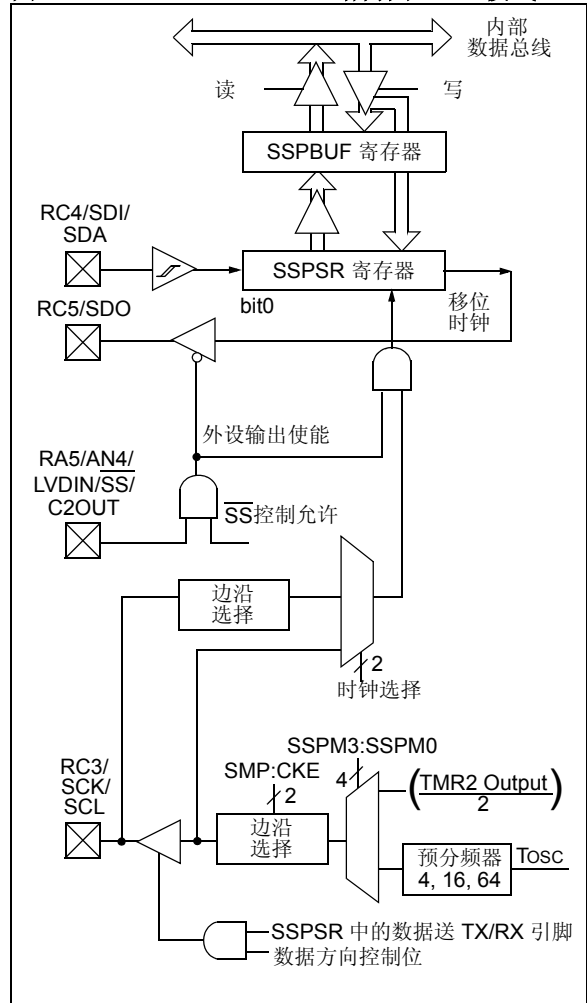
- 串行数据输出（SDO）——RC5/SDO
- 串行数据输入（SDI）——RC4/SDI/SDA
- 串行时钟（SCK）——RC3/SCK/SCL

另外当工作在从动方式时可能还需要第 4 个引脚：

- 从动选择（ $\overline{SS}$ ）——RA5/AN4/LVDIN/ $\overline{SS}$ /C2OUT

图 10-1 是工作在 SPI 模式下的 MSSP 模块结构图。

图 10-1: MSSP 结构图（SPI 模式）



注： 当 SPI 工作在从模式且 $\overline{SS}$ 引脚控制位使能（SSPCON<3:0> = 0100）时， $\overline{SS}$ 引脚的状态可影响读取到的 TRISC<5> 位的状态。来自 SSP 模块输入 PORTC 的外设输出使能（OE）信号，控制从 TRISC<5> 位读回的状态（关于 PORTC 的信息详见第 5.3 节“PORTC 端口和 TRISC 寄存器”）。如果读—修改—写指令，如 BSF 在 $\overline{SS}$ 引脚处于高电平时对 TRISC 寄存器进行操作，将导致 TRISC<5> 位被置 1，这将使 SDO 输出被禁止。

PIC16F7X7

10.3.1 寄存器

MSSP 模块有 4 个寄存器用于控制 SPI 工作模式，它们是：

- MSSP 控制寄存器（SSPCON）
- MSSP 状态寄存器（SSPSTAT）
- 串行接收 / 发送缓冲器（SSPBUF）
- MSSP 移位寄存器（SSPSR）—不可直接访问

SSPCON 和 SSPSTAT 是 SPI 工作模式的控制和状态寄存器。SSPCON 寄存器是可读写的。SSPSTAT 寄存器的低 6 位是只读的，高 2 位可以进行读写。

SSPSR 是用于将数据移入或移出的移位寄存器，SSPBUF 是传送数据读写缓冲寄存器。

在接收操作中，SSPSR 和 SSPBUF 共同构成一个双缓冲接收器。当 SSPSR 接收到一个完整的字节时，该字节被传送到 SSPBUF 寄存器，同时 SSPIF 中断被置 1。

发送期间，SSPBUF 无双缓冲。写 SSPBUF 即同时写 SSPBUF 和 SSPSR 这两个寄存器。

寄存器 10-1: SSPSTAT: MSSP 状态（SPI 模式）寄存器（地址为 94h）

	R/W-0	R/W-0	R-0	R-0	R-0	R-0	R-0	
	SMP	CKE	D/ $\overline{A}$	P	S	R/ $\overline{W}$	UA	BF
bit 7								bit 0
bit 7	SMP: 采样位 <u>SPI 主模式下:</u> 1 = 在输出数据末尾采样输入数据 0 = 在输出数据中间采样输入数据 <u>SPI 从模式下:</u> SPI 工作在从模式下时 SMP 位必须被清零							
bit 6	CKE: SPI 模式下的时钟沿选择位 <u>CKP = 0 时:</u> 1 = 在串行时钟 SCK 的上升沿发送数据 0 = 在串行时钟 SCK 的下降沿发送数据 <u>CKP = 1 时:</u> 1 = 在串行时钟 SCK 的下降沿发送数据; 0 = 在串行时钟 SCK 的上升沿发送数据;							
bit 5	D/$\overline{A}$: 数据 / 地址位 仅用于 I ² C 方式。							
bit 4	P: 停止位 仅用于 I ² C 方式。当 MSSP 模块被关闭、SSPEN = 0 时该位被清零。							
bit 3	S: 起始位 仅用于 I ² C 方式。							
bit 2	R/$\overline{W}$: 读 / 写位信息 仅用于 I ² C 方式。							
bit 1	UA: 地址更新 仅用于 I ² C 方式。							
bit 0	BF: 缓冲区满状态位（接收状态下） 1 = 接收完成，SSPBUF 已满; 0 = 接收尚未完成，SSPBUF 为空							

图注:

R = 可读位

W = 可写位

U = 未使用，读作 0

- n = 上电复位值

“1” = 该位被置 1

“0” = 该位被清零

x = 不确定

寄存器 10-2:

SSPCON:MSSP 控制 (SPI 模式) 寄存器 1 (地址为 14h)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0
bit 7							bit 0

- bit 7 **WCOL:** 写冲突检测位 (仅限发送模式)
 1 = 正在发送前一个数据时又有数据写入 SSPBUF 寄存器 (必须用软件清零)。
 0 = 未发生冲突。
- bit 6 **SSPOV:** 接收溢出标志位
在 SPI 从模式下:
 1 = SSPBUF 寄存器中仍保持前一个数据时又收到新的数据。溢出时 SSPSR 中的数据将丢失。只有在从模式下才可能发生溢出。为避免溢出, 即使只发送数据, 用户也必须读出 SSPBUF 中的数据 (必须用软件清零)。
 0 = 未发生溢出。
注: 在主模式下, 溢出位不会被置 1, 因为每次接收 (和发送) 都是通过对 SSPBUF 寄存器进行写操作启动的。
- bit 5 **SSPEN:** 同步串行口使能位
 1 = 使能串行口工作, 并设定 SCK、SDO、SDI 和 $\overline{SS}$ 为串行口引脚
 0 = 关闭串行口, 并设定这些引脚为一般 I/O 引脚
注: 使能时, 这些引脚必须正确设定为输入或输出引脚。
- bit 4 **CKP:** 时钟极性选择位
 1 = 时钟高电平为空闲状态
 0 = 时钟低电平为空闲状态
- bit 3-0 **SSPM3:SSPM0:** 同步串行口模式选择位
 0101 = SPI 从模式, 时钟 = SCK 引脚, $\overline{SS}$ 引脚控制禁止, $\overline{SS}$ 用作 I/O 引脚;
 0100 = SPI 从模式, 时钟 = SCK 引脚, $\overline{SS}$ 引脚控制使能;
 0011 = SPI 主模式, 时钟 = TMR2 输出 /2 ;
 0010 = SPI 主模式, 时钟 = Fosc/64 ;
 0001 = SPI 主模式, 时钟 = Fosc/16 ;
 0000 = SPI 主模式, 时钟 = Fosc/4 。
注: 未在此处列出的其他种种组合方式均为保留未用或仅限 I²C 模式。

图注:

R = 可读位

W = 可写位

U = 未使用, 读作 0

- n = 上电复位值

“1” = 该位被置 1

“0” = 该位被清零

x = 不确定

PIC16F7X7

10.3.2 操作

初始化 SPI 时需要指定几个选项。这可以通过对控制位（SSPCON<5:0> 和 SSPSTAT<7:6>）进行设定来实现。这些控制位可以指定下列模式：

- 主模式（SCK 是时钟输出）
- 从模式（SCK 上时钟输入）
- 时钟极性（SCK 的空闲状态）
- 数据输入采样相位（数据输出时间的中间或末尾）
- 时钟边沿（在 SCK 上升沿 / 下降沿输出数据）
- 时钟速率（仅限主模式）
- 从动选择模式（仅限从模式）

MSSP 由一个发送 / 接收移位寄存器（SSPSR）和一个缓冲寄存器（SSPBUF）组成。SSPSR 寄存器将数据移入或移出器件，MSb 先被移动。SSPBUF 保留写入 SSPSR 的数据直至收到数据就位。一旦 8 位数据接收完毕，就将它移入 SSPBUF 寄存器，缓冲器满检测位 BF（SSPSTAT<0>）和中断标志位 SSPIF 将随即被置 1。

对接收数据进行双缓冲（SSPBUF）允许在前一个数据被读走前接收新的数据。当 SSPBUF 寄存器正在发送 / 接收数据时，对它写入的任何数据都将被忽略，同时写冲突检测位 WCOL（SSPCON<7>）被置 1。用户程序必须将 WCOL 位清零以便检测 SSPBUF 寄存器随后的写入是否成功。

如果应用程序欲接收有效数据，必须在下一次传送数据被写入 SSPBUF 前先读出其内容。缓冲器满检测位 BF（SSPSTAT<0>）用于指示 SSPBUF 何时接收完毕（发送完成）。读取 SSPBUF 时 BF 位被自动清零。如果 SPI 只是发送器，该位就可能与 SPI 无关。一般来说，MSSP 中断用于检测发送 / 接收何时完毕。SSPBUF 必须被读出和 / 或写入。如果不使用中断方式，可以使用软件查询方式确保不发生写入冲突。例 10-1 显示了数据发送时如何装载 SSPBUF（SSPSR）。

SSPSR 不可直接读或写，只能通过寻址 SSPBUF 寄存器访问。此外，MSSP 状态寄存器（SSPSTAT）用于指示各种状态。

例 10-1: 向 SSPBUF（SSPSR）寄存器写入数据

LOOP	BTFSS	SSPSTAT, BF	;Has data been received (transmit complete)?
	BRA	LOOP	;No
	MOVF	SSPBUF, W	;WREG reg = contents of SSPBUF
	MOVWF	RXDATA	;Save in user RAM, if data is meaningful
	MOVF	TXDATA, W	;W reg = contents of TXDATA
	MOVWF	SSPBUF	;New data to xmit

10.3.3 使能 SPI I/O

欲使能串行口，SSP 使能位 SSPEN (SSPCON<5>) 必须置 1。欲复位或重新设置 SPI 模式，先将 SSPEN 位清零，重新初始化 SSPCON 寄存器，然后再置位 SSPEN 位。这将使 SDI、SDO、SCK 和 SS 设置为串行口引脚。欲使引脚实现串行口功能，有些引脚的数据方向位（在 TRIS 寄存器中）必须进行正确编程如下：

- SDI 由 SPI 模块自动控制
- SDO 必须将 TRISC<5> 位清零
- SCK（主模式）必须将 TRISC<3> 位清零
- SCK（从模式）必须将 TRISC<3> 位置 1
- SS 必须将 TRISA<5> 位置 1

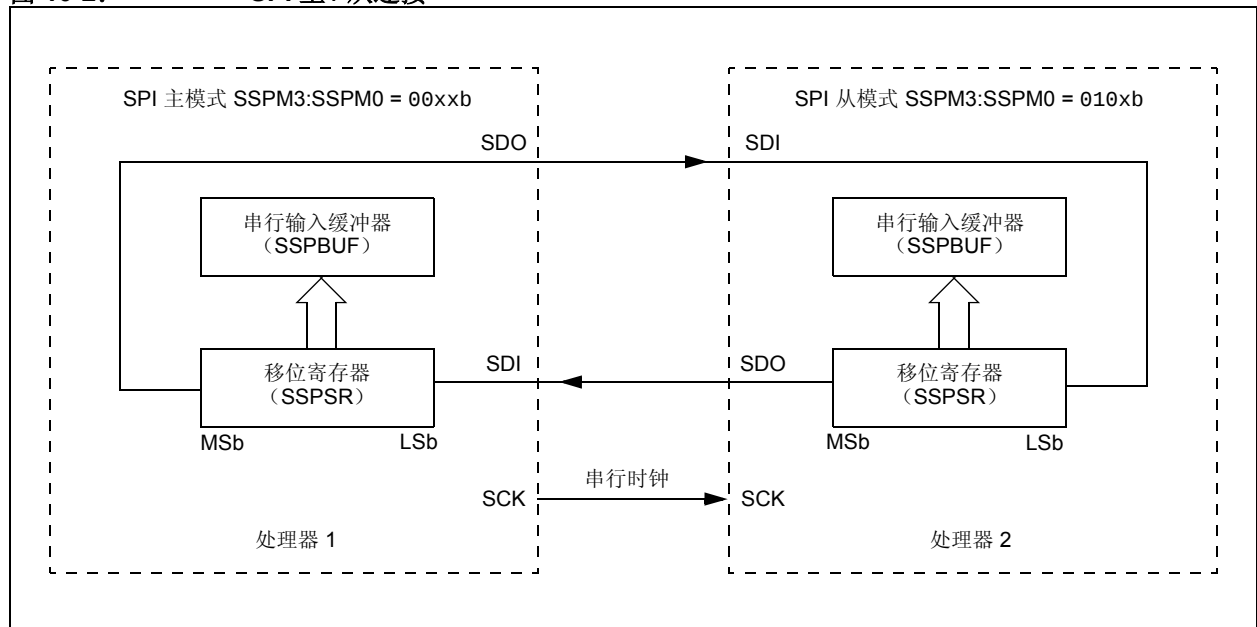
任何不需要的串行口功能可通过将相应引脚数据方向（TRIS）寄存器用相反值覆盖。

10.3.4 典型连接

图 10-2 显示了两枚单片机之间的典型连接。主机（处理器 1）通过发送 SCK 信号启动数据传输。数据在设置的时钟边沿从两个寄存器中移出，并在随后的相反时钟边沿锁存。两个处理器均应编程为相同的时钟极性（CKP），这样两个控制器就可以同时发送和接收数据。数据是否有意义（或无效数据）取决于应用程序。数据发送有 3 种情况：

- 主机发送数据——从机发送无效数据
- 主机发送数据——从机发送数据
- 主机发送无效数据——从机发送数据

图 10-2: SPI 主 / 从连接



PIC16F7X7

10.3.5 主模式

主机控制着 SCK，因此可在任何时间启动数据传送。通过软件协议主机可以决定从机（处理器 2，图 10-2）何时进行数据广播。

在主模式时，SSPBUF 寄存器被写入后立即开始数据的发送/接收。如果 SPI 只将接收，可关闭 SDO 输出（设置为输入）。SSPSR 寄存器将继续将 SDI 引脚上的信号按照所编程的时钟速率移入。每接收一个字节，就将它装入 SSPBUF 寄存器，就像普通的接收字节一样（相应中断和状态位置 1）。这在接收器应用中的“线路主动监控”模式中是很有用的。

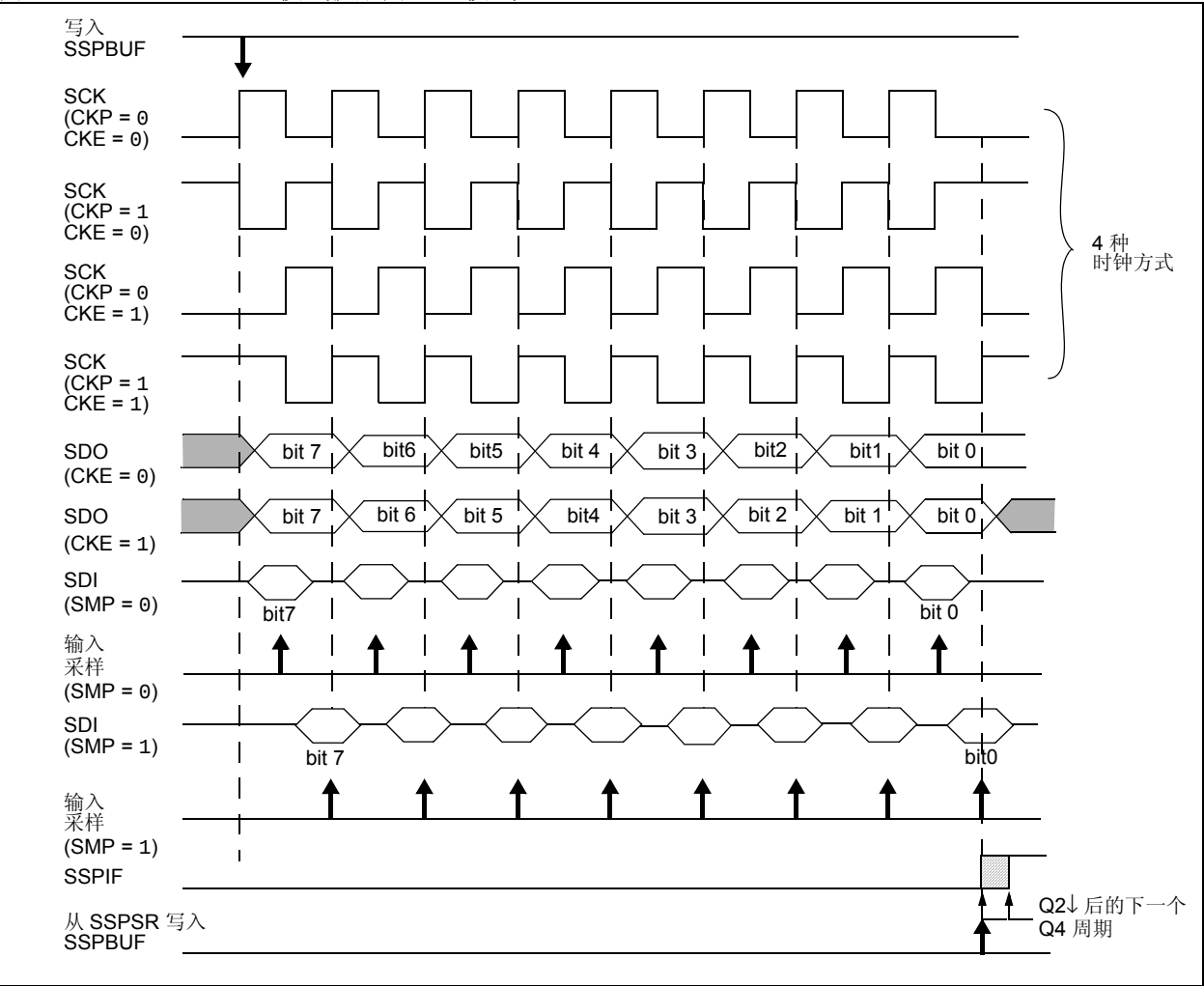
通过正确编程 CKP 位（SSPCON<4>）可以选择时钟极性。相应的 SPI 通信时序图见 图 10-3、图 10-5 和图 10-6，其中 MSB 最先发送。主模式下的 SPI 时钟速率（位速率）可由用户编程为以下之一：

- $F_{osc}/4$ （或 T_{cy} ）
- $F_{osc}/16$ （或 $4 \cdot T_{cy}$ ）
- $F_{osc}/64$ （或 $16 \cdot T_{cy}$ ）
- Timer2 输出 /2

最大数据速率可达 10.00 Mbps（晶振为 40 MHz）。

图 10-3 显示了主模式下的时序图。当 CKE 位置 1 时，在 SCK 上出现时钟边沿前 SDO 数据有效。输入采样位的变化取决于 SMP 位的状态。图中显示了 SSPBUF 何时载入接收数据的时间。

图 10-3: SPI 模式波形图（主模式）



10.3.6 从模式

在从模式下，数据的发送和接收是在 SCK 引脚上出现外部时钟脉冲时开始的。当发送数据的最后一位被锁存时，中断标志位 SSPIF 被置 1。

在从模式下，外部时钟是由 SCK 引脚上的外部时钟源提供的，该外部时钟源必须满足电气特性说明书中所规定的最短高电平和低电平时间。

在休眠模式下，从机可发送 / 接收数据。当接收到一个字节时，单片机将从休眠状态唤醒。

10.3.7 从选择同步

$\overline{SS}$ 引脚允许同步从模式。要将 SPI 设置成从选择模式需将 $\overline{SS}$ 引脚控制使能 ($SSPCON<3:0> = 4h$)。要使 $\overline{SS}$ 作为输入不得将该引脚驱动为低电平。数据锁存器必须为高电平。当 $\overline{SS}$ 引脚为低电平时，使能数据的发送和接收，同时 SDO 引脚被驱动。当 $\overline{SS}$ 引脚变为高

电平时，即使是在数据的发送过程中，SDO 引脚也不再被驱动，而是变成高阻悬浮状态。根据应用的需要，可在 SDO 引脚上外接上拉或下拉电阻。

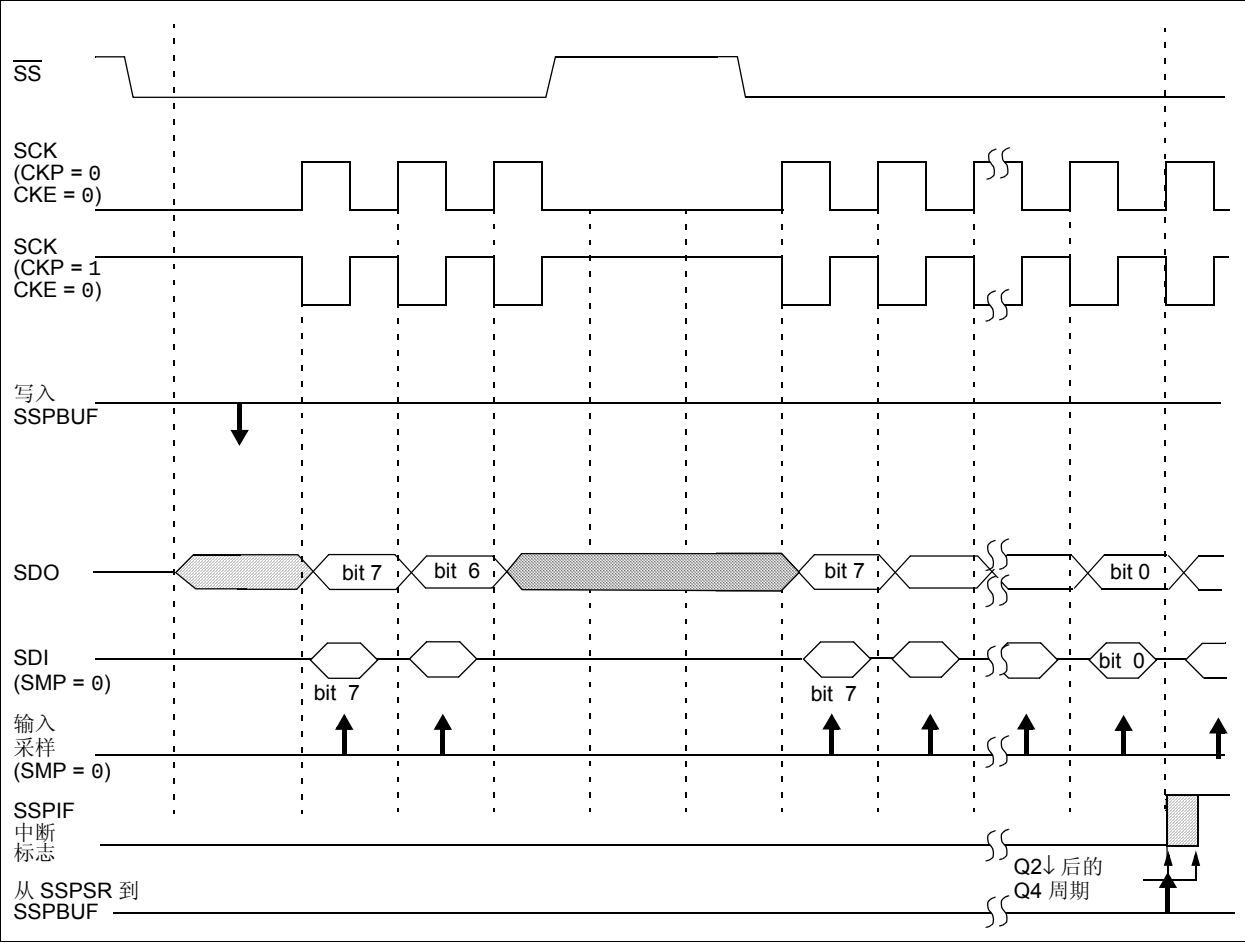
注 1: 当 SPI 工作在从模式下并且 $\overline{SS}$ 引脚控制位被使能 ($SSPCON<3:0>=0100$) 时，如果 $\overline{SS}$ 引脚置成 V_{DD} 电平将使得 SPI 复位。

2: 如果 SPI 工作在从模式下并且 CKE 置 1，则必须使能 $\overline{SS}$ 引脚控制位。

SPI 复位时，位计数器将强制清零。这可通过强制 $\overline{SS}$ 脚置高电平或清零 SSPEN 位来实现。

欲仿真双线通信，可将 SDO 引脚和 SDI 引脚相连。当 SPI 作为接收器工作时，可将 SDO 引脚定义为输入，这样就禁止了 SDO 引脚发送数据。可始终让 SDI 作为输入线 (SDI 功能)，因为它不会引起总线冲突。

图 10-4: 从同步波形图



PIC16F7X7

图 10-5: SPI 模式波形图 (从模式, CKE = 0)

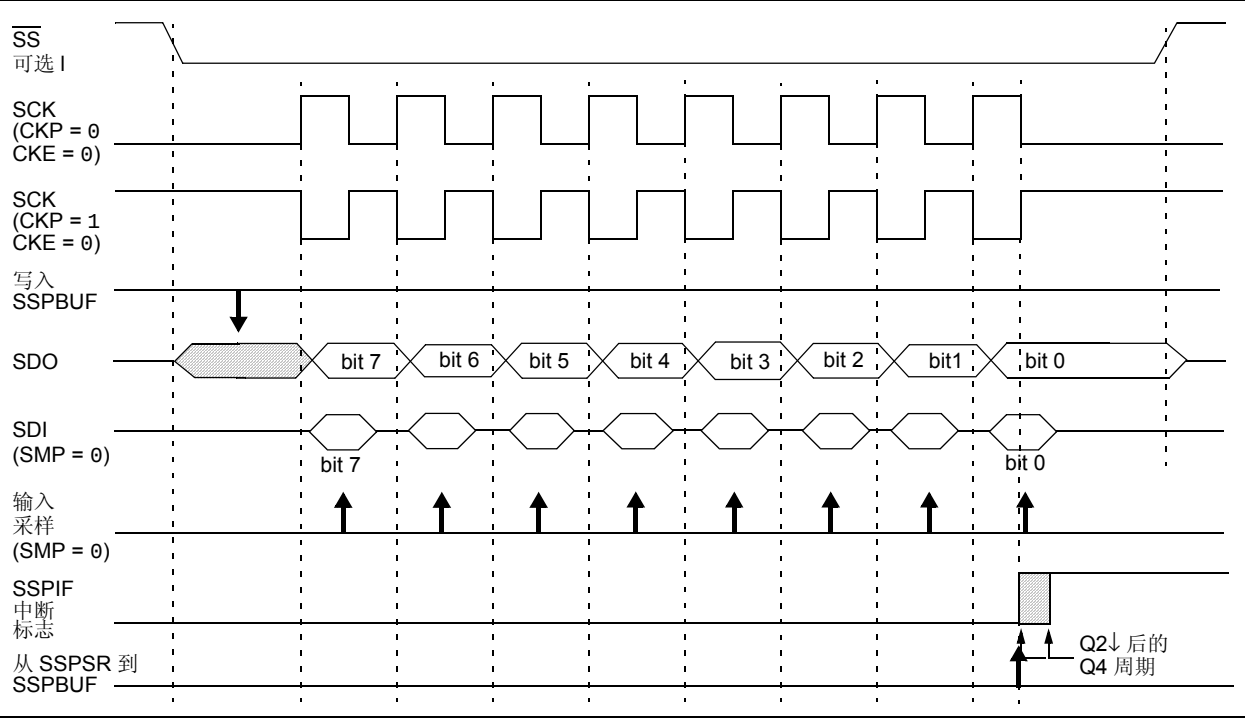
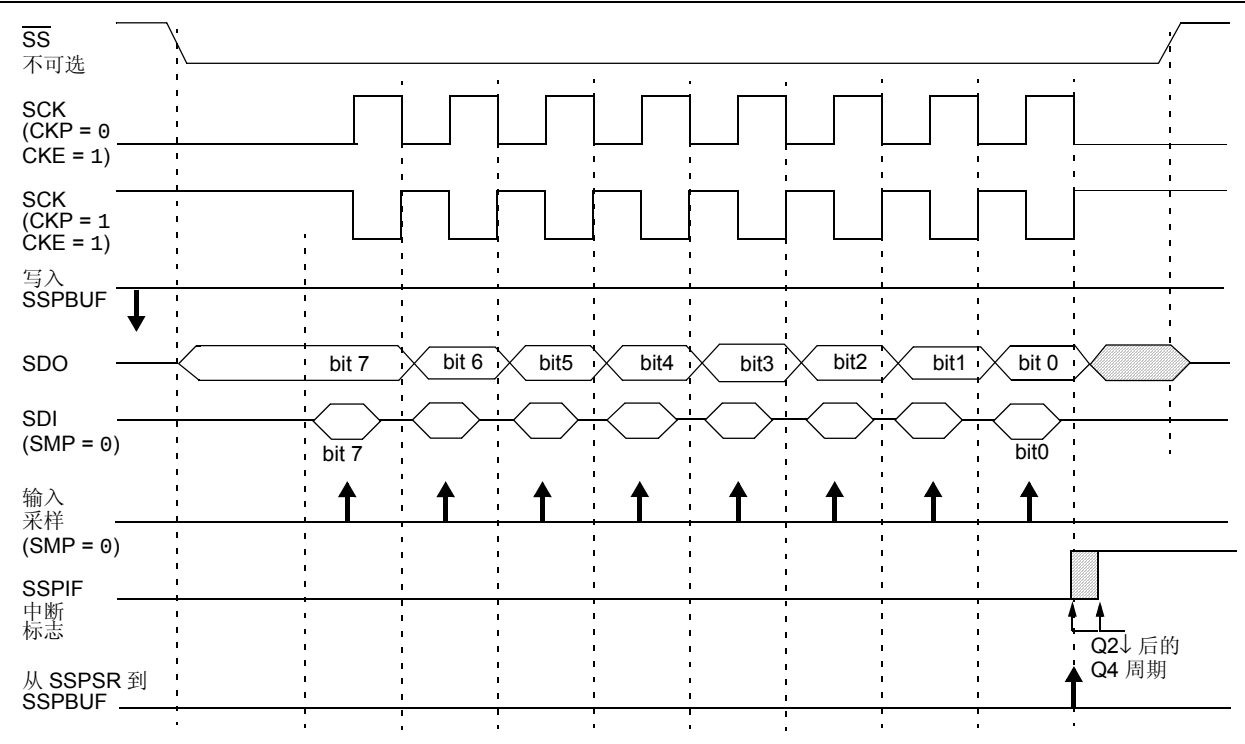


图 10-6: SPI 模式波形图 (从模式, CKE = 1)



10.3.8 休眠状态下的操作

在主模式下，所有模块的时钟都停止，在器件被唤醒前，发送 / 接收也保持在停滞状态。器件恢复正常工作模式后，模块将继续数据的发送 / 接收。

在从模式下，SPI 发送 / 接收移位寄存器与器件异步工作。因此可将器件置于休眠模式，而数据仍可被移入 SPI 发送 / 接收移位寄存器。当接收完 8 位数据后，SSP 中断标志位将置 1，如果此时该中断被使能，将唤醒器件。

10.3.9 复位的影响

复位操作会关闭 MSSP 模块并停止当前的数据传输。

10.3.10 总线模式的兼容

表 10-1 显示了标准 SPI 模式和 CKP 及 CKE 控制位状态之间的兼容性。

表 10-1: SPI 总线模式

标准 SPI 方式术语	控制位状态	
	CKP	CKE
0, 0	0	1
0, 1	0	0
1, 0	1	1
1, 1	1	0

此外还有 SMP 位用于控制采样位置。

表 10-2: 与 SPI 操作相关的寄存器

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 值	其他复位值
INTCON	GIE/GIEH	PEIE/GIEL	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF	0000 000x	0000 000u
PIR1	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
PIE1	PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
TRISC	PORTC 数据方向寄存器								1111 1111	1111 1111
SSPBUF	同步串行口接收器 / 发送寄存器								xxxx xxxx	uuuu uuuu
SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
TRISA	PORTA 数据方向寄存器								1111 1111	1111 1111
SSPSTAT	SMP	CKE	D/A	P	S	R/W	UA	BF	0000 0000	0000 0000

图注: x = 未知, u = 不变, - = 未使用, 读作 0。阴影部分与 SPI 方式无关。

注 1: PSPIF, PSPIE 和 PSPIP 位在 28 引脚器件中保留, 必须始终保证这些位被清零。

PIC16F7X7

10.4 I²C 模式

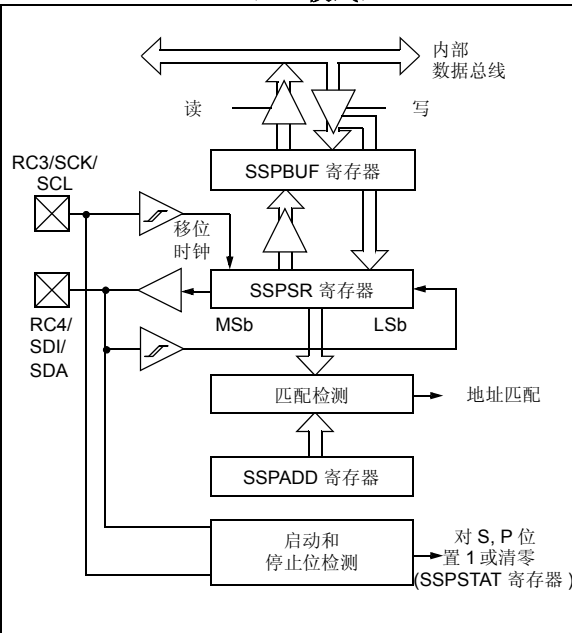
工作在 I²C 模式的 MSSP 模块完全实现了所有主从功能（包括广播呼叫支持），并在硬件中提供了起始位和停止位中断以判断总线是否空闲（多主模式）。MSSP 模块满足标准模式规范，支持 7 位或 10 位寻址。

器件利用两个引脚进行数据传送：

- 串行时钟（SCL）——RC3/SCK/SCL
- 串行数据（SDA）——RC4/SDI/SDA

用户可以通过设置 TRISC<4:3> 位将这两个引脚设为输入或输出。

图 10-7: MSSP 模块框图 (I²C 模式)



10.4.1 寄存器

MSSP 模块有六个寄存器用于 I²C 操作，它们是：

- MSSP 控制寄存器（SSPCON）
- MSSP 控制寄存器 2（SSPCON2）
- MSSP 状态寄存器（SSPSTAT）
- 串行接收 / 发送缓冲器（SSPBUF）
- MSSP 移位寄存器（SSPSR）——不可直接访问
- MSSP 地址寄存器（SSPAD）

SSPCON、SSPCON2 和 SSPSTAT 是 I²C 操作的控制和状态寄存器。SSPCON 和 SSPCON2 寄存器可读写。SSPSTAT 的低 6 位为只读，高 2 位可读写。

SSPSR 是用于将数据移入或移出的移位寄存器。SSPBUF 是缓冲寄存器，数据字节写入或从该寄存器中读取。

当 SSP 被设置为 I²C 从模式时，SSPAD 寄存器用于保存从机地址。当 SSP 被设置为主模式时，SSPAD 的低 7 位作为波特率发生器的重装值。

接收时，SSPSR 和 SSPBUF 共同构成一个双缓冲接收器。当 SSPSR 接收到一个完整字节时，该字节就被移入 SSPBUF，同时 SSPIF 中断被置 1。

发送时，SSPBUF 无双缓冲。写 SSPBUF 等同于同时写 SSPBUF 和 SSPSR。

寄存器 10-3:

SSPSTAT:MSSP 状态 (I²C 模式) 寄存器 (地址为 94h)

R/W-0	R/W-0	R-0	R-0	R-0	R-0	R-0	R-0
SMP	CKE	D/A	P	S	R/W	UA	BF
bit 7							bit 0

- bit 7 **SMP:** 转换率控制位
主、从模式下:
 1 = 关闭转换率控制, 标准速度方式 (100 kHz 和 1 MHz)
 0 = 使能转换率控制, 高速方式 (400 kHz)
- bit 6 **CKE:** SMBus 选择位
主、从模式下:
 1 = 使能 SMBus 专用输入
 0 = 禁止 SMBus 专用输入
- bit 5 **D/A:** 数据 / 地址位
主模式下:
 保留。
从模式下:
 1 = 表示最后接收或发送的字节是数据
 0 = 表示最后接收或发送的字节是地址
- bit 4 **P:** 停止位
 1 = 表示最后检测到停止位
 0 = 表示最后未检测到停止位
注: 复位及 SSPEN 被清零时该位被清零。
- bit 3 **S:** 起始位
 1 = 表示最后检测到起始位
 0 = 表示最后未检测到起始位
注: 复位及 SSPEN 被清零时该位被清零。
- bit 2 **R/W:** 读 / 写位信息 (仅限 I²C 模式)
从模式下:
 1 = 读
 0 = 写
注: 在前一次地址匹配时该位保存读 / 写位信息。该位仅在地址匹配至下一个开始位、停止位或非 $\overline{ACK}$ 时有效。
主模式下:
 1 = 正在进行发送;
 0 = 不在进行发送。
注: 该位与 SEN、RSEN、PEN、RCEN 或 ACKEN 位进行逻辑或操作时将表明 MSSP 是否处于空闲状态。
- bit 1 **UA:** 地址更新位 (仅限 10 位从模式)
 1 = 表示用户需要更新 SSPADD 寄存器中的地址
 0 = 表示不需要更新地址
- bit 0 **BF:** 缓冲器满状态位
接收时:
 1 = 表示接收完成, SSPBUF 已满
 0 = 表示接收未完成, SSPBUF 空
发送时:
 1 = 数据发送正在进行 (不包括 $\overline{ACK}$ 位和停止位), SSPBUF 满
 0 = 数据发送已完成 (不包括 $\overline{ACK}$ 位和停止位), SSPBUF 空

图注:

R = 可读位

W = 可写位

U = 未使用, 读作 0

- n = 上电复位值

“1” = 该位被置 1

“0” = 该位被清零

x = 未知状态

PIC16F7X7

寄存器 10-4: **SSPCON: MSSP 控制 (I²C 模式) 寄存器 1 (地址为 14h)**

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0
bit 7				bit 0			

- bit 7 **WCOL: 写冲突检测位**
主发送模式下:
1 = 不具备开始发送的 I²C 条件时试图向 SSPBUF 寄存器写入数据 (必须用软件清零)。
0 = 未发生冲突
从发送模式下:
1 = 正在发送前一个数据时又有数据写入 SSPBUF 寄存器 (必须用软件清零)。
0 = 未发生冲突
接收时 (主、从模式):
该位是“无关”位。
- bit 6 **SSPOV: 接收溢出指示位**
接收时:
1 = SSPBUF 寄存器中仍然保持前一个数据时又收到新的字节 (必须用软件清零)。
0 = 未发生溢出
发送时:
该位是“无关”位。
- bit 5 **SSPEN: 同步串行口使能位**
1 = 使能串行口操作, 并设定 SDA 和 SCL 为串行口引脚
0 = 关闭串行口操作, 并设定这些引脚为 I/O 引脚
注: 使能时, SDA 和 SCL 引脚必须正确设定为输入或输出。
- bit 4 **CKP: SCK 释放控制位**
从模式下:
1 = 释放时钟
0 = 保持时钟为低电平 (时钟扩展)。(用于确保数据建立时间)。
主模式下:
该模式下未使用。
- bit 3-0 **SSPM3:SSPM0: 同步串行口模式选择位**
1111 = I²C 从模式, 10 位地址且启动位和停止位中断使能
1110 = I²C 从模式, 7 位地址且启动位和停止位中断使能
1011 = I²C 固件控制为主模式 (从模式空闲)
1000 = I²C 主模式, 时钟 = Fosc/(4 * (SSPADD + 1))
0111 = I²C 从模式, 10 位地址
0110 = I²C 从模式, 7 位地址
注: 其他的位组合方式保留未用或仅用于 SPI 方式。

图注:
R = 可读位 W = 可写位 U = 未使用, 读作 0
- n = 上电复位值 “1” = 该位被置 1 “0” = 该位被清零 x = 不确定

寄存器 10-5: SSPCON2: MSSP 控制 (I²C 模式) 寄存器 2 (地址为 91h)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
GCEN	ACKSTAT	ACKDT	ACKEN	RCEN	PEN	RSEN	SEN
bit 7							bit 0

- bit 7 **GCEN:** 广播呼叫使能位 (仅限从模式)
 1 = 收到来自 SSPSR 的广播呼叫地址时 (0000h) 使能中断
 0 = 禁止广播呼叫地址
- bit 6 **ACKSTAT:** 应答状态位 (仅限主模式)
 1 = 未收到从机的应答
 0 = 收到从机的应答
- bit 5 **ACKDT:** 应答数据位 (仅限主模式)
 1 = 未应答
 0 = 已应答
- 注: 当用户在接收之后启动应答时序时将要发送的值。
- bit 4 **ACKEN:** 应答顺序使能位 (仅限主模式)
 1 = 在 SDA 和 SCL 引脚上启动应答顺序, 并发送 ACKDT 数据位。
 由硬件自动清零。
 0 = 应答顺序空闲
- bit 3 **RCEN:** 接收使能位 (仅限主模式)
 1 = 使能 I²C 接收模式
 0 = 接收空闲
- bit 2 **PEN:** 停止条件使能位 (仅限主模式)
 1 = 在 SDA 和 SCL 引脚上启动停止条件, 由硬件自动清零
 0 = 停止条件空闲
- bit 1 **RSEN:** 重复起始条件使能位 (仅限主模式)
 1 = 在 SDA 和 SCL 引脚上启动重复起始条件, 由硬件自动清零
 0 = 重复起始条件空闲
- bit 0 **SEN:** 起始条件使能 / 扩展使能位
主模式下:
 1 = 在 SDA 和 SCL 引脚上启动起始条件, 由硬件自动清零
 0 = 起始条件空闲
从模式下:
 1 = 在从动发送和从动接收时均使能时钟扩展 (扩展使能)
 0 = 只在从动发送时使能时钟扩展 (与 PIC16F87X 兼容)
- 注: 对于 ACKEN、RCEN、PEN、RSEN 和 SEN 等位, 如果 I²C 模块不处于空闲状态, 该位可能不置 1 (无假脱机技术), 且 SSPBUF 寄存器可能不写入 (或写入 SSPBUF 被禁止)。

图注:

R = 可读位 W = 可写位 U = 未使用, 读作 0
 - n = 上电复位值 “1” = 该位被置 1 “0” = 该位被清零 x = 不确定

PIC16F7X7

10.4.2 操作方式

MSSP 模块的功能可以通过将 MSSP 使能位 SSPEN (SSPCON<5>) 置 1 来使能。

SSPCON 寄存器可用于控制 I²C 操作，可以通过设置 4 个模式选择位 (SSPCON<3:0>) 选择以下几种 I²C 模式：

- I²C 主模式，时钟 = OSC/4 (SSPADD +1)
- I²C 从模式 (7 位地址)
- I²C 从模式 (10 位地址)
- I²C 从模式 (7 位地址)，带起始位和停止位中断使能
- I²C 从模式 (10 位地址)，带起始位和停止位中断使能
- I²C 固件控制的主模式，从模式空闲

选择任何一种 I²C 模式并将 SSPEN 位置 1 都将 SCL 和 SDA 引脚置为漏极开路状态，当然前提是通过设置相应的 TRIS 位，将这些引脚设置为输入。为了使模块正常工作，SCL 和 SDA 引脚必须外接上拉电阻。

10.4.3 从模式

在从模式下，SCL 和 SDA 引脚必须设置为输入 (TRISC<4:3> 置 1)。在需要时 (从发送器)，MSSP 模块会强行用输入数据覆盖输入状态。

I²C 从模式硬件将始终在地址匹配时产生中断。通过模式选择位，用户还可选择在起始位或停止位产生中断。

当地址匹配时或在地址匹配后接收到一个数据，硬件会自动产生一个应答信号 (ACK) 脉冲，并把当前保存在 SSPSR 的接收数据装入 SSPBUF 缓冲器中。

满足下列任何一个条件都将使 MSSP 模块不产生应答信号 ACK：

- 传送的数据被接收前，缓冲器满标志位 BF (SSPSTAT<0>) 已被置为 1。
- 传送的数据被接收之前，溢出标志位 SSPOV (SSPCON<6>) 已被置为 1。

在这种情况下，SSPSR 的值不会装入缓冲器 SSPBUF 中，但 SSPIF 位 (PIR<3>) 将置 1。通过读 SSPBUF 寄存器使 BF 标志位清零，而 SSPOV 位则通过软件清零。

SCL 时钟输入的高电平和低电平必须满足最小脉宽的要求才能正常工作。关于 I²C 规范所规定的高低电平脉宽以及对 MSSP 模块的具体要求，详见时序参数 #100 和参数 #101。

10.4.3.1 寻址

一旦 SSP 模块被使能，它将等待 START 条件的发生。在 START 条件发生后，就向 SSPSR 寄存器移入 8 位数据。所有移入的各位都在 SCL 的时钟上升沿被采样。SSPSR<7:1> 的内容与地址寄存器 SSPADD 的内容作比较，该地址在 SCL 时钟脉冲的第 8 个下降沿进行比较。如果地址匹配，且 BF 和 SSPOV 位清零，将产生下列事件：

1. SSPSR 的值被装入 SSPBUF；
2. 缓冲器满标志位 BF 被置 1；
3. 产生 ACK 应答脉冲；
4. 在第 9 个 SCL 脉冲的下降沿，MSSP 中断标志位 SSPIF 被置 1 (如果中断已使能便产生中断)；

在 10 位地址模式时，从器件需要接收两个地址字节。首地址字节的高 5 位确定这是否是 10 位地址。而 R/W 位 (SSPSTAT<2>) 必须指定一个写操作，以使从器件接收第二个地址字节。对于 10 位地址，首字节应为 “1111 0 A9 A8 0”，其中 A9 和 A8 是 10 位地址的两个最高位。10 位地址的事件发生顺序如下，其中步骤 7-9 是针对从发送器而言的：

1. 接收地址的首 (高) 字节 (SSPIF、BF 和 UA (SSPSTAT<1>) 被置 1)。
2. 用地址的第二个 (低) 字节 (10 地址的低 8 位) 更新 SSPADD 寄存器 (将 UA 位清零同时释放 SCL 线)。
3. 读 SSPBUF 寄存器 (BF 位被清零) 并清零中断标志位 SSPIF。
4. 接收地址的第二个 (低) 字节 (SSPIF、BF 和 UA 被置 1)。
5. 用地址的首 (高) 字节更新 SSPADD 寄存器中的内容。如果匹配则释放 SCL 线，清零 UA 位。
6. 读 SSPBUF 寄存器 (BF 位清零) 并清除中断标志位 SSPIF。
7. 接收重复起始条件。
8. 接收地址的首 (高) 字节 (SSPIF 和 BF 位置 1)。
9. 读 SSPBUF 寄存器 (BF 位清零) 并清除中断标志位 SSPIF。

10.4.3.2 从动接收

当地址字节的 $\overline{R/\overline{W}}$ 位是 0 且发生地址匹配时，SSPSTAT 寄存器中的 $\overline{R/\overline{W}}$ 位被清零，同时接收地址被装入缓冲器 SSPBUF 中，而 SDA 线保持低电平 ($\overline{ACK}$)。

当地址字节溢出条件发生时，将给出无应答脉冲信号 ($\overline{ACK}$)。溢出条件定义为满足 BF 置 1 或 SSPOV 位 (SSPCON<6>) 置 1 条件之一。

每个传送的数据字节都会产生一个 MSSP 中断。中断标志位 SSPIF (PIR1<3>) 必须用软件清零。SSPSTAT 寄存器用于确定接收数据字节的状态。

如果 SEN 使能 (SSPCON<0> = 1)，每个数据传送完之后 RC3/SCK/SCL 将保持低电平 (时钟扩展)。必须通过将 CKP (SSPCON<4>) 置 1 来释放时钟。详见第 10.4.4 节“时钟扩展”。

10.4.3.3 从动发送

当传送过来的地址字节的 $\overline{R/\overline{W}}$ 位置 1 且地址匹配时，状态寄存器 SSPSTAT 中的 $\overline{R/\overline{W}}$ 位就被置 1。接收到的地址被装入缓冲器 SSPBUF。无论 SEN 值为何，应答脉冲 $\overline{ACK}$ 都将在第 9 位发送，同时 RC3/SCK/SCL 引脚保持低电平 (详见第 10.4.4 节“时钟扩展”)。时钟信号扩展期间，主控器件在从动器件准备好发送数据前无法发送时钟脉冲。发送数据必须装入 SSPBUF 缓冲器，同时也装入 SSPSR 寄存器。然后通过将 CKP 位 (SSPCON<4>) 置 1，使能 RC3/SCK/SCL 引脚。8 位数据在 SCL 时钟的下降沿被移出。这可确保在 SCL 高电平期间 SDA 信号是有效的 (图 10-9)。

来自主接收器的 $\overline{ACK}$ 脉冲在 SCL 输入脉冲的第 9 个上升沿被锁存。若 SDA 线为高电平 (无 $\overline{ACK}$)，那么表示数据传输已完成。在这种情况下，当无应答信号 $\overline{ACK}$ 被从动器件锁存时，从动器件逻辑模块被复位 (复位 SSPSTAT 寄存器)，并重新检测启动信号的发生。如果 SDA 线是低电平 ($\overline{ACK}$)，则发送数据必须装入 SSPBUF 缓冲器。而同样的，通过将 CKP 置 1 使能 RC3/SCK/SCL 引脚。

每传输一个字节都会产生 MSSP 中断。SSPIF 位必须由软件清零，SSPSTAT 寄存器用于确定发送字节的状态。SSPIF 位在第 9 个时钟脉冲的下降沿被置 1。

图 10-8: I²C 从模式时序, SEN = 0 (接收状态, 7 位地址)

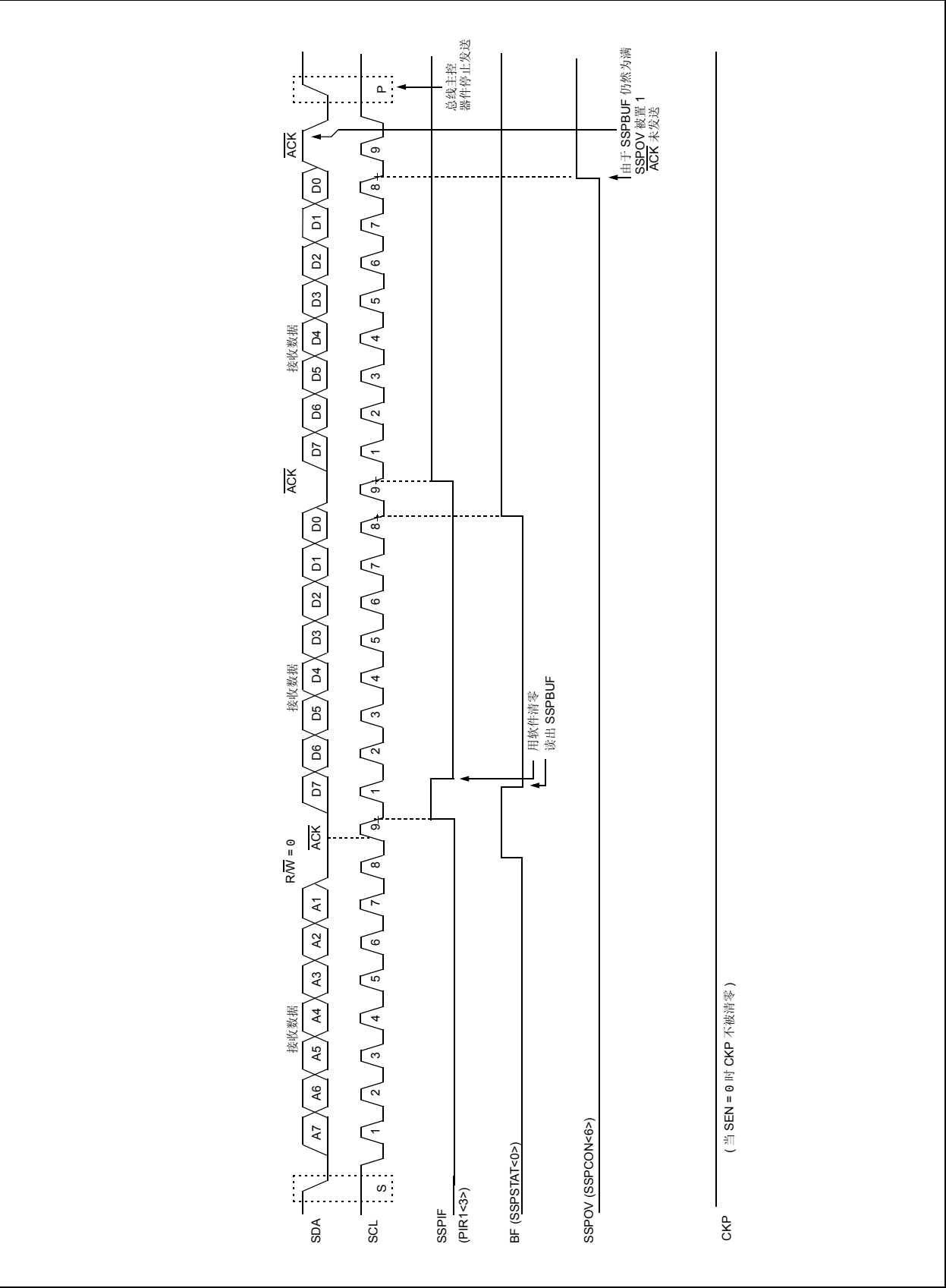


图 10-9: I²C 从模式时序 (发送状态, 7 位地址)

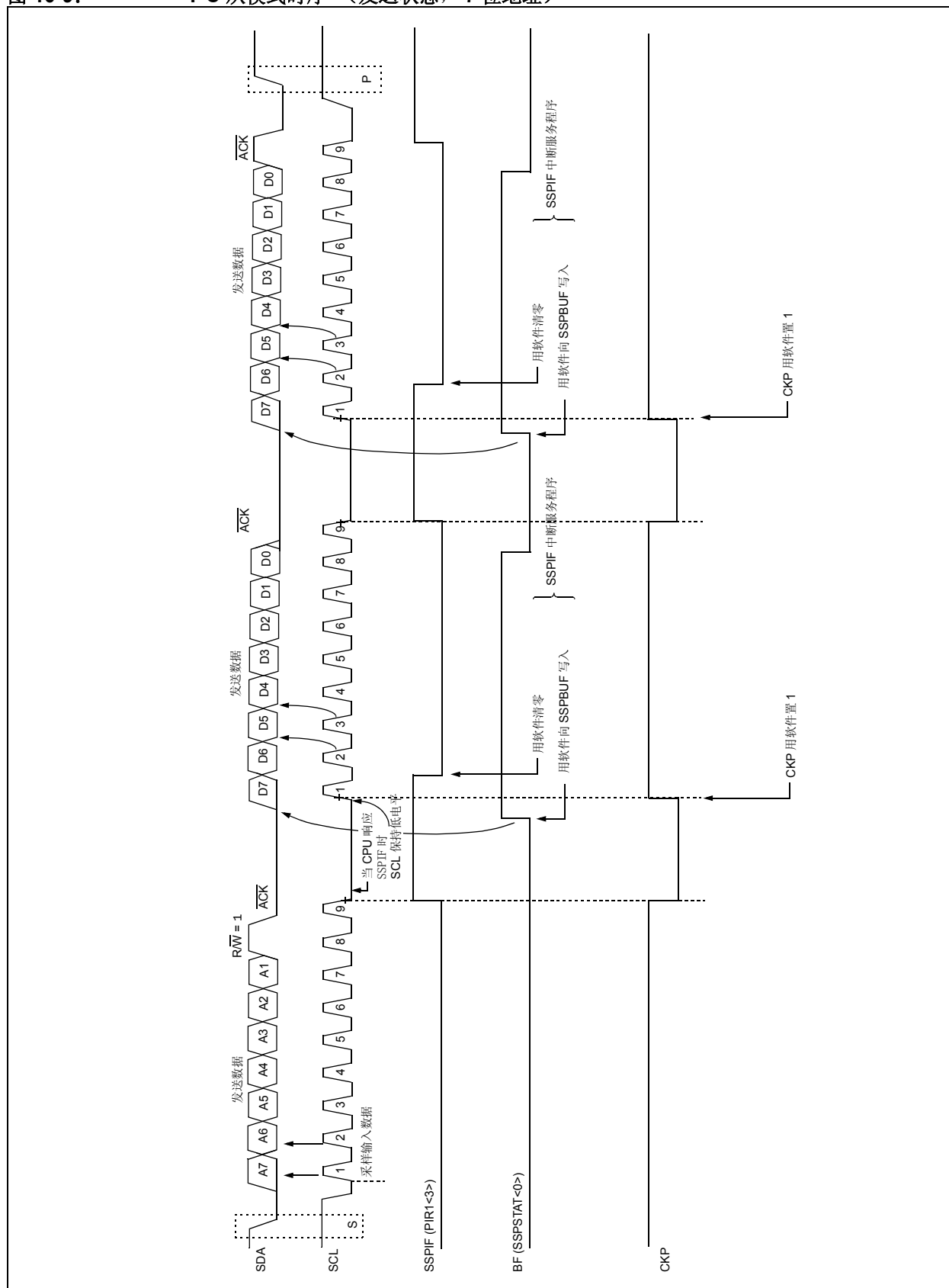
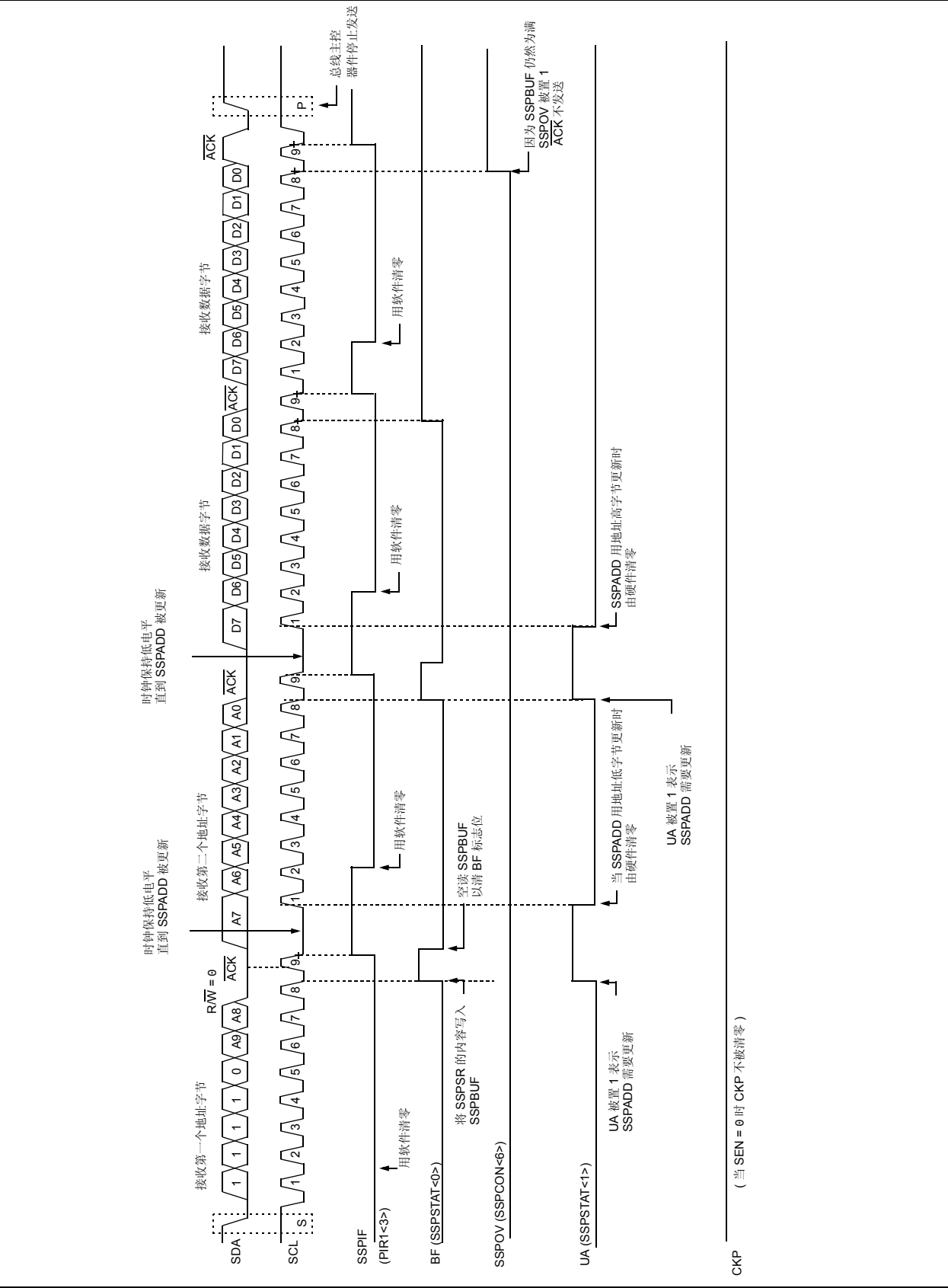


图 10-10: I²C 从模式时序, SEN = 0 (接收状态, 10 位地址)



© 2005 Microchip Technology Inc.



PIC16F7X7

10.4.4 时钟扩展

7位地址和10位地址从模式在发送数据时自动实现时钟扩展。

SEN 位 (SSPCON2<0>) 允许接收时使能时钟扩展。将 SEN 置 1 将使 SCL 引脚在接收完每个数据序列后保持低电平。

10.4.4.1 7 位地址从接收模式的时钟扩展 (SEN = 1)

在 7 位地址从接收模式中, 在第 9 个时钟下降沿, 如果在 ACK 序列的末尾 BF 位置 1, 则 SSPCON 寄存器中的 CKP 位被自动清零, 迫使 SCL 输出保持低电平。CKP 被清零将导致 SCL 为低电平。用户中断服务程序必须在允许继续接收前将 CKP 位置 1。通过将 SCL 置为低, 使用户有时间在主控器件启动另一个接收序列前处理中断服务程序, 并读取 SSPBUF 内容。这可以避免缓冲器重复进入中断服务程序 (见图 10-13)。

- 注 1:** 如果用户在第 9 个时钟下降沿之前读取 SSPBUF 的内容, 将使 BF 位清零, 而 CKP 位将不会清零, 时钟扩展也不会发生。
- 2:** 无论 BF 位为何值, CKP 位都可以用软件置 1。在下一个接收序列以前, 用户应谨慎在中断服务程序中将 BF 清零以防止溢出发生。

10.4.4.2 10 位地址从接收模式的时钟扩展 (SEN = 1)

10位地址从接收模式接收地址序列时, 时钟扩展自动发生, 但是 CKP 不会被清零。这时, 如果第 9 个时钟后 UA 位被置 1, 将启动时钟扩展。接收完 10 位地址的高字节以及接收完 10 位地址的低字节后, UA 位将被置 1, 且 R/W 位被清零。在更新 SSPADD 时, 时钟线被释放。时钟扩展在每个字节数据接收序列后发生, 与 7 位地址模式相同。

注: 如果在第 9 个时钟下降沿到来前用户检测 UA 位, 并通过更新 SSPADD 寄存器将 UA 位清零, 并且用户没有在此之前通过读取 SSPBUF 寄存器将 BF 位清零, CKP 位将不会确保为低电平。基于 BF 状态的时钟扩展只会在数据序列中发生, 而不是在地址序列中。

10.4.4.3 7 位地址从发送模式的时钟扩展

7 位地址从发送模式通过在第 9 个时钟下降沿后将 CKP 位清零 (如果此时 BF 位为 0), 来实现时钟扩展。它的实现与 SEN 位无关。

用户中断服务程序必须在允许继续发送前将 CKP 位置 1。通过将 SCL 线拉低, 用户有时间在主控器件开始发送另一个序列前处理中断服务程序, 并读取 SSPBUF 的内容 (见图 10-9)。

- 注 1:** 如果用户在第 9 个时钟下降沿之前装载 SSPBUF 的内容, 并将 BF 位置 1, CKP 位将不会被清零, 时钟扩展也不会发生。
- 2:** 无论 BF 位为何值 CKP 位都可以用软件置 1。

10.4.4.4 10 位地址从发送模式的时钟扩展

在 10 位地址从发送模式中, 时钟扩展在前两个地址序列由 UA 位的状态控制, 与 10 位地址从接收模式相同。紧跟前两个地址序列的是第三个地址序列, 它包含 10 位地址的高位并将 R/W 位置 1。第三个地址序列传送完成后 UA 位并不被置 1, 此时该模块处于发送模式, 时钟扩展由 BF 位控制, 与 7 位地址从发送模式相同 (见图 10-11)。

10.4.4.5 时钟同步及 CKP 位

当 CKP 位清零时将迫使 SCL 输出为 “0”。然而，在 SCL 输出采样值为低之前将 CKP 位置 1 并不会将 SCL 拉低。因此，外部 I²C 主控制器件占据 SCL 线之前，CKP 位不会占据 SCL 线。SCL 输出保持低电平直到 CKP 位被置 1，且 I²C 总线上的其他器件已释放 SCL。这将确保对 CKP 位的写操作不违反 SCL 高电平最小脉宽要求（见图 10-12）。

图 10-12: 时钟同步时序

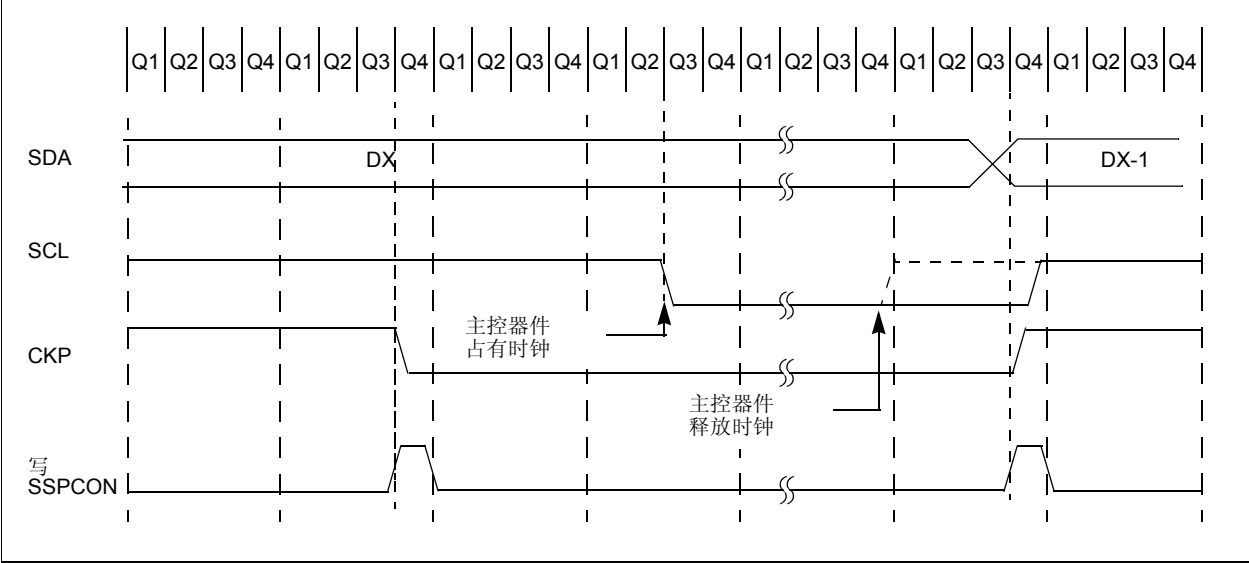


图 10-13: I²C 从模式时序, SEN = 1 (接收状态, 7 位地址)

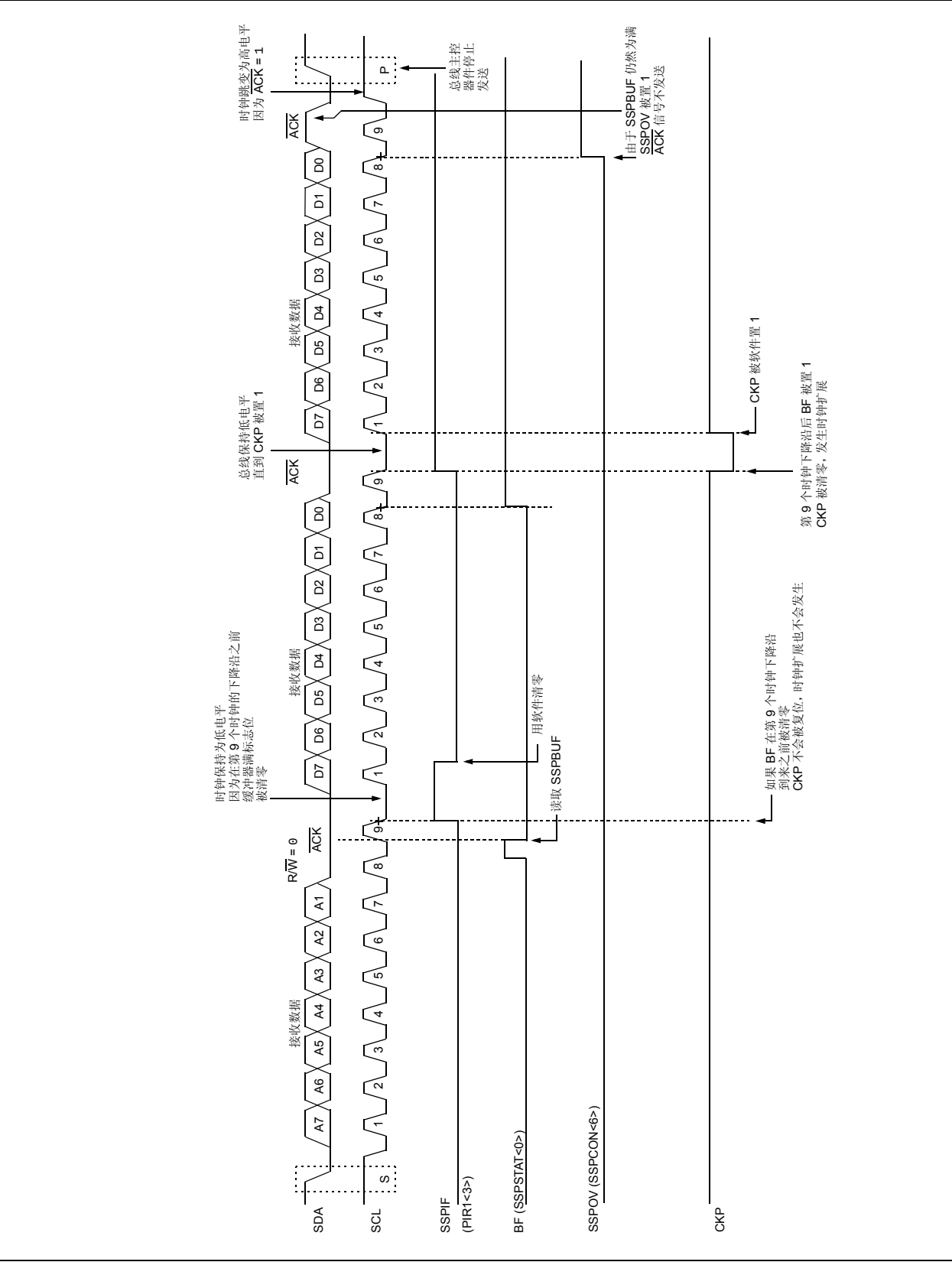
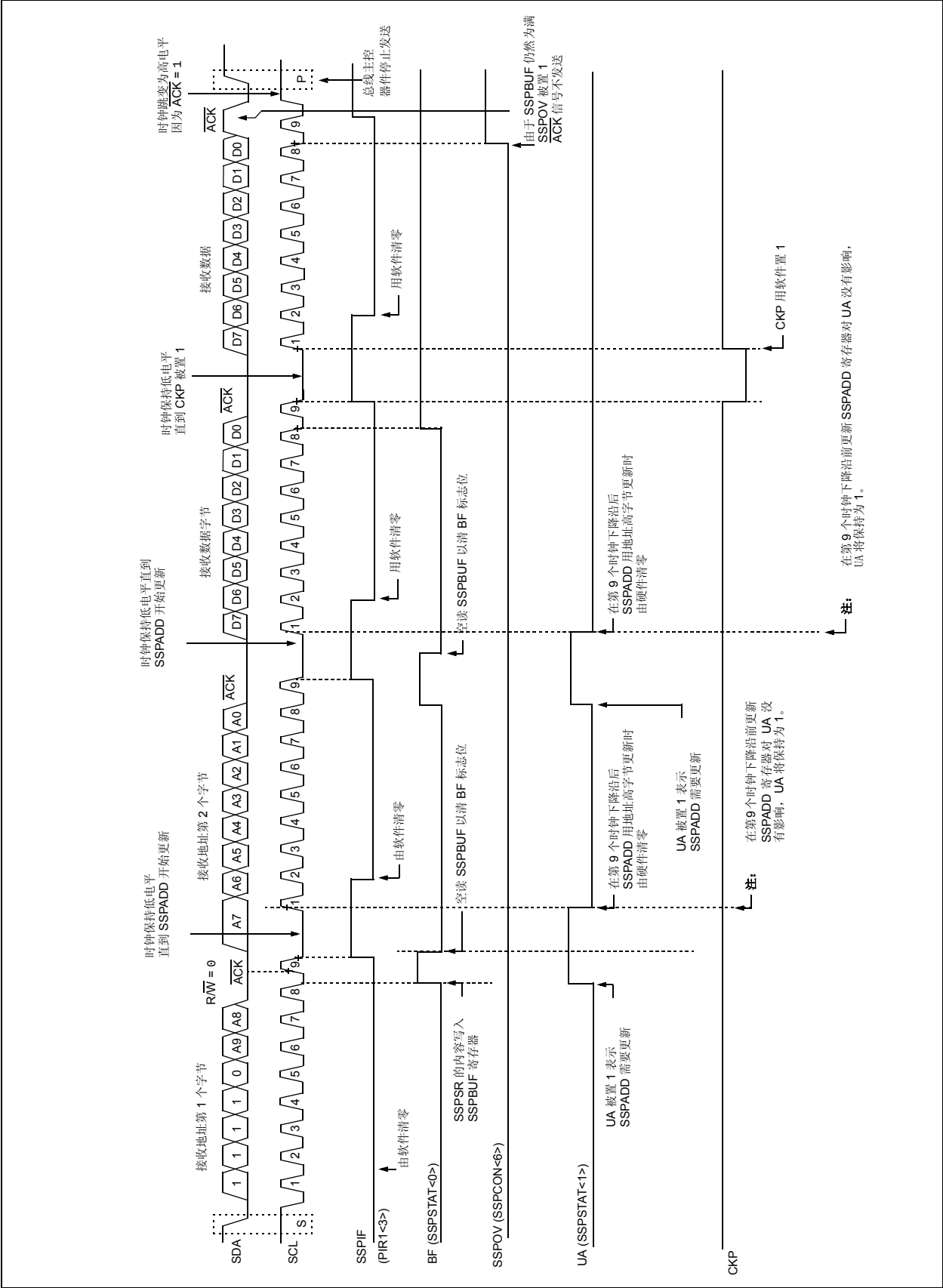


图 10-14: I²C 从模式时序, SEN = 1 (接收状态, 10 位地址)



PIC16F7X7

10.4.5 支持广播呼叫地址

I²C 总线的寻址顺序为：在起始条件后的第一个字节决定哪个从机被主机寻址。而广播呼叫地址是个例外，它能寻址所有从机。理论上当使用广播呼叫地址时，所有从机均应发送一个应答响应。

广播呼叫地址是由 I²C 协议指定的具有特殊用途的 8 个地址之一。它由全 0 组成，且 R/W = 0。

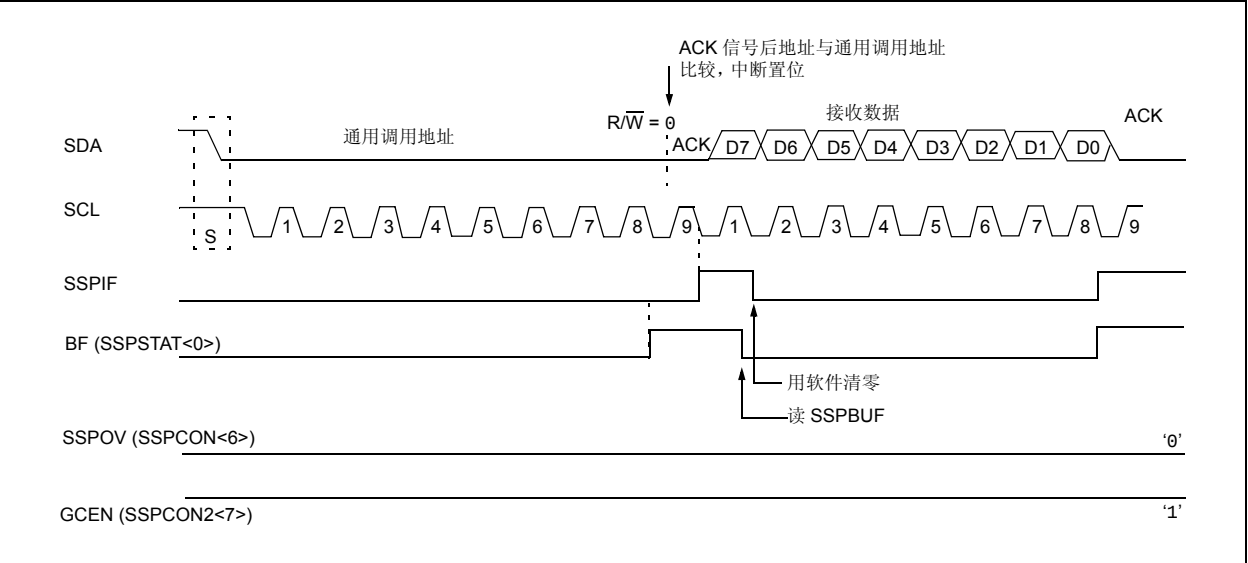
当广播呼叫使能位 GCEN（将 SSPCON2<7> 置 1）使能时即可识别广播呼叫地址。在检测到一个开始条件之后，将一个 8 位值移入 SSPSR，并与 SSPADD 比较。该 8 位值还将在硬件中与广播呼叫地址相比较。

如果该地址与广播呼叫地址匹配，则 SSPSR 被传送到 SSPBUF，BF 标志位被置 1（第 8 位），在第 9 位（ACK 位）的下降沿处，SSPIF 中断标志位被置 1。

当中断被响应时，通过读 SSPBUF 的内容判断中断源。可以利用该值判断是特定从机的地址还是广播呼叫地址。

在 10 位模式下，SSPADD 需要被更新以进行第二部分地址的匹配，并将 UA（SSPSTAT<1>）置 1。如果在 GCEN 位置 1 时广播呼叫地址被采样，且从机工作在 10 位地址模式下，则不再需要第二部分地址，UA 位不会被置 1，并且从机在应答之后开始接收数据（图 10-15）。

图 10-15: 从模式广播呼叫地址序列（7 位或 10 位地址模式）



10.4.6 主模式

通过对 SSPCON 寄存器中的各相应 SSPM 位置 1 和清零并对 SSPEN 置 1 可以使能主模式。主模式下，SCL 和 SDA 信号线由 MSSP 硬件控制。

主操作模式是通过检测起始 (START) 和停止 (STOP) 条件产生中断来工作的。起始标志位 (P) 和停止标志位 (S) 在复位或关闭 MSSP 模块时被清零。当 P 位被置 1 后可得到 I²C 总线的控制权；否则当 P 位和 S 位都清零时，总线空闲。

在固件控制下的主模式中，用户程序基于启动位和停止位的状态完成 I²C 总线的操作。

主模式使能后，用户有以下 6 种选择：

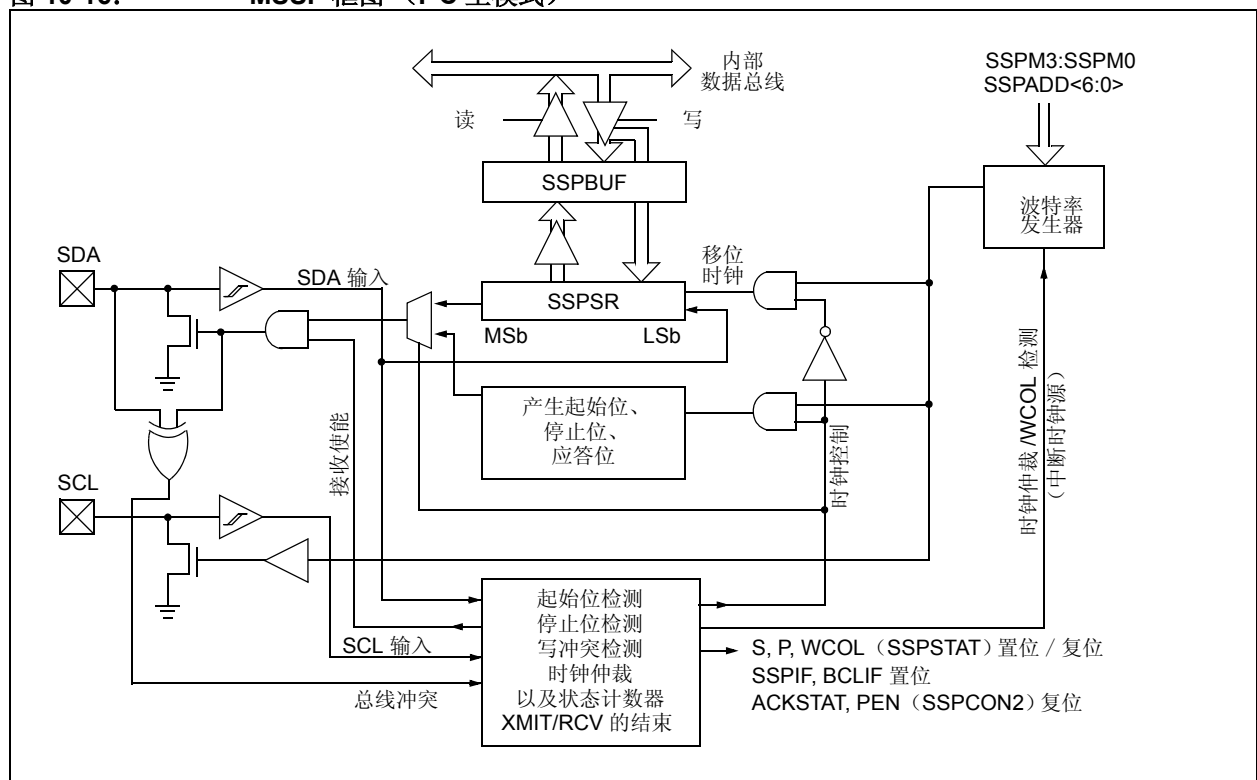
1. 在 SDA 和 SCL 上发送起始条件；
2. 在 SDA 和 SCL 上发送重复起始条件；
3. 写 SSPBUF 寄存器，启动数据 / 地址的传送；
4. 设置 I²C 端口以接收数据；
5. 数据字节接收完毕后，发出应答信号；
6. 在 SDA 和 SCL 上发送停止条件。

注： 当 MSSP 模块设置为 I²C 主模式时，不允许事件排队。例如：不允许用户启动起始条件，并在起始条件完成之前立即向 SSPBUF 寄存器写数据以启动数据的发送。在这种情况下，不能向 SSPBUF 寄存器写数据，且写冲突检测标志位 WCOL 被置 1，表明未发生数据写入 SSPBUF。

以下几种情况会引起 SSP 中断标志位 SSPIF 置 1，（如果中断允许则产生 SSP 中断）：

- 起始条件
- 停止条件
- 发送 / 接收的传输字节
- 发送应答信号
- 重复启动状态

图 10-16: MSSP 框图 (I²C 主模式)



PIC16F7X7

10.4.6.1 I²C 主模式的操作

主机产生所有的串行时钟脉冲和启动 / 停止信号。当停止信号或重复启动信号到来时中止传送。由于重复启动信号也是下一个串行传送的开始，因此 I²C 总线不会被释放。

在主发送器模式下，串行数据通过 SDA 线输出，而 SCL 输出串行时钟。发送的首字节包括接收器件的从机地址（7 位）和读 / 写位（R/W）。此时 R/W 位将为逻辑“0”。串行数据每次发送 8 位。在发送完每个字节后，接收到一个应答位。输出起始和停止条件分别表示串行传输的开始和结束。

在主接收模式下，发送的首字节包括发送器件的从机地址（7 位）和读 / 写位。这时 R/W 将为逻辑“1”。这样，发送的首字节是一个 7 位的从地址，并紧跟一个“1”以表明是一个接收位。串行数据通过 SDA 接收，而 SCL 输出串行时钟。串行数据每次接收 8 位。每个字节接收之后都发送一个应答位。起始和停止条件分别表明传输的开始和结束。

原来用于 SPI 模式下的波特率发生器，在 I²C 模式下用来设置 SCL 时钟频率，可分别设置为 100 kHz、400 kHz 或 1 MHz。详见第 10.4.7 节“波特率发生器”。

典型发送顺序如下：

1. 用户通过将起始使能位 SEN（SSPCON2<0>）置 1 进入启动状态；
2. SSPIF 置 1，在进行其他操作前，SSP 模块将等待所需的启动时间；
3. 将从机地址装入 SSPBUF 进行传送；
4. 地址从 SDA 脚移出，直到所有的 8 位被发送；
5. MSSP 模块将从机的 ACK 逐位移入，并将它的值送入 SSPCON2（SSPCON2<6>）
6. MSSP 模块在第 9 个时钟周期的末尾将 SSPIF 置 1，产生一个中断；
7. 用户将 8 位数据装入 SSPBUF；
8. 数据从 SDA 引脚移出，直到所有 8 位发送完毕；
9. MSSP 模块将从机的 ACK 位移入，并将它的值写入 SSPCON2 寄存器（SSPCON2<6>）；
10. MSSP 模块在第 9 个时钟周期的末尾将 SSPIF 置 1，产生一个中断；
11. 用户通过将停止使能位 PEN（SSPCON2<2>）置 1 来产生停止条件；
12. 一旦停止条件完成，即产生一个中断。

10.4.7 波特率发生器

在 I²C 主模式下，波特率发生器 BRG 的重装值被置于 SSPADD 寄存器的低 7 位（图 10-17）。当对 SSPBUF 进行写操作时，波特率发生器自动开始计数。BRG 递减计数至 0，然后停止，等待再次装入。BRG 计数值在每个指令周期（Tcy）共递减两次，分别发生在第二个时钟周期 Q2 和第四个时钟周期 Q4。在 I²C 主模式下，BRG 自动重装。

一旦给定的操作完成（例如，发送完最后一个数据位后收到 ACK），内部时钟将自动停止计数，SCL 引脚保持前一个状态不变。

表 10-3 显示不同指令周期的时钟速率以及装入 SSPADD 的 BRG 值。

图 10-17: 波特率发生器框图

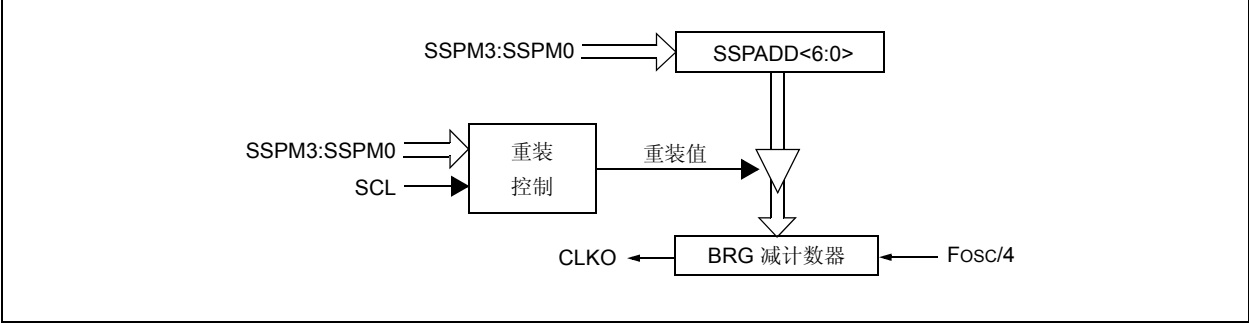


表 10-3: 带 BRG 的 I²C 时钟频率

Fcy	Fcy*2	BRG 值	Fscl (BRG 翻转两次)
10 MHz	20 MHz	19h	400 kHz ⁽¹⁾
10 MHz	20 MHz	20h	312.5 kHz
10 MHz	20 MHz	3Fh	100 kHz
4 MHz	8 MHz	0Ah	400 kHz ⁽¹⁾
4 MHz	8 MHz	0Dh	308 kHz
4 MHz	8 MHz	28h	100 kHz
1 MHz	2 MHz	03h	333 kHz ⁽¹⁾
1 MHz	2 MHz	0Ah	100 kHz
1 MHz	2 MHz	00h	1 MHz ⁽¹⁾

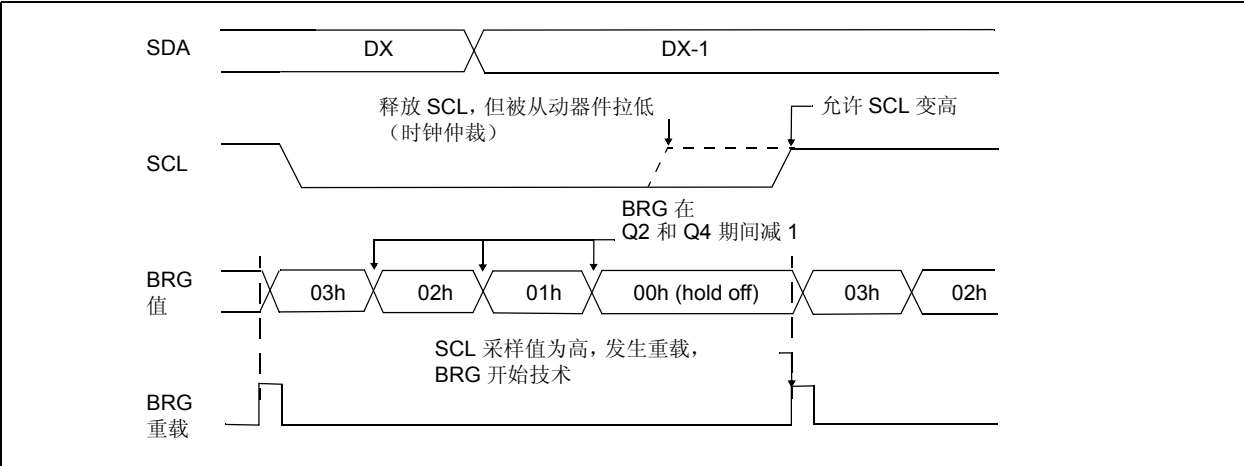
注 1: I²C 接口并不完全遵照 400 kHz I²C 规范（该规范只适用于时钟频率高于 100 kHz 的情况），但在需要较高频率的应用中可谨慎使用。

PIC16F7X7

10.4.7.1 时钟仲裁

当主机在任何接收、发送、重复启动、停止条件期间把 SCL 引脚拉高（允许 SCL 悬空为高电平）时，将产生时钟仲裁。当 SCL 引脚允许浮空为高电平时，波特率发生器（BRG）暂停计数直到 SCL 引脚实际被采样为高电平。当 SCL 被采样为高电平时，波特率发生器被重新装入 SSPADD<6:0> 中的内容并开始计数。这就确保了当外部设备将时钟保持为低电平时，SCL 可至少保持一个 BRG 翻转计数周期的高电平（图 10-18）。

图 10-18: 带时钟仲裁的波特率发生器时序图



10.4.8 I²C 主模式的起始条件时序

欲启动起始条件，用户应将起始条件使能位 SEN (SSPCON2<0>) 置 1。如果 SDA 和 SCL 引脚被采样为高电平，波特率发生器将重新装入 SSPADD<6:0> 的内容并开始计数。当波特率发生器溢出时 (TBRG)，且 SCL 和 SDA 仍然被采样到为高电平，则 SDA 引脚被驱动为低电平。当 SCL 为高电平时，拉低 SDA 将产生一个起始条件，并使 S 位 (SSPSTAT<3>) 置 1。随后波特率发生器重新装入 SSPADD<6:0> 的内容并恢复计数。当波特率发生器溢出时 (TBRG)，SEN 位 (SSPCON2<0>) 被硬件清零，波特率发生器暂停工作，SDA 保持低电平，起始条件完成。

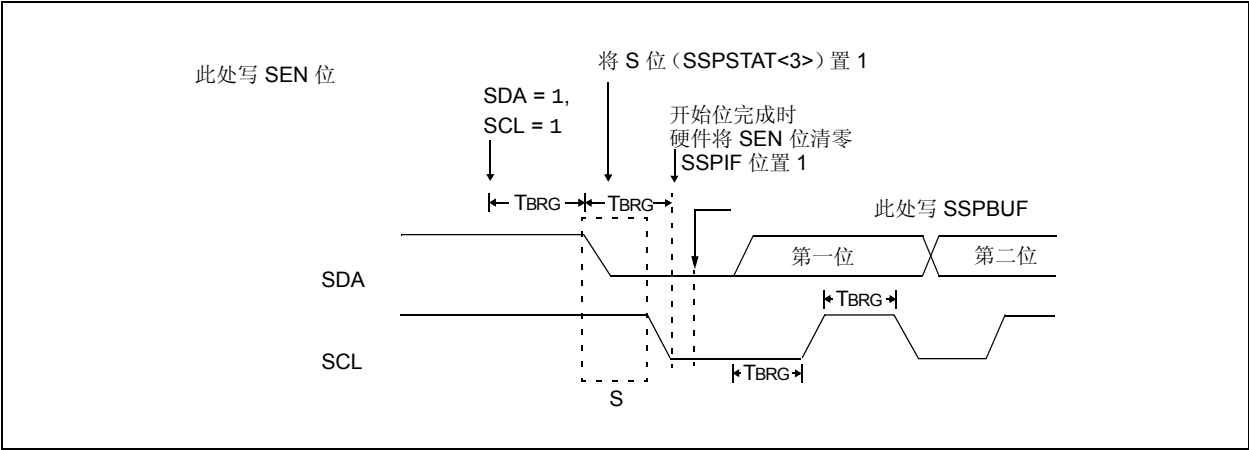
注： 在起始条件的开始，如果 SDA 和 SCL 脚已经被采样为低电平，或者起始条件期间，在 SDA 被拉低之前，SCL 已经采样到低电平，则会产生总线冲突，总线冲突标志位 BCLIF 被置 1，起始条件中止，I²C 模块复位到空闲状态。

10.4.8.1 WCOL 状态标志

当起始条件正在进行时，如果用户写入 SSPBUF，则 WCOL 被置 1，同时缓冲器内容不变（未发生写操作）。

注： 由于不允许事件列队，在起始条件完成之前，不能对 SSPCON2 的低 5 位进行写操作。

图 10-19: 首个起始位时序图



PIC16F7X7

10.4.9 I²C 主模式的重复起始条件时序

当 RSEN 位 (SSPCON2<1>) 被置 1 且 I²C 模块处于空闲状态时, 产生重复起始条件。当 RSEN 位置 1 时, SCL 引脚被拉为低电平。当 SCL 引脚被采样为低电平时, 波特率发生器装入 SSPADD<5:0> 中的内容, 并开始计数。在一个波特率发生器计数周期 (T_{BRG}) 内 SDA 引脚被释放 (拉高)。波特率发生器溢出时, 如果 SCL 被采样为高电平, SCL 引脚将被拉高。当 SCL 被采样为高电平时, 波特率发生器重新装入 SSPADD<6:0> 的内容并开始计数。在一个计数周期 T_{BRG} 内 SDA 和 SCL 必须保持为高电平。接着在下一个 T_{BRG} 中占据 SDA 引脚 (SDA = 0), 此时 SCL 为高电平。然后 RSEN 位 (SSPCON2<1>) 将自动清零, 波特率发生器不再被重新装入, SDA 引脚保持低电平。一旦在 SDA 和 SCL 引脚上检测到起始条件, 起始标志位 S (SSPSTAT<3>) 就立即被置 1。SSPIF 位在波特率发生器溢出前不会被置 1。

注 1: 其他事件进行时, 对 RSEN 的设置无效。

2: 在重复起始条件中, 下列事件将会导致总线冲突:

- 当 SCL 由低电平上升到高电平时，SDA 被采样为低电平；
- 在 SDA 被拉低之前，SCL 变为低电平。这可能表示另一个主机正试图发送一个数据 1。

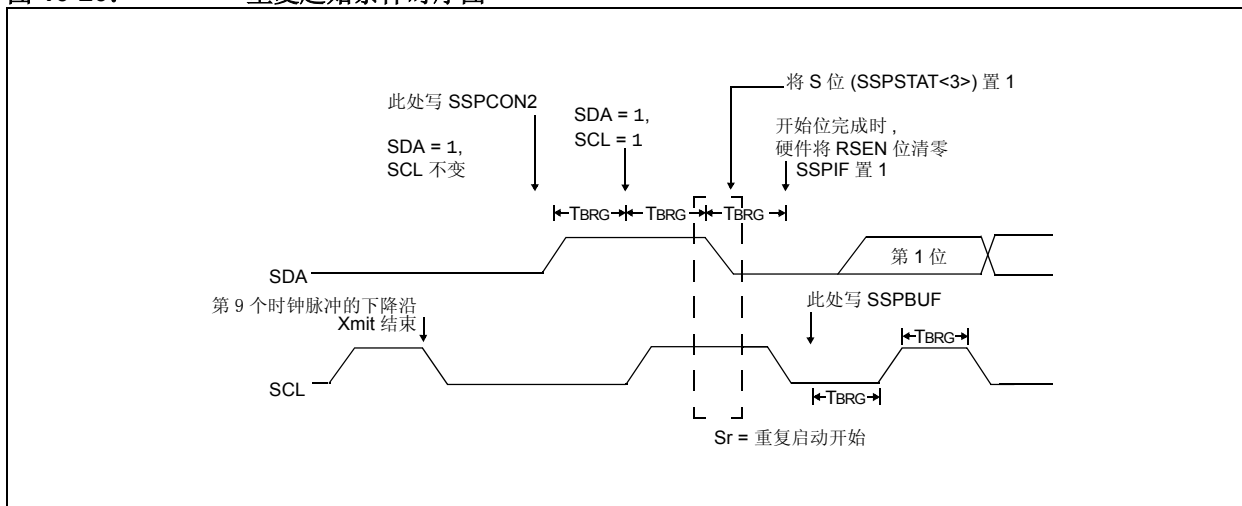
SSPIF位被置1之后，用户即可立即在7位地址模式下将7位地址写入SSPBUF，或者在10位地址模式下写入默认的首个地址字节。当首个8位数据传送完毕并接收到ACK后，用户可以再发送一个8位地址（10位地址模式下）或8位数据（7位地址模式下）。

10.4.9.1 WCOL 状态标志

在重复起始过程中，如果用户写 SSPBUF，则 WCOL 被置 1，同时缓冲器内容不变（未发生写操作）。

注: 由于不允许事件列队, 在重复起始状态结束之前, 不能对 SSPCON2 的低 5 位进行写操作。

图 10-20: 重复起始条件时序图



10.4.10 I²C 主模式发送

发送一个数据字节、一个 7 位地址或一个 10 位地址的一半都可以简单地通过写一个值到 SSPBUF 寄存器来实现。该操作将使缓冲器满标志位 BF 置 1，并且波特率发生器开始计数，同时启动下一次发送。在 SCL 的下降沿发出后，地址 / 数据位被移出到 SDA 引脚（见数据保持时间说明参数 #106）。在一个波特率发生器计数周期（T_{BRG}）内，SCL 保持低电平。数据必须在 SCL 上升到高电平前有效（见数据建立时间说明参数 #107）。当 SCL 引脚被释放为高电平时，它将在 T_{BRG} 内保持不变。SDA 引脚上的数据必须在这段时间内保持稳定，并在下一个 SCL 时钟脉冲的下降沿之后一段时间内仍然保持稳定。在第 8 位被移出之后（第 8 个时钟的下降沿），BF 标志被清零，同时主机释放 SDA。此时如果发生地址匹配或是数据被正确接收，被寻址的从机将在第 9 个时钟下降沿发送一个 ACK 应答响应。ACK 的状态在第 9 个时钟下降沿被写入 ACKDT。主机收到应答响应之后，响应状态位 ACKSTAT 被清零。如果未收到响应，则该位被置 1。第 9 个时钟之后，SSPIF 位被置 1，主时钟（波特率发生器）暂停直到下一个数据装入 SSPBUF，SCL 仍然保持低电平，同时 SDA 引脚电平不变（图 10-21）。

在写 SSPBUF 之后，7 位地址和 R/W 位在 SCL 的下降沿被依次移出，直至完成。在第 8 个时钟的下降沿，主机将下拉 SDA 引脚为低电平以允许从机发送一个应答响应。在第 9 个时钟的下降沿，主机通过采样 SDA 引脚来判断地址是否被从机识别。ACK 位的状态被装入 ACKSTAT 状态位（SSPCON2<6>）。在地址发送的第 9 个时钟下降沿之后，SSPIF 被置 1，BF 标志被清零，波特率发生器关闭直到发生下一次写入 SSPBUF，使 SCL 引脚保持低电平，允许 SDA 引脚悬空。

10.4.10.1 缓冲器满状态标志位 BF

在发送模式下，BF 位（SSPSTAT<0>）在 CPU 写 SSPBUF 时被置 1，而在所有 8 位数据被移出后清零。

10.4.10.2 写冲突状态标志位 WCOL

如果在发送进行时（即 SSPSR 仍在移出数据字节）又写入 SSPBUF，则 WCOL 被置 1，缓冲器内容不变（未发生写入）。

WCOL 必须用软件清零。

10.4.10.3 应答状态标志位 ACKSTAT

在发送模式下，当从机发送应答信号（ $\overline{\text{ACK}}=0$ ）时，ACKSTAT 位（SSPCON2<6>）被清零，而当从机不发送应答信号（ $\overline{\text{ACK}}=1$ ）时，ACKSTAT 位（SSPCON2<6>）被置 1。当从机识别其地址（包括广播呼叫地址）或正确接收数据之后，发送一个应答信号。

10.4.11 I²C 主模式接收

将接收使能位 RCEN（SSPCON2<3>）置 1 可启用主模式接收。

注： RCEN 位置 1 前，SSP 必须处于空闲状态，否则对 RCEN 位的置位将无效。

波特率发生器开始计数，每次翻转时，SCL 引脚的状态改变（由高变低或由低变高），数据被移入 SSPSR。第 8 个时钟下降沿之后，接收使能位自动清零，SSPSR 的内容装入 SSPBUF，BF 标志位置 1，SSPIF 标志位置 1，波特率发生器暂停计数，保持 SCL 低电平。MSSP 此时处于空闲状态，等待下一条命令。当 CPU 读缓冲器时，BF 标志位自动清零。通过将应答序列使能位 ACKEN（SSPCON2<4>）置 1，用户可在接收结束后发出应答信号。

10.4.11.1 缓冲器满状态标志位 BF

接收时，BF 位在将 SSPSR 中的地址或数据字节装入 SSPBUF 时置 1，在读 SSPBUF 寄存器时清零。

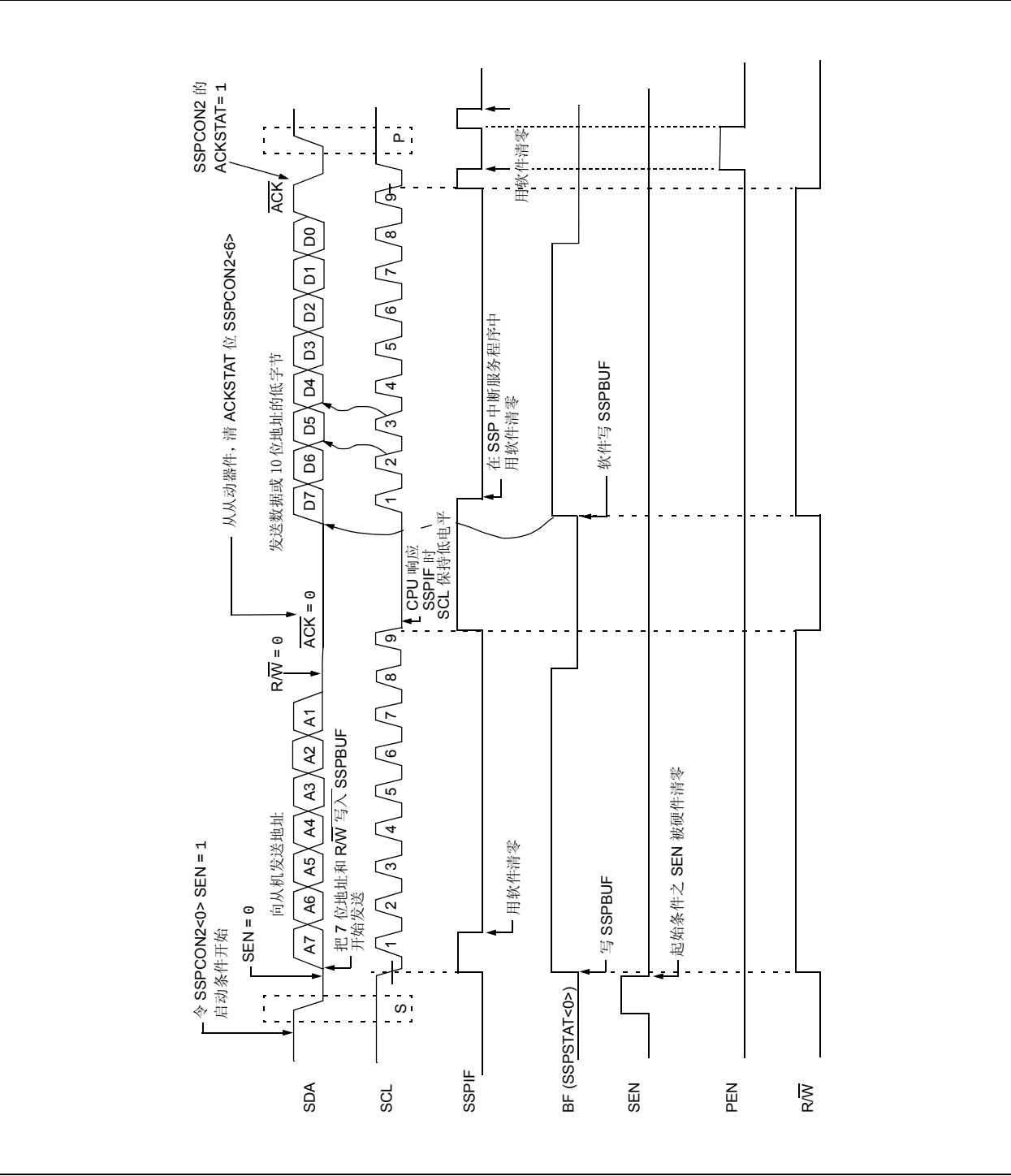
10.4.11.2 SSP 溢出状态标志位 SSPOV

接收时，当 SSPSR 接收到 8 位数据时，SSPOV 位置 1，而 BF 标志位在上一次接收过程已被置 1。

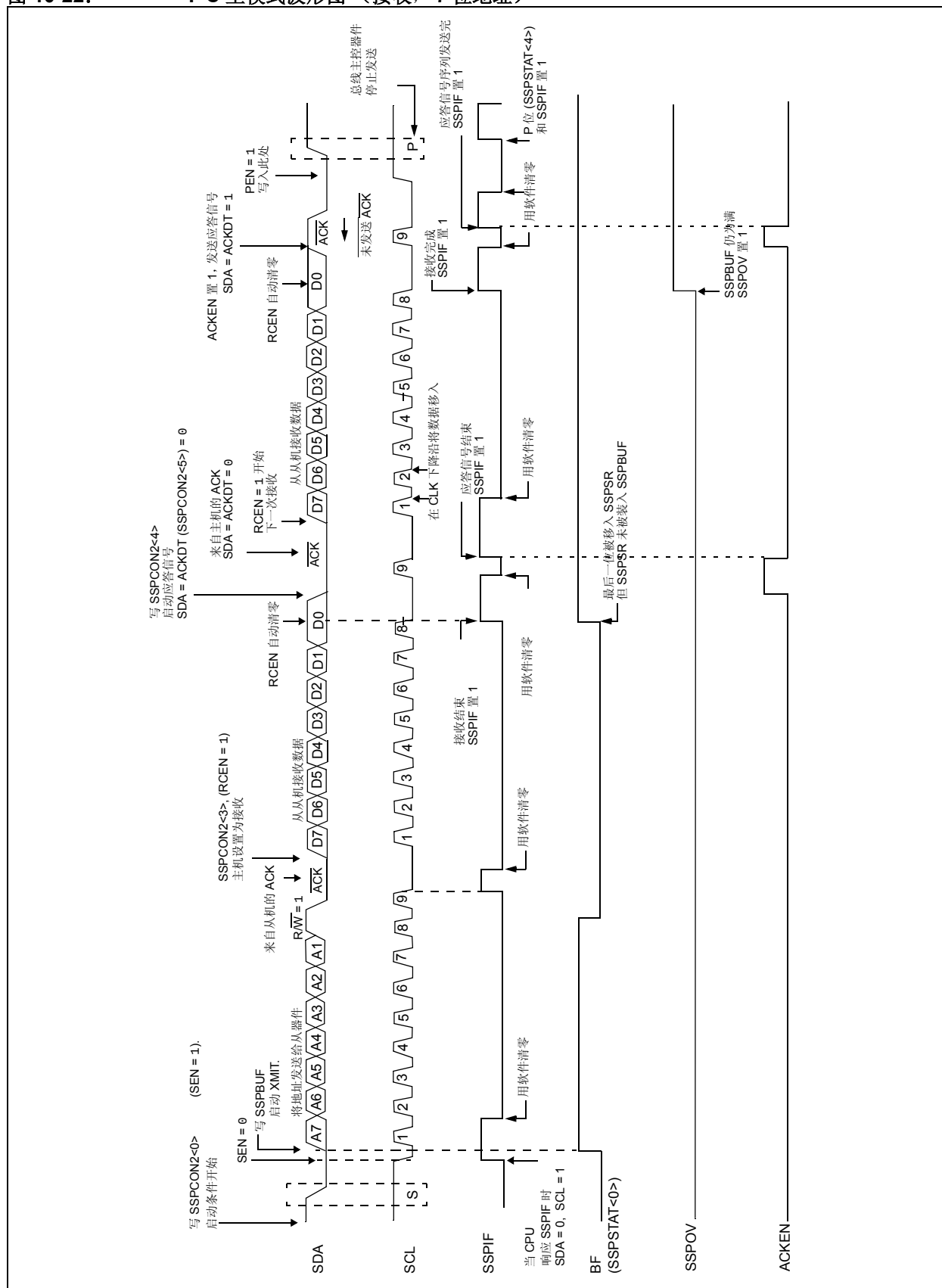
10.4.11.3 写冲突状态标志位 WCOL

如果在接收进行时（即 SSPSR 仍在移入数据字节）又对 SSPBUF 进行写操作，则 WCOL 被置 1，缓冲器内容不变（未发生写操作）。

图 10-21: I²C 主模式波形图 (发送, 7 位或 10 位地址)



10-22:



PIC16F7X7

10.4.12 应答序列时序

将应答使能位 **ACKEN** (**SSPCON2<4>**) 置 1, 即可使能应答序列。当该位被置 1 时, **SCL** 引脚被拉低, 应答数据位的内容出现在 **SDA** 引脚上。若用户希望产生一个应答, **ACKDT** 位应被清零。否则应在应答序列开始前将 **ACKDT** 位置 1。波特率发生器进行一个翻转计数周期 (**TBRG**) 的计数, 随后 **SCL** 引脚被释放 (拉至高电平)。当 **SCL** 引脚被采样为高电平时 (时钟仲裁), 波特率发生器进行一个 **TBRG** 周期的计数, **SCL** 引脚被拉低。此后, **ACKEN** 位自动清零, 波特率发生器关闭, **MSSP** 模块进入空闲模式 (图 10-23)。

10.4.12.1 写冲突状态标志 **WCOL**

当应答序列进行中时, 如果写 **SSPBUF**, **WCOL** 将被置 1, 而缓冲器的内容不变 (未发生写入操作)。

10.4.13 停止状态时序

将停止状态使能位 **PEN** (**SSPCON2<2>**) 置 1, 可在接收 / 发送结束后在 **SDA** 引脚上发出停止位。在接收 / 发送结束后, **SCL** 在第 9 个时钟下降沿之后保持低电平。当 **PEN** 位置 1, 主机将 **SDA** 线置为低电平。当 **SDA** 被采样为低电平时, 波特率发生器被重新装入值并递减计数至 0。当波特率发生器溢出时, **SCL** 引脚被拉到高电平。一个 **TBRG** (波特率发生器翻转周期) 之后, **SDA** 引脚被重新拉高。当 **SDA** 引脚被采样为高电平且 **SCL** 也是高电平时, **P** 位 (**SSPSTAT<4>**) 置 1。一个 **TBRG** 之后, **PEN** 位被清零, 同时 **SSPIF** 位置 1 (图 10-24)。

10.4.13.1 写冲突状态标志 **WCOL**

当停止序列进行中时, 如果写 **SSPBUF**, **WCOL** 将被置 1, 而缓冲器的内容不变 (未发生写入操作)。

图 10-23: 应答时序图

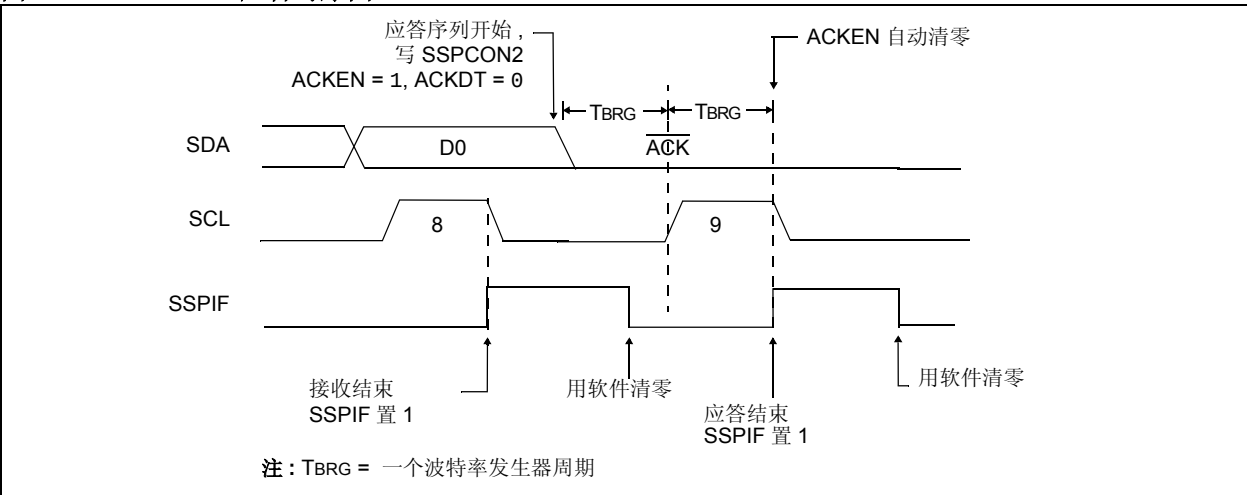
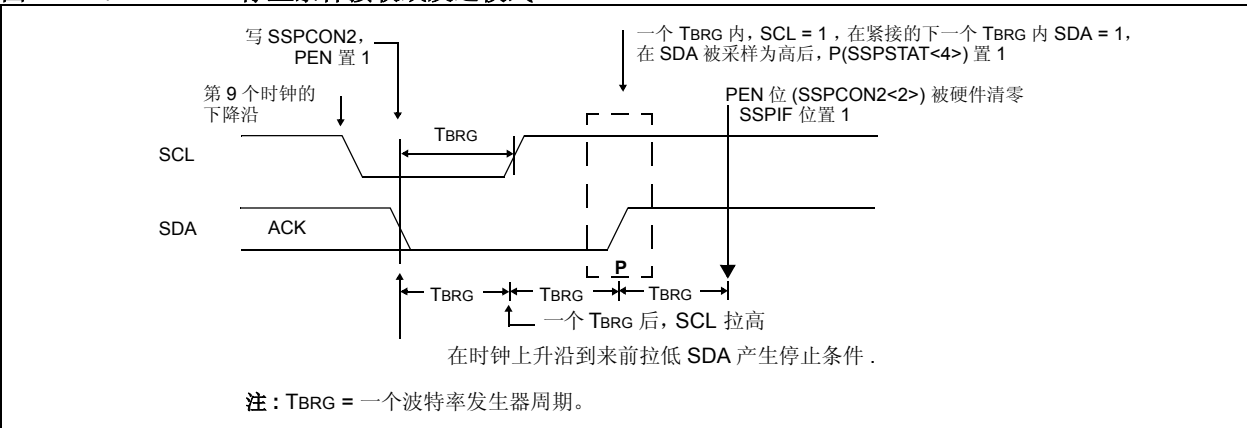


图 10-24: 停止条件接收或发送模式



10.4.14 休眠操作

在休眠模式下， I^2C 模块能够接收地址或数据。当地址匹配或传送完一个完整的字节后，如果 MSSP 中断使能，将唤醒 CPU。

10.4.15 复位的影响

复位操作会关闭 MSSP 模块并停止当前的数据传输。

10.4.16 多主模式

在多主模式下，利用检测起始条件（START）和停止条件（STOP）产生中断，可以判断总线何时空闲。在复位或关闭 MSSP 模块时，停止位（P）和起始位（S）位清零。当停止位 P（SSPSTAT<4>）置 1 时得到 I^2C 总线的控制权，否则总线空闲且 P 位和 S 位均被清零。当总线忙碌时使能 SSP 中断，将在检测到停止条件时产生中断。

在多主模式操作中，必须对 SDA 线进行仲裁检测以判断信号电平是否是所期望的输出电平。该检测由硬件完成，结果放在 BCLIF 位中。

以下状态会失去仲裁：

- 地址传输
- 数据传输
- 起始状态
- 重复起始条件
- 应答条件

10.4.17 多主通信、总线冲突和总线仲裁

多主模式是由总线仲裁来支持的。当主机输出地址 / 数据到 SDA 引脚时，如果主机通过使 SDA 悬空为高来输出“1”而另一个主机输出“0”到 SDA 线上，就会发生总线仲裁。当 SCL 引脚悬空为高电平时，SDA 线上的数据电平应保持稳定。如果 SDA 上期望的数据是“1”而实际采样到的数据是“0”，则发生了总线冲突。主机将总线冲突中断标志 BCLIF 置 1，并将 I^2C 端口复位到空闲状态（图 10-25）。

如果在传送过程中发生总线冲突，传送将被中止，BF 标志位清零，SDA 和 SCL 被置高，SSPBUF 可被写入。当执行完总线冲突中断服务程序之后，如果 I^2C 总线处于空闲状态，用户可通过发送一个起始信号恢复通信。

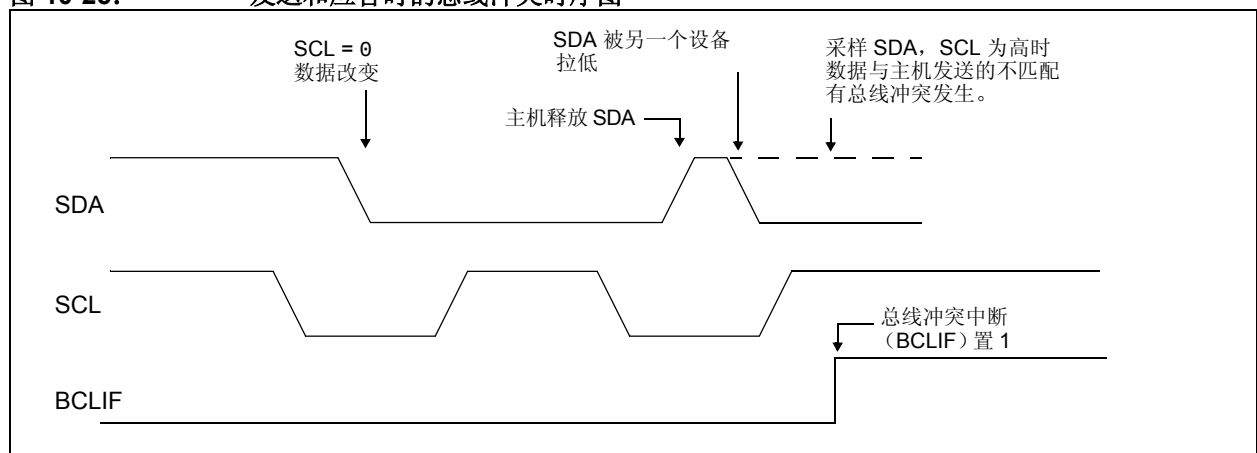
如果在起始、重复起始、停止或应答条件的执行过程中发生总线冲突，则这些条件被中止，SDA 和 SCL 被置高，SSPCON2 寄存器中相应的控制位被清零。当执行完总线冲突中断服务程序之后，如果 I^2C 总线处于空闲状态，用户可通过发送一个起始信号恢复通信。

主机将继续监视 SDA 和 SCL 引脚，如果出现停止状态，SSPIF 位将被置 1。

无论总线冲突时发送是否结束，写入 SSPBUF 都会启动第一位数据的传送。

在多主模式下，利用检测起始和停止条件产生中断，可以判断总线何时空闲。SSPSTAT 寄存器中的 P 位置 1 时得到 I^2C 总线的控制权，否则总线空闲且 S 和 P 位清零。

图 10-25: 发送和应答时的总线冲突时序图



PIC16F7X7

10.4.17.1 起始条件下的总线冲突

起始条件期间，以下事件将导致总线冲突：

- a) 在起始条件开始时 SDA 或 SCL 被采样到低电平（图 10-26）；
- b) SDA 被置低之前 SCL 采样到低电平（图 10-27）。

起始条件期间，SDA 和 SCL 引脚都被监视。

如果 SDA 引脚或 SCL 引脚已经是低电平，那么将发生以下所有事件：

- 启动条件被中止
- BCLIF 标志置 1
- MSSP 模块复位到空闲状态（图 10-26）

起始条件始于 SDA 和 SCL 引脚被置高时。当 SDA 引脚被采样为高电平时，波特率发生器装入 SSPADD<6:0>的值并递减计数至 0。如果在 SDA 为高时 SCL 被采样到低电平，则发生总线冲突，因为它假定另一台主机在起始条件下试图发送一个数据“1”。

如果 SDA 在该计数期间内被采样为低电平，则 BRG 复位，同时 SDA 线提早置为低电平（图 10-28）。然而，如果 SDA 引脚采样为“1”，SDA 引脚将在 BRG 计数完之后被置为低电平。接着，波特率发生器被重新装入值并递减计数至 0。在此期间，如果 SCL 引脚被采样为“0”，则不发生总线冲突。在 BRG 计数结束时，SCL 引脚被置为低电平。

注： 在起始条件下不会发生总线冲突的原因是两个主机不可能精确地在同一时刻发出启动信号。即，一个主机总在另一个主机之前将 SDA 置低。这种情况不会引起总线冲突，因为必须允许两个主机对起始条件后的首个地址进行仲裁。如果地址相同，则必须允许继续对数据部分、重复起始条件和停止条件进行仲裁。

图 10-26: 起始条件下总线冲突时序图（仅限 SDA）

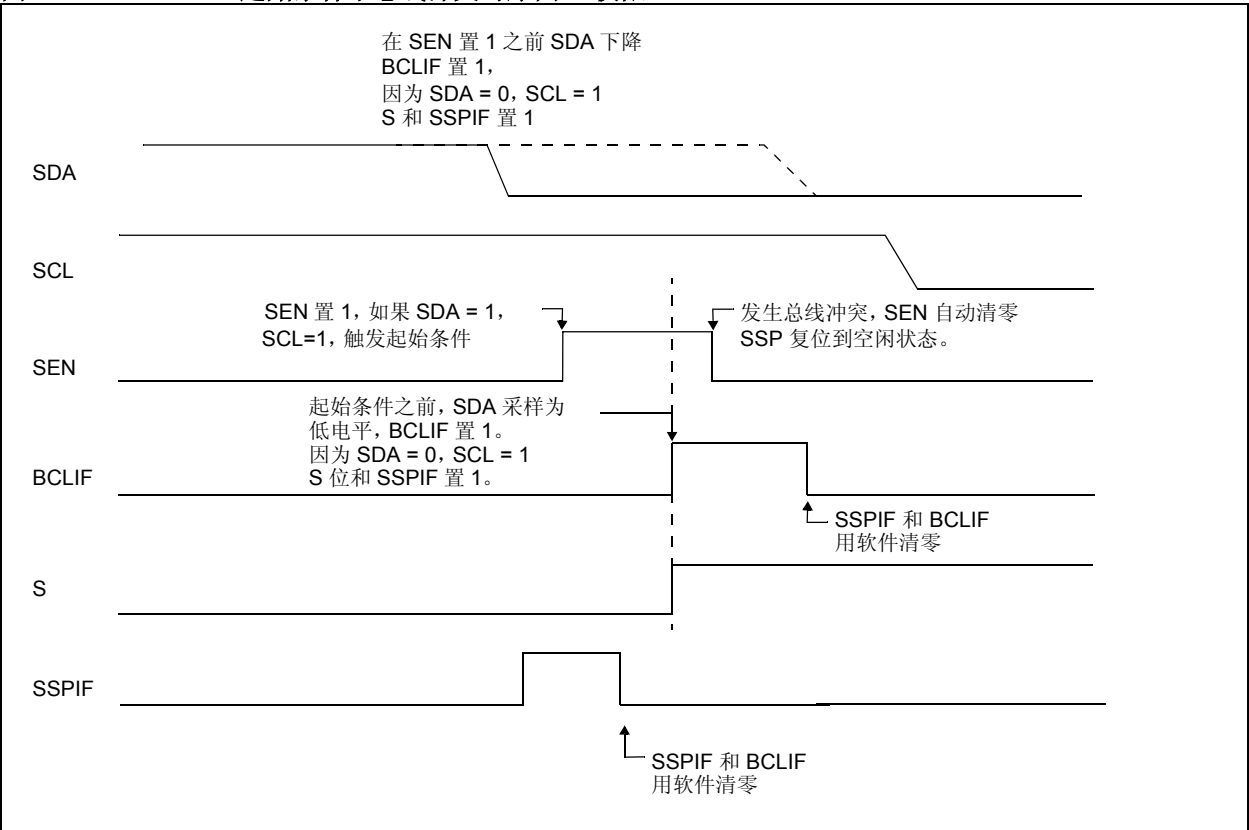


图 10-27: 起始条件下的总线冲突时序图 (SCL = 0)

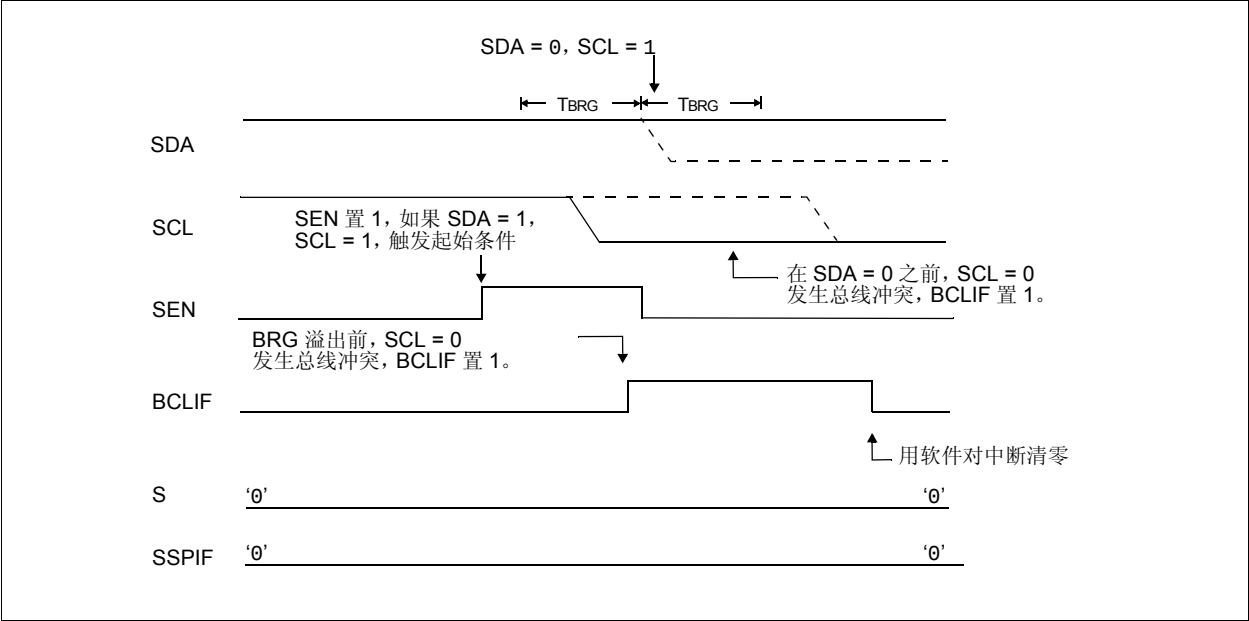
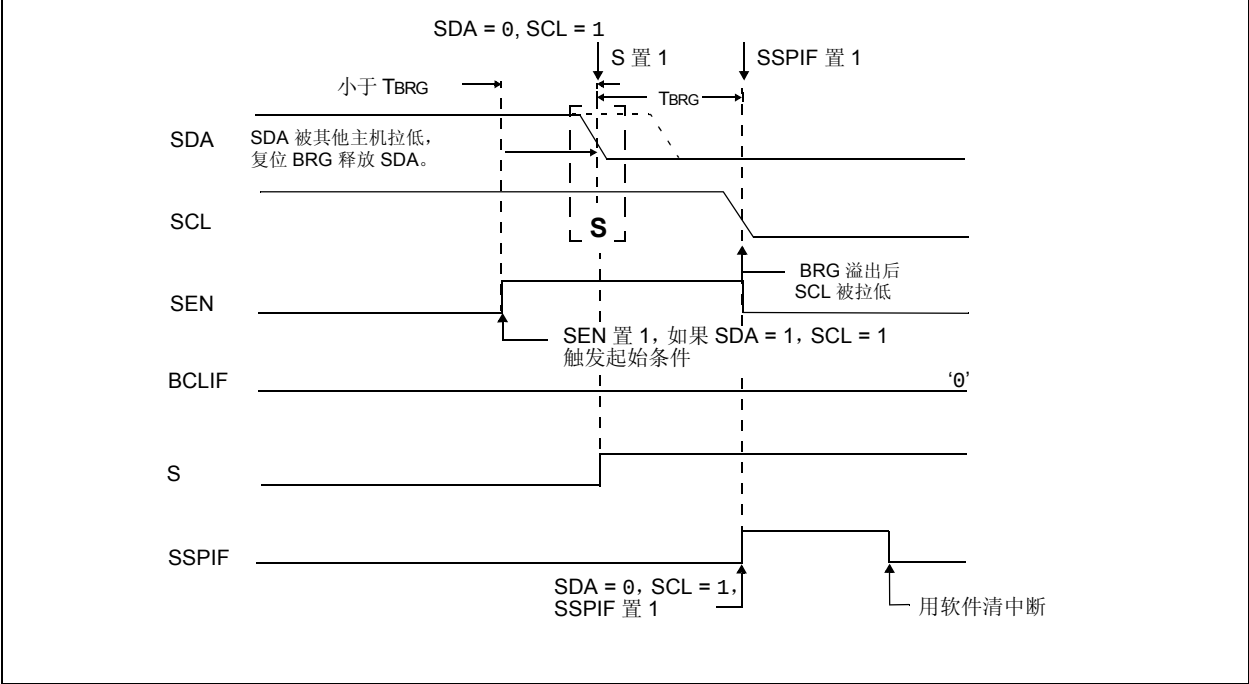


图 10-28: 起始条件下由 SDA 仲裁引起的 BRG 复位时序图



PIC16F7X7

10.4.17.2 重复起始条件的总线冲突

重复起始条件下，以下事件将导致总线冲突：

- 在 SCL 由低电平变为高电平的过程中，在 SDA 上采样到低电平；
- 在 SDA 被置位低电平之前，SCL 变为低电平，表明另一主机正试图发送一个数据“1”。

当用户释放 SDA 且允许该引脚悬空为高电平时，BRG 装入 SSPADD<6:0> 中的值并递减计数至 0，接着 SCL 引脚被释放为高电平。当 SCL 被采样为高电平时，对 SDA 引脚进行采样。

如果 SDA 是低电平，则发生总线冲突（即另一个主机正试图传送一个数据“0”，见图 10-29）。如果 SDA 被采样为高电平，BRG 被重新装入值并开始计数。如果 SDA 在 BRG 溢出前从高电平变为低电平，则不会发生总线冲突，因为两个主机不可能精确地在同一时刻将 SDA 置低。

如果 SCL 在 BRG 溢出且 SDA 变低之前就从高电平变为低电平，那么将发生总线冲突。这种情况表明另一个主机在重复起始条件下正试图发送一个数据“1”（图 10-30）。

如果在 BRG 溢出后 SCL 和 SDA 仍为高电平，那么 SDA 引脚被拉低，BRG 重新装入值并开始计数。在计数结束时，无论 SCL 引脚状态如何，SCL 引脚都被拉低，重复起始条件结束。

图 10-29: 重复起始条件下总线冲突时序图（情形 1）

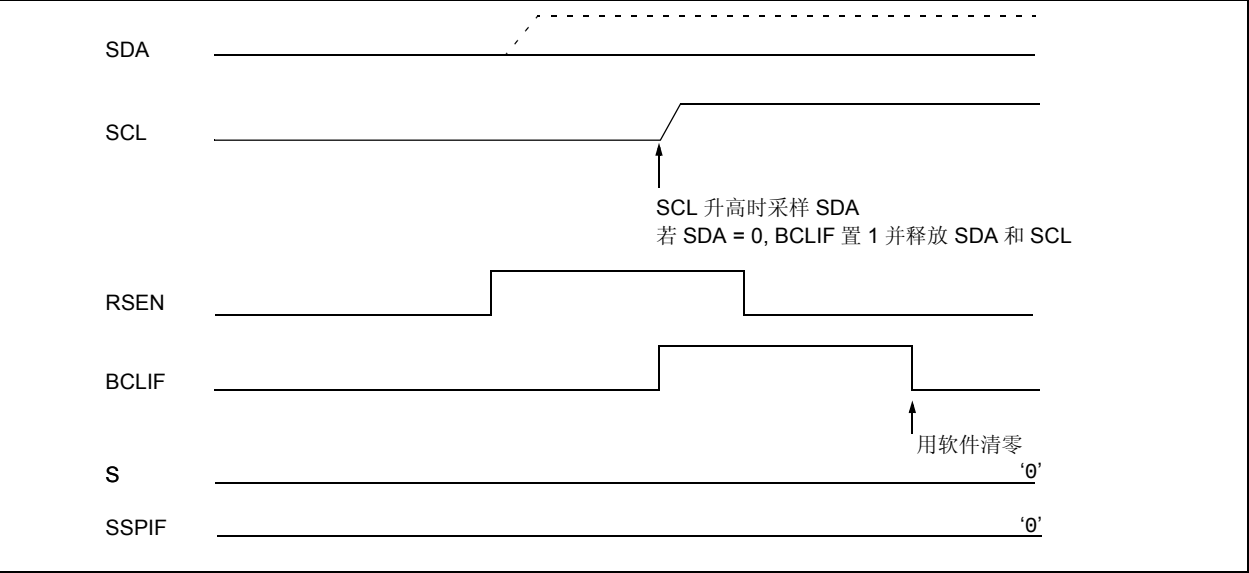
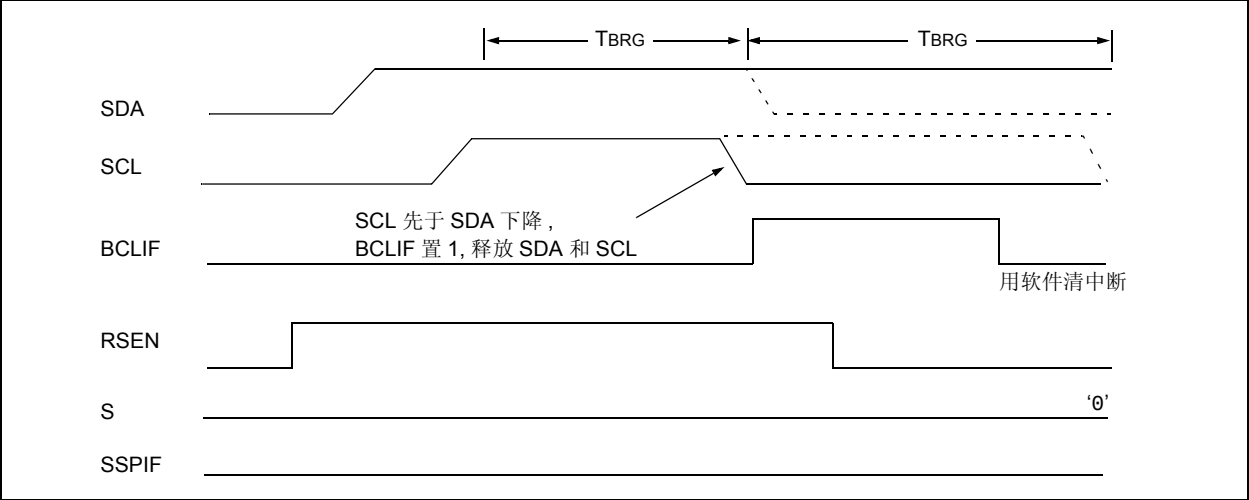


图 10-30: 重复起始条件下总线冲突时序图（情形 2）



10.4.17.3 停止条件期间的总线冲突

停止条件期间以下事件将导致总线冲突：

- a) SDA 已经被置高和允许悬空为高电平之后，SDA 在 BRG 溢出之后被采样到低电平；
- b) SCL 引脚被置高之后，SCL 在 SDA 变成高电平之前被采样到低电平。

停止条件始于 SDA 被设置为低电平时。当 SDA 被采样为低电平时，SCL 引脚允许悬空。当引脚被采样为高时（时钟仲裁），波特率发生器装入 SSPADD<6:0> 中的值并递减计数到 0。在 BRG 溢出后，对 SDA 采样。如果 SDA 被采样为低电平，则发生总线冲突。这是因为另一个主机正试图发送一个数据 “0”（图 10-31）。SCL 引脚在 SDA 被允许悬空为高前被采样到低电平，也会发生总线冲突。这是另一主机正试图发送一个数据 “0” 的又一种情况（图 10-32）。

图 10-31: 停止条件下的总线冲突时序图（情形 1）

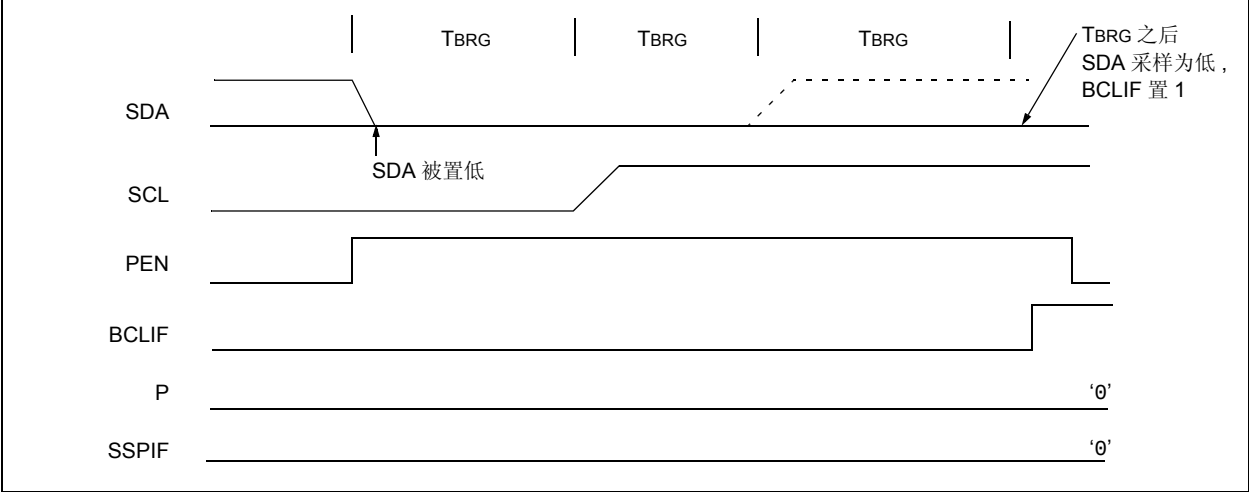
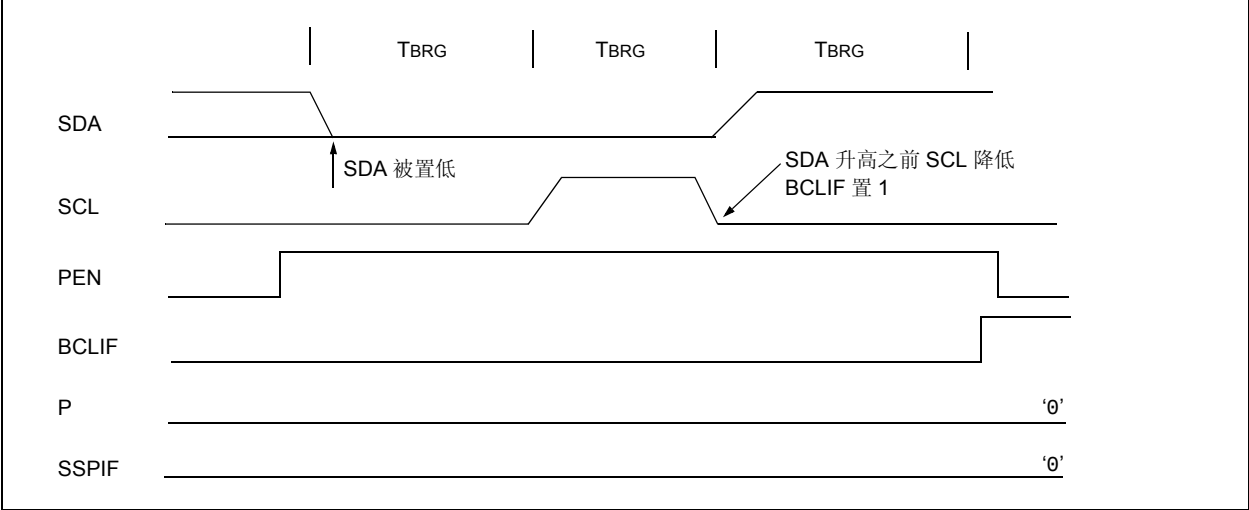


图 10-32: 停止条件下的总线冲突时序图（情形 2）



PIC16F7X7

注:

11.0 可寻址通用同步 / 异步收发器 (USART)

通用同步 / 异步收发器 (USART) 模块是两种串行 I/O 模块之一 (USART 也称作串行通信接口或 SCI)。USART 可配置为与 CRT 终端和个人计算机等外设进行通信的全双工异步通信系统, 也可配置为与 A/D 或 D/A 集成电路、串行 EEPROM 等通信的半双工同步通信系统。

USART 可以配置为以下几种模式:

- 异步 (全双工)
- 同步——主模式 (半双工)
- 同步——从模式 (半双工)

欲将 RC6/TX/CK 和 RC7/RX/DT 分别设置成通用异步收发器, 必须先把 SPEN 位 (RCSTA<7>) 和 TRISC<7:6> 置 1。

USART 模块还具有使用 9 位地址检测的多处理器通信能力。

寄存器 11-1: TXSTA: 发送状态和控制寄存器 (地址 98h)

	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	R-1	R/W-0
	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D
	bit 7							bit 0
bit 7	CSRC: 时钟源选择位 <u>异步模式:</u> 无关位。 <u>同步模式:</u> 1 = 主模式 (由内部 BRG 产生时钟) 0 = 从模式 (由外部提供时钟信号)							
bit 6	TX9: 9 位数据发送使能位 1 = 选择 9 位数据发送 0 = 选择 8 位数据发送							
bit 5	TXEN: 发送使能位 1 = 允许发送 0 = 关闭发送 注: 在同步模式下 SREN/CREN 位可覆盖 TXEN 位。							
bit 4	SYNC: USART 模式选择位 1 = 同步模式 0 = 异步模式							
bit 3	未使用: 读作 0							
bit 2	BRGH: 高速波特率使能位 <u>异步模式:</u> 1 = 高速 0 = 低速 <u>同步模式:</u> 无关位。							
bit 1	TRMT: 发送移位寄存器状态位 1 = TSR 空 0 = TSR 满							
bit 0	TX9D: 发送数据的第 9 位, 可作为奇偶校验位							

图注:

R = 可读位 W = 可写位 U = 未使用, 读作 0
- n = 上电复位值 “1” = 该位被置 1 “0” = 该位被清零 x = 不确定

PIC16F7X7

寄存器 11-2: **RCSTA: 接收状态和控制寄存器 (地址 18h)**

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R-0	R-0	R-x
SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D
bit 7							bit 0

- bit 7 **SPEN:** 串行口使能位
1 = 允许串行口操作 (将 RC7/RX/DT 和 RC6/TX/CK 配置成串行口引脚)
0 = 禁止串行口工作
- bit 6 **RX9:** 9 位数据接收使能位
1 = 选择接收 9 位数据
0 = 选择接收 8 位数据
- bit 5 **SREN:** 单字节接收使能位
异步模式:
无关位。
同步—主模式:
1 = 允许接收单字节
0 = 禁止接收单字节
接收完成后该位即被清零。
同步—从模式:
无关位。
- bit 4 **CREN:** 连续接收使能位
异步模式:
1 = 允许连续接收
0 = 禁止连续接收
同步模式:
1 = 允许连续接收直到 CREN 位被清零为止 (CREN 位可覆盖 SREN 位)
0 = 禁止连续接收
- bit 3 **ADDEN:** 地址检测使能位
异步 9 位方式 (RX9 = 1):
1 = 允许地址检测, 允许中断并且当 RSR<8> 被置 1 时读接收缓冲器的值
0 = 禁止地址检测, 接收所有字节, 第 9 位可用作奇偶校验位
- bit 2 **FERR:** 帧错误标志位
1 = 帧错误 (读 RCREG 寄存器可将该位更新并且准备接收下一个有效位)
0 = 无帧错误
- bit 1 **OERR:** 溢出错误标志位
1 = 有溢出错误 (清零 CREN 位可将此位清零)
0 = 无溢出错误
- bit 0 **RX9D:** 接收数据的第 9 位 (可作奇偶校验位, 但是必须由用户固件计算)

图注:

R = 可读位

W = 可写位

U = 未使用, 读作 0

- n = 上电复位值

“1” = 该位被置 1

“0” = 该位被清零

x = 不确定

11.1 USART 波特率发生器（BRG）

USART 带有一个 8 位的波特率发生器（BRG），支持 USART 的同步方式和异步模式。SPBRG 寄存器控制独立的 8 位定时器的周期。在异步模式下，BRGH 位（TXSTA<2>）也被用来控制波特率。在同步模式下，BRGH 位被忽略。表 11-1 给出在主模式下（内部时钟）不同 USART 模式的波特率计算公式。

给出所需的波特率值和时钟频率 Fosc，就可用表 11-1 中的公式 计算出 SPBRG 寄存器中应该写入的最接近的初值，并可由此计算出波特率的误差。

由于在某些情况下公式（= Fosc/（16（X + 1））可减小波特率误差，因此使用高波特率（BRGH = 1）具有一定的优越性，即使所需波特率较低。

向波特率寄存器 SPBRG 写入一个新值会使 BRG 定时器复位（或清零）。由此可保证波特率发生器 BRG 不需要等到计时器溢出后才可输出新的波特率。

11.1.1 采样

RC7/RX/DT 引脚上的数据被采样三次，通过三中取二的逻辑检测电路来判断 RX 引脚上的电平是高电平还是低电平。

表 11-1: 波特率公式

SYNC	BRGH = 0（低速）	BRGH = 1（高速）
0	（异步）波特率 = Fosc/（64（X + 1））	波特率 = Fosc/（16（X + 1）） N/A
1	（同步）波特率 = Fosc/（4（X + 1））	

X 为 SPBRG 寄存器的值（0 到 255）

表 11-2: 与波特率发生器有关的寄存器

地址	寄存器	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 复位值	其他 复位值
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 - 010	0000 - 010
18h	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
99h	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

图注： x = 不确定， - = 未使用，读作 0。阴影部分表示 BRG 未用。

PIC16F7X7

表 11-3: 异步模式下的波特率 (BRGH = 0)

波特率 (K)	Fosc = 20 MHz			Fosc = 16 MHz			Fosc = 10 MHz		
	波特率 (K)	% 误差	SPBRG 值 (十进制)	波特率 (K)	% 误差	SPBRG 值 (十进制)	波特率 (K)	% 误差	SPBRG 值 (十进制)
0.3	-	-	-	-	-	-	-	-	-
1.2	1.221	1.75	255	1.202	0.17	207	1.202	0.17	129
2.4	2.404	0.17	129	2.404	0.17	103	2.404	0.17	64
9.6	9.766	1.73	31	9.615	0.16	25	9.766	1.73	15
19.2	19.531	1.72	15	19.231	0.16	12	19.531	1.72	7
28.8	31.250	8.51	9	27.778	3.55	8	31.250	8.51	4
33.6	34.722	3.34	8	35.714	6.29	6	31.250	6.99	4
57.6	62.500	8.51	4	62.500	8.51	3	52.083	9.58	2
高	1.221	-	255	0.977	-	255	0.610	-	255
低	312.500	-	0	250.000	-	0	156.250	-	0

波特率 (K)	Fosc = 4 MHz			Fosc = 3.6864 MHz		
	波特率 (K)	% 误差	SPBRG 值 (十进制)	波特率 (K)	% 误差	SPBRG 值 (十进制)
0.3	0.300	0	207	0.3	0	191
1.2	1.202	0.17	51	1.2	0	47
2.4	2.404	0.17	25	2.4	0	23
9.6	8.929	6.99	6	9.6	0	5
19.2	20.833	8.51	2	19.2	0	2
28.8	31.250	8.51	1	28.8	0	1
33.6	-	-	-	-	-	-
57.6	62.500	8.51	0	57.6	0	0
高	0.244	-	255	0.225	-	255
低	62.500	-	0	57.6	-	0

表 11-4: 异步模式下的波特率 (BRGH = 1)

波特率 (K)	Fosc = 20 MHz			Fosc = 16 MHz			Fosc = 10 MHz		
	波特率 (K)	% 误差	SPBRG 值 (十进制)	波特率 (K)	% 误差	SPBRG 值 (十进制)	波特率 (K)	% 误差	SPBRG 值 (十进制)
0.3	-	-	-	-	-	-	-	-	-
1.2	-	-	-	-	-	-	-	-	-
2.4	-	-	-	-	-	-	2.441	1.71	255
9.6	9.615	0.16	129	9.615	0.16	103	9.615	0.16	64
19.2	19.231	0.16	64	19.231	0.16	51	19.531	1.72	31
28.8	29.070	0.94	42	29.412	2.13	33	28.409	1.36	21
33.6	33.784	0.55	36	33.333	0.79	29	32.895	2.10	18
57.6	59.524	3.34	20	58.824	2.13	16	56.818	1.36	10
高	4.883	-	255	3.906	-	255	2.441	-	255
低	1250.000	-	0	1000.000	-	0	625.000	-	0

波特率 (K)	Fosc = 4 MHz			Fosc = 3.6864 MHz		
	波特率 (K)	% 误差	SPBRG 值 (十进制)	波特率 (K)	% 相误差	SPBRG 值 (十进制)
0.3	-	-	-	-	-	-
1.2	1.202	0.17	207	1.2	0	191
2.4	2.404	0.17	103	2.4	0	95
9.6	9.615	0.16	25	9.6	0	23
19.2	19.231	0.16	12	19.2	0	11
28.8	27.798	3.55	8	28.8	0	7
33.6	35.714	6.29	6	32.9	2.04	6
57.6	62.500	8.51	3	57.6	0	3
高	0.977	-	255	0.9	-	255
低	250.000	-	0	230.4	-	0

表 11-5: INTRC 异步模式下的波特率 (BRGH = 0)

波特率 (K)	Fosc = 8 MHz			Fosc = 4 MHz			Fosc = 2 MHz			Fosc = 1 MHz		
	波特率 (K)	% 误差	SPBRG 值 (十进制)	波特率 (K)	% 误差	SPBRG 值 (十进制)	波特率 (K)	% 误差	SPBRG 值 (十进制)	波特率 (K)	% 误差	SPBRG 值 (十进制)
0.3	NA	—	—	0.300	0	207	0.300	0	103	0.300	0	51
1.2	1.202	+0.16	103	1.202	+0.16	51	1.202	+0.16	25	1.202	+0.16	12
2.4	2.404	+0.16	51	2.404	+0.16	25	2.404	+0.16	12	2.232	-6.99	6
9.6	9.615	+0.16	12	8.929	-6.99	6	10.417	+8.51	2	NA	—	—
19.2	17.857	-6.99	6	20.833	+8.51	2	NA	—	—	NA	—	—
28.8	31.250	+8.51	3	31.250	+8.51	1	31.250	+8.51	0	NA	—	—
38.4	41.667	+8.51	2	NA	—	—	NA	—	—	NA	—	—
57.6	62.500	+8.51	1	62.500	8.51	0	NA	—	—	NA	—	—

表 11-6: INTRC 异步模式下的波特率 (BRGH = 1)

波特率 (K)	Fosc = 8 MHz			Fosc = 4 MHz			Fosc = 2 MHz			Fosc = 1 MHz		
	波特率 (K)	% 误差	SPBRG 值 (十进制)	波特率 (K)	% 误差	SPBRG 值 (十进制)	波特率 (K)	% 误差	SPBRG 值 (十进制)	波特率 (K)	% 误差	SPBRG 值 (十进制)
0.3	NA	—	—	NA	—	—	NA	—	—	0.300	0	207
1.2	NA	—	—	1.202	+0.16	207	1.202	+0.16	103	1.202	+0.16	51
2.4	2.404	+0.16	207	2.404	+0.16	103	2.404	+0.16	51	2.404	+0.16	25
9.6	9.615	+0.16	51	9.615	+0.16	25	9.615	+0.16	12	8.929	-6.99	6
19.2	19.231	+0.16	25	19.231	+0.16	12	17.857	-6.99	6	20.833	+8.51	2
28.8	29.412	+2.12	16	27.778	-3.55	8	31.250	+8.51	3	31.250	+8.51	1
38.4	38.462	+0.16	12	35.714	-6.99	6	41.667	+8.51	2	NA	—	—
57.6	55.556	-3.55	8	62.500	+8.51	3	62.500	+8.51	1	62.500	+8.51	0

按照以下一些步骤设置异步发送模式：

1. 选择适当的波特率，对SPBRG进行初始化。如果要求高速波特率，置 BRGH = 1（第 11.1 节“USART 波特率发生器（BRG）”）。
2. 置 SYNC = 0 和 SPEN = 1，使其工作在异步串行口模式。
3. 若需要中断，TXIE = 1。
4. 若需要传送 9 位数据，置 TX9 = 1。
5. 置 TXEN = 1，使 USART 工作在发送模式，这也会使 TXIF 被置 1。
6. 若选择发送 9 位数据，第 9 位数据应该写入 TX9D 位。
7. 将数据装入 TXREG 缓冲器（启动发送）。
8. 如果使用中断，请确保 INTCON 寄存器的 GIE 和 PEIE（位 7 和 6）置 1。

图 11-2: 异步主控发送

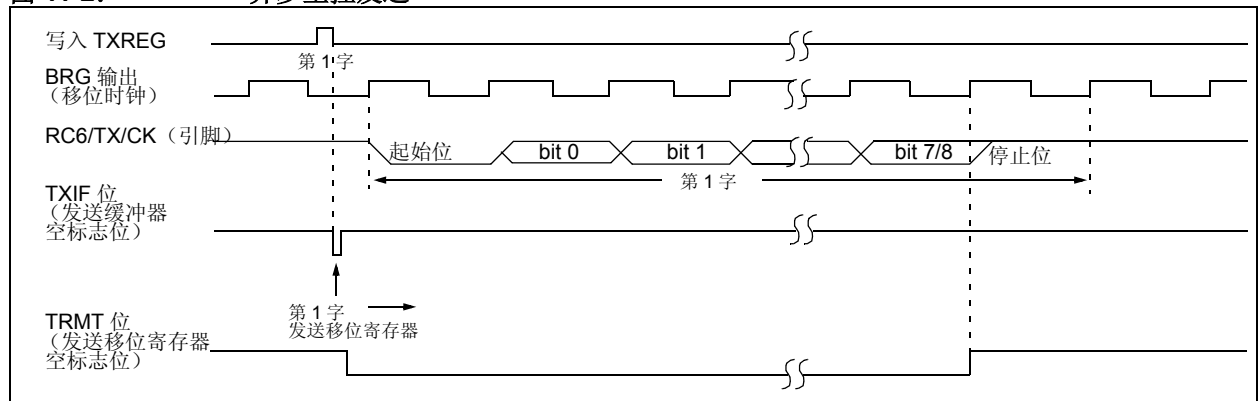


图 11-3: 异步主控发送（背靠背方式）

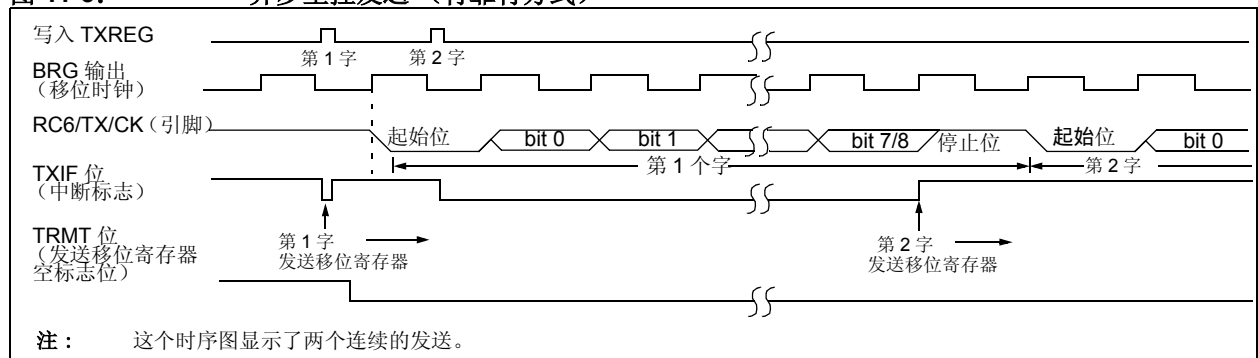


表 11-7: 与异步发送相关的寄存器

地址	寄存器	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 复位值	其他复位值
0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	R0IF	0000 000x	0000 000u
0Ch	PIR1	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18h	RCSTA	SPEN	RX9	SREN	CREN	—	FERR	OERR	RX9D	0000 -00x	0000 -00x
19h	TXREG	USART 发送寄存器								0000 0000	0000 0000
8Ch	PIE1	PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010
99h	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

图注：x = 未知，- = 未使用，读作 0，阴影部分在异步发送中未使用。

注 1：PSPIE 和 PSPIF 位在 28 引脚封装中为保留位，始终保持这些位为 0。

按照以下步骤设置异步接收模式：

1. 选择适当的波特率对 SPBRG 寄存器进行初始化，如果要求高速波特率，置 BRGH = 1（第 11.1 节“USART 波特率发生器（BRG）”）；

2. 置 SYNC = 0 和 SPEN = 1，使其工作在异步串行口模式；

3. 若需要中断，置 RCIE = 1；

4. 如果需要接收 9 位数据，置 RX9 = 1；

5. 置 CREN = 1，使 USART 工作在接收状态；
6. 当接收完成后，中断标志位 RCIF 被置 1，如果 RCIE = 1，便产生中断；

7. 读 RCSTA 寄存器获取第 9 位数据（如果使能接收 9 位数据），并判断在接收操作中是否发生错误；

8. 读 RCREG 寄存器中接收到的 8 位数据；

9. 如果发生某种接收错误，通过把 CREN 清零以清除错误；

10. 如果使用中断方式，请确保 INTCON 寄存器的 GIE 和 PEIE（第 7 位和第 6 位）被置 1。

表 11-8: 与异步接收相关的寄存器

地址	寄存器	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 复位值	其他 复位值
0Bh, 8Bh, 10Bh,18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	R0IF	0000 000x	0000 000u
0Ch	PIR1	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18h	RCSTA	SPEN	RX9	SREN	CREN	—	FERR	OERR	RX9D	0000 -00x	0000 -00x
1Ah	RCREG	USART 接收寄存器								0000 0000	0000 0000
8Ch	PIE1	PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010
99h	SPBRG	波特率发生器								0000 0000	0000 0000

图注： x = 不确定， - = 未使用，读作 0，阴影部分在异步接受中未用。

注 1： PSPIE 和 PSPIF 位在 28 引脚封装中未用，始终保持这些位为 0。

PIC16F7X7

11.2.3 设置带地址检测的 9 位接收模式

按照以下步骤设置带地址检测的异步接收模式：

- 选择适当的波特率，对 SPBRG 寄存器进行初始化。如果要求使高速波特率，置 BRGH = 1；
- 置 SYNC = 0 且 SPEN = 1，使其工作在异步串行口工作模式；
- 若需要中断，置 RCIE = 1；
- 置 RX9 = 1，允许 9 位数据接收模式；
- ADDEN 置 1，允许地址检测；
- 置 CREN = 1，使 USART 工作在接收器方式；

- 当接收完成后，中断标志位 RCIF 被置 1，如果 RCIE = 1，便产生中断；
- 读 RCSTA 寄存器获取第 9 位数据并判断在接收操作中是否发生错误；
- 读取 RCREG 寄存器中接收到的 8 位数据以判断器件是否被寻址；
- 如果发生某种接收错误，通过将 CREN 位清零以清除错误；
- 如果器件已被寻址，将 ADDEN 清零，允许数据字节和地址字节读入接收缓冲器，同时中断 CPU。

图 11-6: USART 接收结构框图

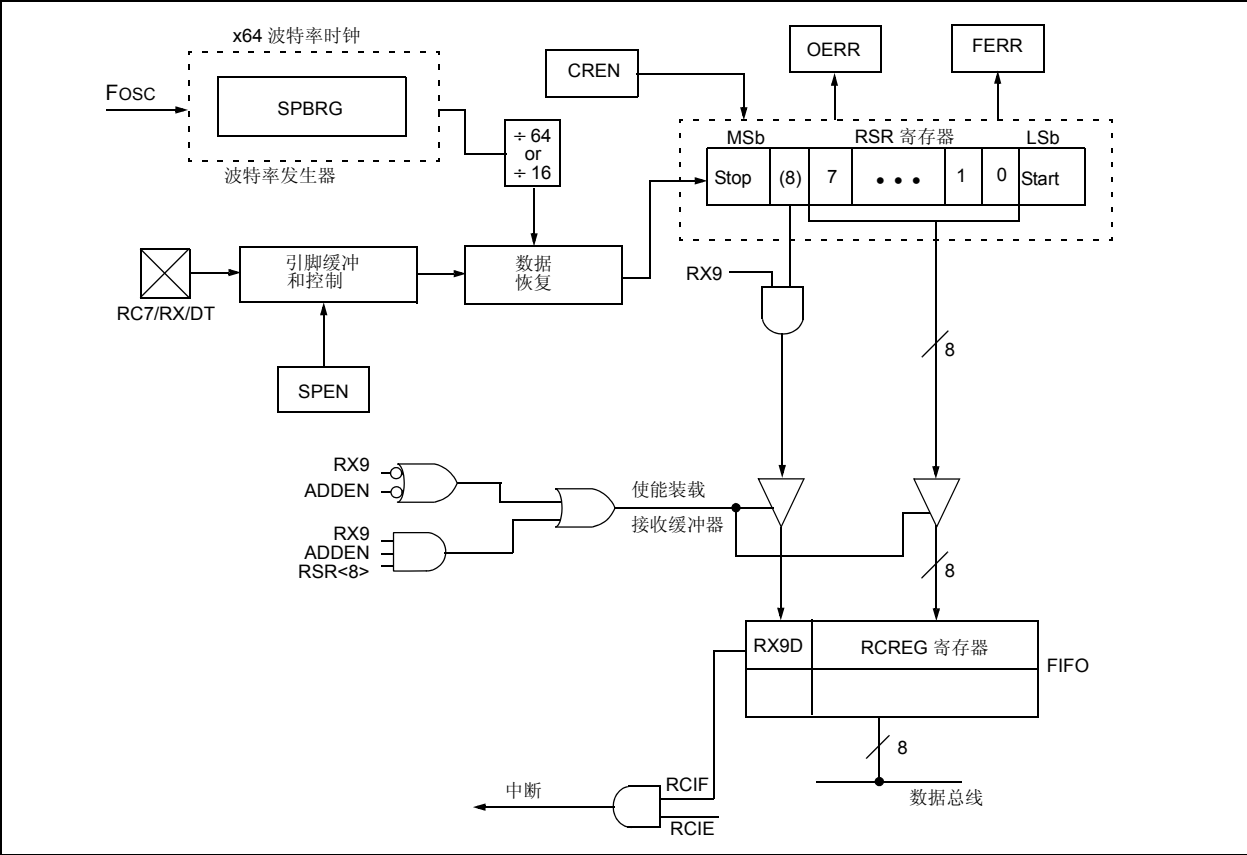


图 11-7：带地址检测的异步接收

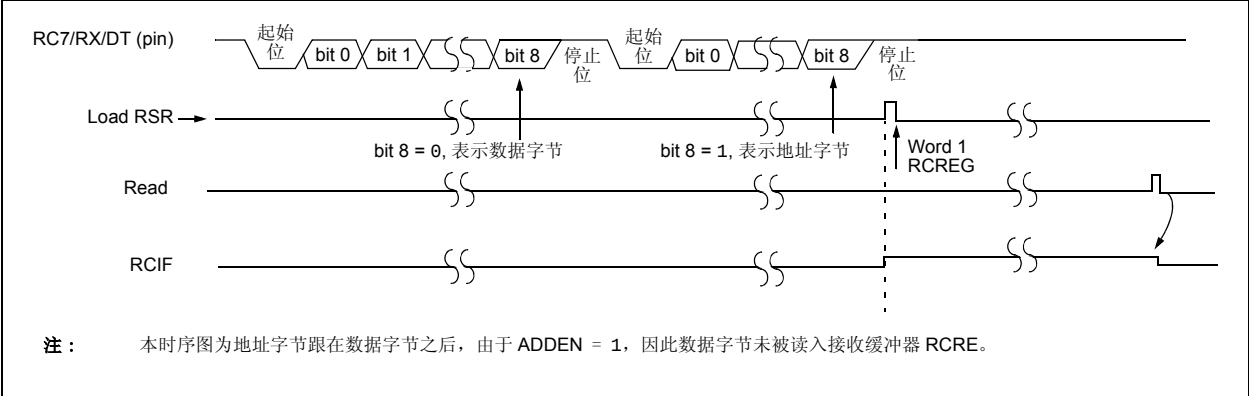


图 11-8：地址字节在前的异步接收

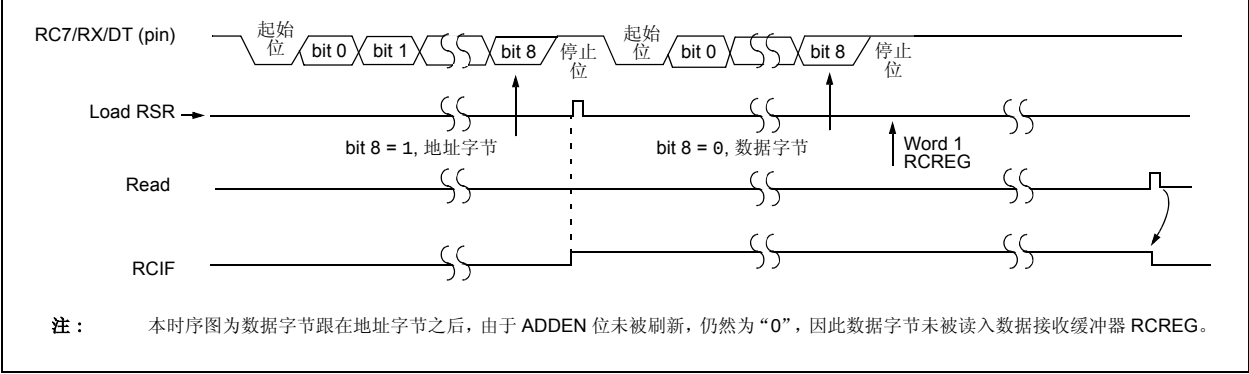


表 11-9：与异步接收相关的寄存器

地址	寄存器	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 复位值	其他 复位值
0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	R0IF	0000 000x	0000 000u
0Ch	PIR1	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18h	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
1Ah	RCREG	USART 接收寄存器								0000 0000	0000 0000
8Ch	PIE1	PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010
99h	SPBRG	波特率发生器								0000 0000	0000 0000

图注： x = 不确定， - = 未使用，读作 0，阴影部分在异步接收中未使用。

注 1： PSPIE 和 PSPIF 位在 28 引脚封装中未用，始终保持这些位为 0。

11.3 USART 同步主模式

在同步主模式下，数据的传输以半双工的方式进行（即发送和接收不同时进行）。在发送数据时接收数据被禁止，反之亦然。将 SYNC (TXSTA<4>) 置 1 就可以进入同步模式。另外，将使能位 SPEN (RCSTA<7>) 置 1，可以把 RC6/TX/CK 和 RC7/RX/DT I/O 引脚分别设定为 CK（时钟）和 DT（数据）线。主模式就意味着处理器在 CK 线上发送时钟信号。通过将 CSRC (TXSTA<7>) 置 1 可进入主模式。

11.3.1 USART 同步主控发送

USART 发送器的结构示意图见图 11-6。发送器的核心是串行发送移位寄存器 (TSR)。移位寄存器从读 / 写发送缓冲器 TXREG 获得数据。TXREG 中的数据是用户用软件装入的。在上一次装入值的最后一位被发送前，TSR 不能将 TXREG 中的数据送入 TSR 中。当 TSR 中的最后一位被发送完后，TSR 就立即从 TXREG（如果有数据）中装入新的数据。当 TXREG 把数据送入 TSR 后（在一个 Tcycle 内完成），TXREG 即为空状态，同时中断标志位 TXIF (PIR1<4>) 被置 1。通过置位 / 清零中断使能位 TXIE (PIE1<4>) 可允许 / 禁止中断。无论 TXIE 位的状态如何，TXIF 位都会被置 1，且不可用软件清零。只有当一个新的数据被写入到 TXREG 寄存器时，TXIF 位才会被复位。TXIF 位表示 TXREG 寄存器的状态，而另一位 TRMT (TXSTA<1>) 则表示 TSR 寄存器的状态。TRMT 是一个只读位，当 TSR 为空时被置 1。没有中断逻辑电路与 TRMT 相连，因此用户要想知道 TSR 寄存器是否为空就必须查询此位。TSR 并未映射到数据存储寄存器中，因此用户无法访问。

将 TXEN (TXSTA<5>) 置 1 使能发送，但实际发送在 TXREG 寄存器装入数据之后才发生的。首位数据在时钟线 CK 的下一个有效时钟的上升沿被移出，移出的数据大约在同步时钟的下降沿稳定下来（见图 11-9）。通过先为 TXREG 寄存器装入值，再将 TXEN 位置 1 也可以启动发送（见图 11-10）。这对于选择低速波特率是有好处的，因为当 TXEN、CREN 和 SREN 位清零时 BRG 保持复位状态。将 TXEN 位置 1 可以启动 BRG，并立即产生移位时钟。通常，在发送刚开始时，TSR 寄存器为空，因此送到 TXREG 寄存器的数据会立即被送到 TSR 寄存器，从而导致 TXREG 寄存器为空。可以进行背靠背传送。

在发送过程中将 TXEN 位清零将使发送中止，同时发送器被复位。DT 和 CK 引脚将翻转到高阻状态。在发送过程中，如果 CREN 和 SREN 中的任意一位被置 1 都会导致发送中止，同时 DT 引脚翻转到高阻状态（准备接收）；如果 CSRC 置 1（内部时钟），CK 引脚将保持输出状态。尽管发送器的逻辑没有与这些引脚相连，但它不会被复位。用户必须将 TXEN 清零以使发送器复位。如果 SREN 被置 1（在正在进行的发送中产生中断并接收一个单独的字），在接收了一个单独的字之后，SREN 位被清零，而由于 TXEN 位仍然为 1，串行口将翻转回到发送状态。DT 线将立即从高阻抗接收模式切换到发送模式并开始驱动。为了避免发生这种情况，必须将 TXEN 位清零。

要选择 9 位数据发送模式，必须将 TX9 位 (TXSTA<6>) 置 1，且第 9 位数据应写入 TX9D 位 (TXSTA<0>)。第 9 位数据必须在向 TXREG 寄存器写入数据之前写入 TX9D，这是因为向 TXREG 寄存器写的数据会被立即送到 TSR 寄存器（如果 TSR 为空）。如果 TSR 为空，而且在向 TX9D 写入“新”值之前向 TXREG 写入了数据，则装入 TX9D 位的“当前”值。

按照以下步骤设置同步主模式：

1. 选择适当的波特率对 SPBRG 寄存器进行初始化（第 11.1 节“USART 波特率发生器 (BRG)”）；
2. 置 SYNC = 1、SPEN = 1 和 CSRC = 1，使其工作在同步主控串行口模式；
3. 若需要中断，置 TXIE = 1；
4. 若需要传送 9 位数据，置 TX9 = 1；
5. 置 TXEN = 1，使能发送；
6. 若选择发送 9 位数据，第 9 位数据应该装入 TX9D 位中；
7. 将数据装入 TXREG 寄存器，启动发送；
8. 如果使用中断方式，请确保确保 INTCON 寄存器的 GIE 和 PEIE 位（第 7 位和第 6 位）被置 1。

表 11-10: 与同步主控发送相关的寄存器

地址	寄存器	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR, BOR 复位值	其他复位值
0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	R0IF	0000 000x	0000 000u
0Ch	PIR1	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18h	RCSTA	SPEN	RX9	SREN	CREN	—	FERR	OERR	RX9D	0000 -00x	0000 -00x
19h	TXREG	USART 发送寄存器								0000 0000	0000 0000
8Ch	PIE1	PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010
99h	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

图注: x = 不确定, - = 未使用, 读作 0, 阴影部分在异步接收中未用。

注 1: PSPIE 和在 28 引脚封装中未用, 始终保持这些位为 0。

图 11-9: 同步发送

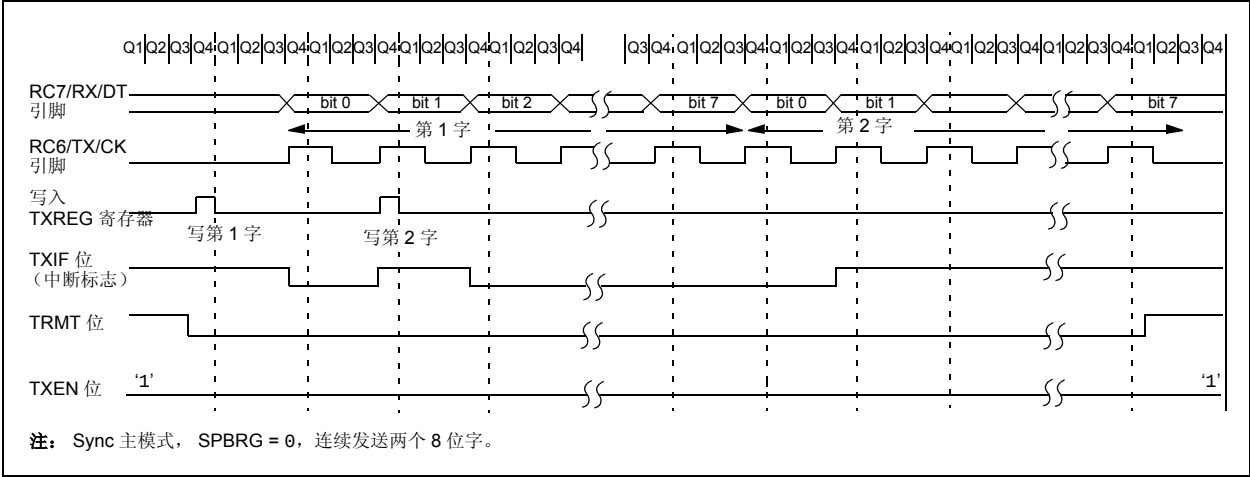
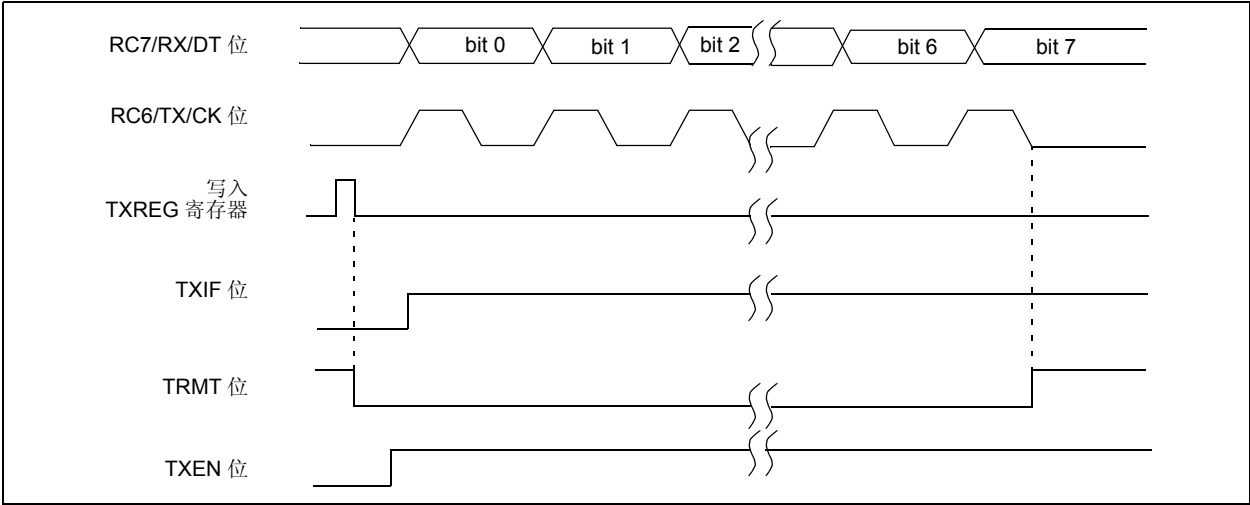


图 11-10: 同步发送（通过 TXEN）



PIC16F7X7

11.3.2 USART 同步主控接收

一旦选择同步模式后，即可通过将使能位 **SREN** (**RCSTA<5>**) 或 **CREN** 位 (**RCSTA<4>**) 置 1，使能同步主接收。数据在 **RC7/RX/DT** 引脚上的时钟下降沿被采样。如果使能位 **SREN** = 1，仅接收一个字节；如果使能位 **CREN** = 1，则可连续接收数据，直到 **CREN** 被清零为止。如果 **SREN** 和 **CREN** 都被置 1，则 **CREN** 优先。在最后一位时钟到来后，接收移位寄存器 (**RSR**) 中接收到的数据被送到 **RCREG** 寄存器（如果该寄存器为空）。数据传送完毕后，中断标志位 **RCIF** (**PIR1<5>**) 被置 1。实际中断可以通过将 **RCIE** (**PIE1<5>**) 置 1（或清零）来使能（或禁止）。标志位 **RCIF** 是一个只读位，只能用硬件清零。清零时它在 **RCREG** 寄存器被读出后且为空时被复位。**RCREG** 是两级缓冲寄存器（即两级 FIFO），可以在接收到两个字节数据并传送给 **RCREG FIFO** 后，开始将第三个字节移入 **RSR** 寄存器。在第三个字节的最后一位脉冲到来时，如果 **RCREG** 寄存器仍然是满的，则数据传送过速标志位 **OERR** (**RCSTA<1>**) 被置 1。**RSR** 中的字就会丢失。可以对 **RCREG** 寄存器读两次以取回 FIFO 中的两个字节。**OERR** 位必须由软件清零（通过清除 **CREN** 位）。如果 **OERR** 位被置 1，则 **RSR** 中的数据被禁止传送到 **RCREG** 寄存器，因此如果 **OERR** 被置 1，必须将它清零。第 9 个接收位的缓冲方式与接收数

据相同。读 **RCREG** 寄存器将为 **RX9D** 位装入新值，因此为了不丢失 **RX9D** 中原来的信息，用户必须在读 **RCREG** 寄存器的值之前读 **RCSTA** 寄存器的值。

在设置同步主控接收方式时：

1. 选择适当的波特率，对 **SPBRG** 进行初始化（第 11.1 节“**USART 波特率发生器（BRG）**”）；
2. 设置 **SYNC** = 1、**SPEN** = 1 和 **CSRC** = 1，使其工作在同步主控串行口模式；
3. 确保 **CREN** 和 **SREN** 被清零；
4. 若需要中断，置使能位 **RCIE** = 1；
5. 若要接收 9 位数据，置 **RX9** = 1；
6. 若只需要单字节接收，置 **SREN** = 1；若需要连续接收，置 **CREN** = 1；
7. 当接收完成后，中断标志位 **RCIF** 将被置 1，如果 **RCIE** = 1，便产生中断；
8. 读 **RCSTA** 寄存器获得第 9 位数据（如果已使能）并判断在接收过程中是否发生错误；
9. 读 **RCREG** 寄存器获得 8 位接收数据；
10. 如果发生某种接收错误，通过将 **CREN** 清零以清除错误；
11. 如果使用中断方式，请确保 **INTCON** 寄存器的 **GIE** 和 **PEIE** 位（第 7 位和第 6 位）被置 1。

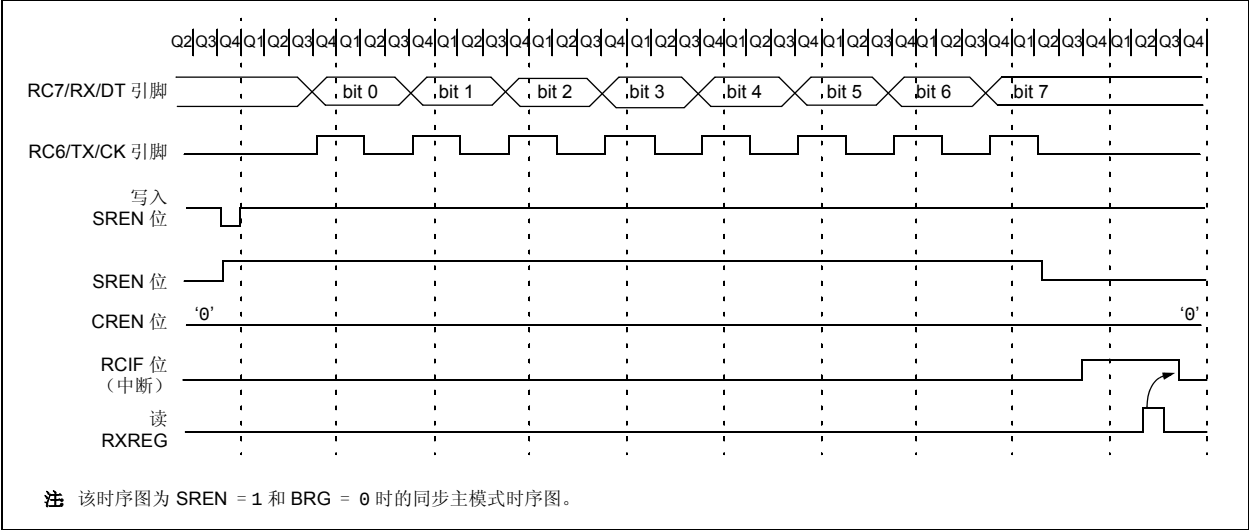
表 11-11: 与同步主控接收相关的寄存器

地址	寄存器	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR, BOR 复位值	其他 复位值
0Bh, 8Bh, 10Bh,18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	R0IF	0000 000x	0000 000u
0Ch	PIR1	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18h	RCSTA	SPEN	RX9	SREN	CREN	—	FERR	OERR	RX9D	0000 -00x	0000 -00x
1Ah	RCREG	USART 接收寄存器								0000 0000	0000 0000
8Ch	PIE1	PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010
99h	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

图注： x = 不确定， - = 未使用，读作 0，阴影部分在异步接收中未用。

注 1: PSPIE 和在 28 引脚封装中未用，始终保持这些位为 0。

图 11-11: 同步接收时序图（主模式，SREN）



PIC16F7X7

11.4 USART 同步从模式

同步从模式与主模式不同之处在于其移位时钟信号是在 RC6/TX/CK 引脚上由外部提供（主模式由内部提供）。这就使器件可在休眠模式下发送或接收数据。通过将 CSRC（TXSTA<7>）位清零即可进入从模式。

11.4.1 USART 同步从动发送

除了休眠模式，同步主动发送模式和从动发送模式的操作是一样的。

如果向 TXREG 写入 2 个字后执行 SLEEP 指令，则会发生以下事件：

- a) 首个字将立即被送入移位寄存器 TSR 进行发送；
- b) 第二个字仍保存在 TXREG 寄存器中；
- c) 中断标志位 TXIF 不会被置 1；
- d) 当首个数据已经移出 TSR 时，TXREG 寄存器将传送第二个字到 TSR，而 TXIF 此时才被置 1；
- e) 如果使能位 TXIE 被置 1，该中断将把器件从休眠中唤醒，如果全局中断使能，程序就跳转到中断矢量（0004h）。

按照以下步骤设置同步从动发送模式：

- 1. 置 SYNC = 1、SPEN = 1 和 CSRC = 0，使其工作在同步从动串行口模式；
- 2. 将 CREN 和 SREN 清零；
- 3. 若如果需要中断，置 TXIE = 1；
- 4. 若要发送 9 位数据，置 TX9 = 1；
- 5. 置 TXEN = 1，使能发送；
- 6. 若选择发送 9 位数据，应将第 9 位装入 TX9D 位；
- 7. 将数据装入 TXREG 缓冲器以启动发送；
- 8. 若使用中断方式，请确保 INTCON 寄存器的 GIE 和位 PEIE（第 7 位和第 6 位）被置 1。

表 11-12: 与同步从动发送相关的寄存器

地址	寄存器	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR, BOR 复位值	其他 复位值
0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	R0IF	0000 000x	0000 000u
0Ch	PIR1	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18h	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
19h	TXREG	USART 发送寄存器								0000 0000	0000 0000
8Ch	PIE1	PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010
99h	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

图注： x = 不确定， - = 未使用，读作“0”，阴影部分在异步接收中未用。

注 1： PSPIE 和在 28 引脚封装中未用，始终保持这些位为“0”。

11.4.2 USART 同步从动接收

除了休眠模式以外，同步主控发送模式和从动发送模式的操作是一样的。在从模式下，SREN 位是“无关”位。

如果在 SLEEP 指令之前通过置位 CREN 将接收使能，在休眠时可能接收到一个字。完整的接收字时，RSR 寄存器会把数据传送到RCREG 寄存器，如果使能位RCIE 被置位，产生的中断会将器件从休眠中唤醒。如果全局中断使能，程序将跳到中断矢量（0004h）。

在设置同步从动发送方式时，应遵循以下步骤：

1. 设置 SYNC = 1、SPEN = 1 和 CSRC = 0，使其工作在同步从动串行口模式；
2. 若需要中断，置 RCIE = 1；
3. 若要发送 9 位数据，置 RX9 = 1；
4. 置 CREN = 1，使能接收；
5. 当接收完成后，中断标志位 RCIF 被置 1，如果 RCIE = 1，便产生中断；
6. 读 RCSTA 寄存器获得第 9 位数据（如果已使能）并判断在接收过程中是否发生错误；
7. 读 RCREG 寄存器获得 8 位已接收数据；
8. 如果发生某种接收错误，通过将 CREN 清零以清除错误；
9. 如果使用中断方式，请确保 INTCON 寄存器的 GIE 和 PEIE 位（第 7 位和第 6 位）被置 1。

表 11-13: 与同步从动接收有关的寄存器

地址	寄存器	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR, BOR 复位值	其他 复位值
0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	R0IF	0000 000x	0000 000u
0Ch	PIR1	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18h	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
1Ah	RCREG	USART 接收寄存器								0000 0000	0000 0000
8Ch	PIE1	PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010
99h	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

图注： x = 不确定， - = 未使用，读作 0，阴影部分在异步接收中未用。

注 1： PSPIE 和在 28 引脚封装中未用，始终保持这些位为 0。

PIC16F7X7

注:

12.0 模数转换器（A/D）模块

PIC16F737 和 PIC16F767 器件的模数（A/D）转换器模块有 11 个模拟输入通道，而 PIC16F747 和 PIC16F777 器件有 14 个。

A/D 转换器将模拟输入信号转换成对应的 10 位数字量。

A/D 转换器的一个新特性是增加了可编程采集时间。该特性使用户可选择新的转换通道并立即置位 **GO/DONE** 位。当 **GO/DONE** 被置位后，在转换实际开始前，选择的通道已开始根据设定的采集时间采样。这减少了采集（采样）周期所需的固件开销（见寄存器 12-3 和 第 12.2 节“选择和配置自动采集时间”）。

该模块有 5 个寄存器：

- A/D 转换结果高字节寄存器（ADRESH）
- A/D 转换结果低字节寄存器（ADRESL）
- A/D 控制寄存器 0（ADCON0）
- A/D 控制寄存器 1（ADCON1）
- A/D 控制寄存器 2（ADCON2）

如寄存器 12-1 所示，ADCON0 寄存器用于控制 A/D 模块的操作和时钟源。如寄存器 12-2 所示，ADCON1 寄存器用于配置端口引脚功能、对齐方式和参考电压源。如寄存器 12-3 所示，ADCON2 用于配置可编程采样时间。

关于使用 A/D 模块的其他信息可参见《PICmicro® 中档单片机系列参考手册》（DS33023A_CN）和应用笔记 AN546, “Using the Analog-to-Digital (A/D) Converter”（DS00546）。

PIC16F7X7

寄存器 12-1: **ADCON0:A/D 控制寄存器 0** (地址 1Fh)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ADCS1	ADCS0	CHS2	CHS1	CHS0	GO/DONE	CHS3	ADON
bit 7						bit 0	

bit 7-6 **ADCS1:ADCS0:** A/D 转换时钟选择位

如果 ADCS2 = 0:

000 = Fosc/2

001 = Fosc/8

010 = Fosc/32

011 = FRC (时钟来自 RC 振荡器)

如果 ADCS2 = 1:

00 = Fosc/4

01 = Fosc/16

10 = Fosc/64

11 = FRC (时钟来自 RC 振荡器)

bit 5-3 **CHS<2:0>:** 模拟通道选择位

0000 = 通道 00 (AN0)

0001 = 通道 01 (AN1)

0010 = 通道 02 (AN2)

0011 = 通道 03 (AN3)

0100 = 通道 04 (AN4)

0101 = 通道 05 (AN5) ⁽¹⁾

0110 = 通道 06 (AN6) ⁽¹⁾

0111 = 通道 07 (AN7) ⁽¹⁾

1000 = 通道 08 (AN8)

1001 = 通道 09 (AN9)

1010 = 通道 10 (AN10)

1011 = 通道 11 (AN11)

1100 = 通道 12 (AN12)

1101 = 通道 13 (AN13)

111x = 未使用

注 1: 由于未使用的通道连接到 VDD, 因此使用 28 引脚器件 (PIC16F737 和 PIC16F767) 时, 如果选择 AN5 到 AN7 通道将会得到满量程的结果。

bit 2 **GO/DONE:** A/D 转换状态位

1 = A/D 转换正在进行。该位置 1 将启动 A/D 转换。A/D 转换完成后该位由硬件自动清零。

0 = A/D 转换完成 / 不在进行中

bit 1 **CHS<3>:** 模拟通道选择位 (该位的设置见 bit 5-3)

bit 0 **ADON:** A/D 转换状态位

1 = A/D 转换模块正在工作中

0 = A/D 模块关闭, 不消耗电流

图注:

R = 可读位

W = 可写位

U = 未使用, 读作 0

- n = 上电复位值

“1” = 该位被置 1

“0” = 该位被清零

x = 不确定

寄存器 12-2: **ADCON1:A/D 控制寄存器 1** (地址 9Fh)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ADFM	ADCS2	VCFG1	VCFG0	PCFG3	PCFG2	PCFG1	PCFG0
bit 7							bit 0

- bit 7 **ADFM**: A/D 转换结果格式选择位
 1 = 结果右移, ADRESH 寄存器的高 6 位读作 0
 0 = 结果左移, ADRESL 寄存器的低 6 位读作 0
- bit 6 **ADCS2**: A/D 时钟 2 分频选择位
 1 = A/D 时钟使用系统时钟源的 2 分频
 0 = 禁止
- bit 5 **VCFG1**: 电压参考配置位 1
 0 = VREF- 连接到 VSS
 1 = VREF- 连接到外部 VREF- (RA2)
- bit 4 **VCFG0**: 电压参考配置位 0
 0 = VREF+ 连接到 VDD
 1 = VREF+ 连接到外部 VREF+ (RA3)
- bit 3-0 **PCFG<3:0>**: A/D 端口配置位

	AN13	AN12	AN11	AN10	AN9	AN8	AN7	AN6	AN5	AN4	AN3	AN2	AN1	AN0
0000	A	A	A	A	A	A	A	A	A	A	A	A	A	A
0001	A	A	A	A	A	A	A	A	A	A	A	A	A	A
0010	D	A	A	A	A	A	A	A	A	A	A	A	A	A
0011	D	D	A	A	A	A	A	A	A	A	A	A	A	A
0100	D	D	D	A	A	A	A	A	A	A	A	A	A	A
0101	D	D	D	D	A	A	A	A	A	A	A	A	A	A
0110	D	D	D	D	D	A	A	A	A	A	A	A	A	A
0111	D	D	D	D	D	D	A	A	A	A	A	A	A	A
1000	D	D	D	D	D	D	D	A	A	A	A	A	A	A
1001	D	D	D	D	D	D	D	D	A	A	A	A	A	A
1010	D	D	D	D	D	D	D	D	D	A	A	A	A	A
1011	D	D	D	D	D	D	D	D	D	D	A	A	A	A
1100	D	D	D	D	D	D	D	D	D	D	D	A	A	A
1101	D	D	D	D	D	D	D	D	D	D	D	D	A	A
1110	D	D	D	D	D	D	D	D	D	D	D	D	D	A
1111	D	D	D	D	D	D	D	D	D	D	D	D	D	D

图注: A = 模拟输入, D = 数字 I/O。

注: AN5 到 AN7 仅在 40 引脚产品 (PIC16F747 和 PIC16F777) 中才有。

图注:

R = 可读位

W = 可写位

U = 未使用, 读作 0

- n = 上电复位值

“1” = 该位被置 1

“0” = 该位被清零

x = 不确定

PIC16F7X7

寄存器 12-3: ADCON2: A/D 控制寄存器 2

U-0	U-0	R/W-0	R/W-0	R/W-0	U-0	U-0	U-0
—	—	ACQT2	ACQT1	ACQT0	—	—	—
bit 7							bit 0

- bit 7-6 未使用：读作 0。
- bit 5-3 **ACQT<2:0>**: A/D 采集时间选择位
- 000 = 0⁽¹⁾
- 001 = 2 T_{AD}
- 010 = 4 T_{AD}
- 011 = 6 T_{AD}
- 100 = 8 T_{AD}
- 101 = 12 T_{AD}
- 110 = 16 T_{AD}
- 111 = 20 T_{AD}

注 1: 如果 A/D 时钟源选择为 RC, 在 A/D 时钟开始前将增加一段 T_{CY} 时间。这使 SLEEP 指令得以执行。

- bit 2-0 未使用：读作 0。

图注:		
R = 可读位	W = 可写位	U = 未使用, 读作 0
-n = 上电复位值	“1” = 该位被置 1	“0” = 该位被清零 x = 不确定

模拟参考电压由软件选择, 可以是器件的正负极供电电压 (V_{DD} 和 V_{SS}), 也可以是 RA3/AN3/V_{REF+} 和 RA2/AN2/V_{REF-}/CV_{REF} 引脚的电压。

A/D 转换器有一个独特的功能, 即能够在休眠方式下工作。在休眠方式下工作时, A/D 转换时钟必须来自 A/D 转换器内部的 RC 振荡器。

采样保持电路的输出是转换器的输入, 转换器采用逐次逼近法产生转换结果。

器件复位使所有寄存器回到复位状态, 同时迫使 A/D 模块关闭, 并且任何进行中的转换都将中止。

每个与 A/D 转换器有关的端口引脚都可以配置成模拟输入或数字 I/O 引脚。ADRESH 和 ADRESL 寄存器包含 A/D 转换的结果。A/D 转换完成时, 结果装入 ADRESH/ADRESL 寄存器, GO/DONE 位 (在 ADCON0 寄存器中) 被清零且 A/D 中断标志位 ADIF 被置位。A/D 模块的框图见图 12-1。

在上电复位时 ADRESH:ADRESL 寄存器中的值不变，上电复位后 ADRESH:ADRESL 寄存器中的值不确定。当根据需要设置好 A/D 转换模块之后，在开始转换之前必须获得 A/D 转换的输入通道。该模拟输入通道的相应 TRIS 位必须被设置为输入。欲确定采样时间，参见第 12.1 节“A/D 采集时间要求”。在采样时间到达后，A/D 转换即可开始。采集时间可以设置为介于 GO/DONE 置位到开始转换之前发生。

应按照以下步骤进行 A/D 转换：

1. 设置 A/D 转换模块：

- 设置模拟引脚 / 基准电压 / 数字 I/O (ADCON1)；
- 选择 A/D 输入通道 (ADCON0)
- 选择 A/D 转换采集时间 (ADCON2)
- 选择 A/D 转换时钟 (ADCON0)
- 打开 A/D 转换模块 (ADCON0)

2. 设置 A/D 中断（如果需要）：

- 将 ADIF 位清零；
- 将 ADIE 位置 1；
- 将 PEIE 位置 1；
- 将 GIE 置 1。

3. 等待所需采集时间（如果需要）。

4. 启动转换：

- 将 GO/DONE 位置 1 (ADCON0 寄存器)。

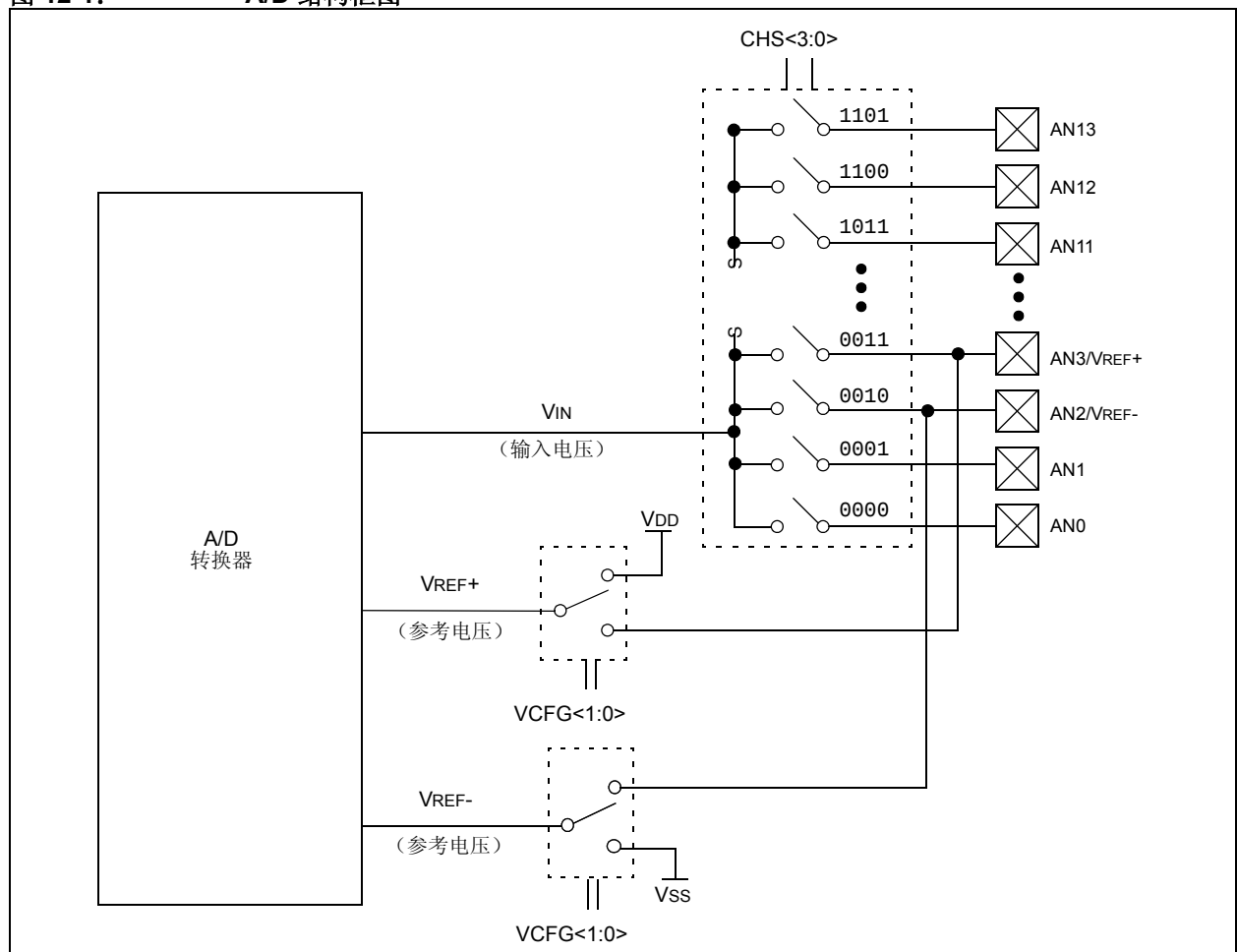
5. 等待 A/D 转换完成，可以通过以下两种方法之一来判断：

- 软件查询 GO/DONE 位的状态是否为 0；
- 或
- 等待 A/D 转换完成中断。

6. 读 A/D 结果寄存器 (ADRESH:ADRESL)。如果需要，将中断标志 ADIF 清零。

7. 要进行下一次 A/D 转换，根据要求转入步骤 1 或步骤 2。每位的 A/D 转换时间定义为 T_{AD} 。从上一次转换结束到下一次采样开始至少需要等待 $2T_{AD}$ 。

图 12-1: A/D 结构框图



PIC16F7X7

12.1 A/D 采集时间要求

要使 A/D 转换满足规定的精度要求，就必须让采样电路中的电荷保持电容（CHOLD）有足够的充电时间，使其达到 A/D 输入通道的电压值。模拟输入模型见图 12-2。信号源阻抗（RS）和内部采样开关阻抗（RSS）直接影响电容器 CHOLD 的充电时间。采样开关电阻（RSS）随电源电压的变化（VDD）而变化，见图 12-2。模拟信号源的建议最大阻抗为 2.5 kΩ。随着阻抗减小，采集时间也变小。在选择（改变）模拟输入通道后，必须先进行采集才能启动转换。

为计算最小采集时间，可使用公式 12-1。该公式假设所使用的误差为 1/2 LSb（A/D 转换器共 1024 阶）。该 1/2 LSb 误差是 A/D 转换满足指定分辨率所允许的最大误差。

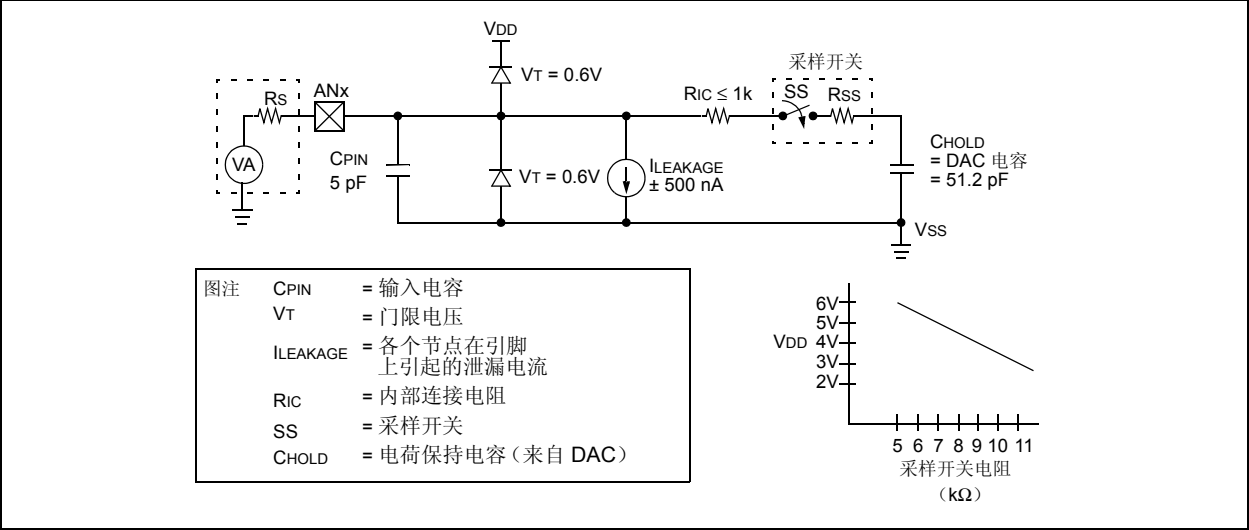
要计算最小的采集时间 TACQ，参见《PICmicro® 中档单片机系列参考手册》（DS33023A_CN）。

公式 12-1: 采集时间

TACQ	= 放大器稳定时间 + 保持电容充电时间 + 温度系数
	= TAMP + TC + TCOFF
	= 2 ms + TC + [(温度 - 25°C)(0.05 ms/°C)]
TC	= CHOLD (RIC + RSS + RS) ln(1/2047)
	= -120 pF (1 kΩ + 7 kΩ + 10 kΩ) ln(0.0004885)
	= 16.47 ms
TACQ	= 2 ms + 16.47 ms + [(50°C - 25°C)(0.05 ms/°C)]
	= 19.72 ms

- 注 1: 基准电压（VREF）不影响该公式，这是因为它已将自身消去。
- 2: 每次转换完成后，采样保持电容（CHOLD）并未放电。
- 3: 为了满足引脚泄漏特性的要求，模拟信号源的最大阻抗的推荐值为 10 kΩ。
- 4: 转换完成之后，下一次采集重新开始前必须等待 2.0 TAD。在此期间，保持电容并不与被选中的 A/D 输入通道相连。

图 12-2: 模拟输入通道模型



12.2 选择和配置自动采集时间

ADCON2 寄存器允许用户在每次 GO/DONE 被置位时选择一次采样时间。

当 GO/DONE 被置位时，采样结束，转换开始。用户必须保证在选择所需的输入通道和置位 GO/DONE 之间有足够的采样时间。这在 ACQT2:ACQT0 位 (ADCON2<5:3>) 保持复位状态 (“000”) 时发生，并与不支持可编程采集时间的器件兼容。

如果需要，ACQT 可被置位以选择 A/D 模块的可编程采样时间。当 GO/DONE 位被置位，A/D 模块继续以选择的采集时间对输入进行采样，然后自动开始转换。由于采集时间被设定，因此没有必要在选择通道和置位 GO/DONE 之间等待采集时间。

在任一种情况下，当转换完成时，GO/DONE 被清零。ADIF 标志被置位并且 A/D 再次开始采样当前选定的通道。如果采样时间已被编程设定，就不存在采样时间已经结束或转换已经开始的指示了。

12.3 A/D 转换时钟的选择

每位的 A/D 转换时间定义为 TAD。每完成一次 10 位 A/D 转换需要 12 TAD。A/D 转换的时钟源用软件进行选择。TAD 有 7 种选择如下：

- 2 TOSC
- 4 TOSC
- 8 TOSC
- 16 TOSC
- 32 TOSC
- 64 TOSC
- A/D 模块内部 RC 振荡器 (2-6 μs)。

为了确保正确地进行 A/D 转换，A/D 转换时钟 (TAD) 必须满足最小 TAD 要求，即 TAD 不小于 1.6 μs。

表 12-1 是器件在各种工作频率下使用不同 A/D 转换时钟源所需的 TAD。

表 12-1: TAD 与最大器件工作频率关系表 (标准器件 (F))

AD 时钟源 (TAD)		最大器件频率
选择	ADCS2:ADCS1:ADCS0	最大值
2 TOSC	000	1.25 MHz
4 TOSC	100	2.5 MHz
8 TOSC	001	5 MHz
16 TOSC	101	10 MHz
32 TOSC	010	20 MHz
64 TOSC	110	20 MHz
RC(1, 2, 3)	x11	(注 1)

- 注 1: RC 时钟源典型的 TAD = 4 μs ; 但在 2~6 μs 范围内变化。
- 2: 当工作频率高于 1 MHz 时，A/D 转换中 RC 时钟源的推荐值仅适合在休眠方式下工作。
- 3: 对扩展电压器件 (LF)，请参见第 18.0 章“电气特性”。

PIC16F7X7

12.4 电源管理模式下的操作

在电源管理模式下，自动采样时间和 A/D 转换时钟的选择部分由时钟源和频率决定。

如果希望在电源管理模式下运行 A/D 转换，ADCON2 的 ACQT2:ACQT0 和 ADCS2:ADCS0 位应该更新，以与所使用的电源管理模式的时钟保持一致。进入电源管理模式（各种电源管理运行模式之一）后，即可开始 A/D 采集或转换，器件应使用和电源管理模式相同的时钟源直到转换完成。

如果电压管理方式时钟频率小于 1 MHz，则应选择 A/D RC 时钟源。

在休眠模式下运行该模块需要选择 RC 时钟。如果 ACQT2:ACQT0 位被设为“000”且转换开始，转换将延迟一个指令周期以允许执行 SLEEP 指令并进入休眠模式。

12.5 配置模拟端口引脚

寄存器 ADCON1、RISA、TRISB 和 TRISE 用于控制 A/D 端口引脚。作为模拟输入的引脚的相应 TRIS 位必须置 1（输入）；如果相应 TRIS 位被清零（输出），得到的将是数字输出电平（VOH 或 VOL）的转换值。

A/D 转换器操作与 CHS2:CHS0 位和 TRIS 各位的状态无关。

- 注**
- 1:** 当读端口寄存器时，所有配置为模拟输入通道的引脚均读作“0”（低电平）；而配置为数字输入的引脚将变为模拟输入。配置为数字输入的模拟电平将不影响转换精度。

2: 在任何被定义为数字输入而不是模拟输入的引脚上，施加模拟电平均可导致输入缓冲器消耗超出器件性能指标的电流。

12.6 A/D 转换

图 12-3 给出了 GO 位被置 1 且 ACQT2:ACQT0 位被清零后的 A/D 转换操作。转换在下一个指令开始，以便转换开始前器件可进入休眠模式。

图 12-4 给出了 GO 位被置 1、ACQT2:ACQT0 位被设置为“010”且选择转换开始前 4TAD 采样时间的 A/D 转换操作。

当 A/D 转换正在进行时，将 $\overline{GO/DONE}$ 位清零将中止本次 A/D 转换。转换结果寄存器中的内容不会被尚未完成的 A/D 转换值更新，即上一次完整的转换结果（或上一次写入 ADRESH 寄存器中的值）还将继续保存在寄存器 ADRESH:ADRESL 中。

A/D 转换完成或者被中止之后，如果要进行下一次采集，则需至少等待 2TAD 的延迟时间。2TAD 之后，采集操作会自动在选中的通道开始。

注：在开启在 A/D 转换的同一指令中，GO/DONE 不能被置 1。

图 12-3: A/D 转换中的 TAD 周期 (ACQT<2:0> = 000, TACQ = 0)

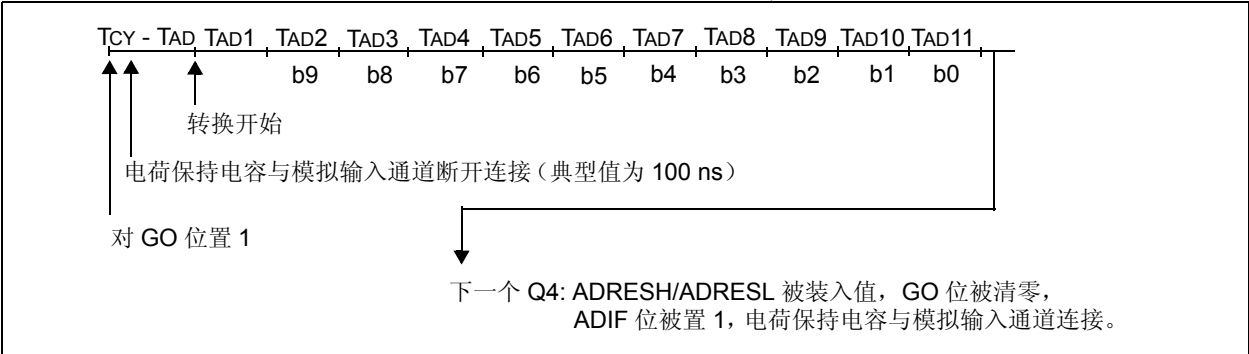
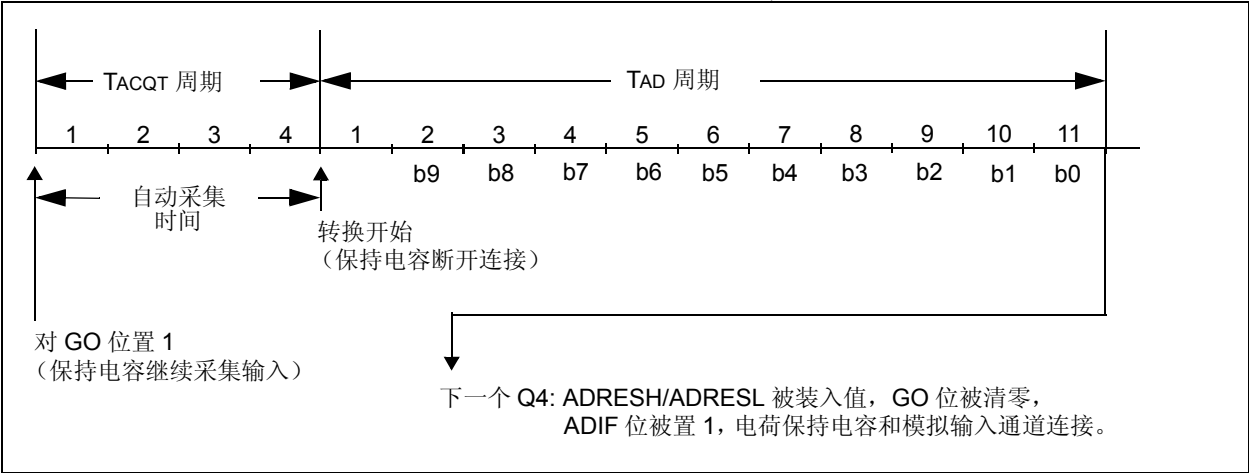


图 12-4: A/D 转换中的 TAD 周期 (ACQT<2:0> = 010, TACQ = 4 TAD)



PIC16F7X7

12.7 休眠状态下的 A/D 转换

A/D 转换在休眠模式下可以工作，这需把 A/D 转换时钟设置成 RC 振荡模式（ADCS1:ADCS0 = 11）。选择 RC 时钟源后，A/D 模块等待一个指令周期后才开始进行 A/D 转换。这就允许执行一条 SLEEP 休眠指令，从而消除来自转换的切换噪声。A/D 转换完成后，GO/DONE 位被清零，同时转换结果被送入 ADRES 寄存器。如果使能了 A/D 中断，则器件将被从休眠状态唤醒。但如果 A/D 中断未被使能，即使 ADON 位保持置 1，A/D 转换器也会被关闭。

当 A/D 转换时钟是另一种时钟源（非 RC 振荡模式）时，即使 ADON 位保持置 1，执行 SLEEP 指令也将中止当前的 A/D 转换，并关闭 A/D 转换器。

关闭 A/D 转换器将使器件进入最小功耗状态。

注： 要在休眠时进行 A/D 转换，A/D 时钟源必须设置成 RC 振荡模式（ADCS1:ADCS0 = 11）。要在休眠时进行 A/D 转换，必须在将 GO/DONE 置 1 后，立即执行 SLEEP 指令。

12.8 复位的影响

器件复位将迫使所有寄存器回到复位状态，同时关闭 A/D 模块，且所有 A/D 输入引脚都设置为模拟输入。

上电复位后 A/D 转换结果寄存器 ADRES 中的数据将是不确定的值。

12.9 CCP 触发器的使用

A/D 转换可以通过 CCP2 模块的“特殊事件触发器”来启动。这要求 CCPxM3:CCPxM0 位（CCPxCON<3:0>）设置为 1011 并且使能 A/D 模块（ADON 位置 1）。当触发信号产生后，GO/DONE 位被置 1，启动 A/D 转换，并且 Timer1 计数器被复位为 0。Timer1 被复位以使用最小的软件开销自动重复 A/D 采集周期（将 ADRES 移至目标位置）。应选择适当的模拟输入通道并在特殊事件触发器将 GO/DONE 位（启动转换位）置 1 之前已经过了一定的采集时间。

如果不使能 A/D 转换模块（ADON 被清零），则“特殊事件触发器”将被 A/D 模块忽略，但仍会使 Timer1 计数器复位。

表 12-2: A/D 寄存器概述

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 复位值	其他 复位值
0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF	0000 000x	0000 000u
0Ch	PIR1	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
0Dh	PIR2	OSFIF	CMIF	LVDIF	—	BCLIF	—	CCP3IF	CCP2IF	000- 0-00	000- 0-00
8Ch	PIE1	PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
8Dh	PIE2	OSFIE	CMIE	LVDIE	—	BCLIE	—	CCP3IE	CCP2IE	000- 0--0	000- 0--0
1Eh	ADRES	A/D 结果寄存器								xxxx xxxx	uuuu uuuu
1Fh	ADCON0	ADCS1	ADCS0	CHS2	CHS1	CHS0	GO/DONE	CHS3	ADON	0000 0000	0000 0000
9Fh	ADCON1	ADFM	ADCS2	VCFG1	VCFG0	PCFG3	PCFG2	PCFG1	PCFG0	0000 000	0000 0000
05h	PORTA	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	xx0x 0000	uu0u 0000
85h	TRISA	—	—	PORTA 数据方向寄存器						--11 1111	--11 1111
09h	PORTE ⁽²⁾	—	—	—	—	—	RE2	RE1	RE0	---- x000	---- x000
89h	TRISE ⁽²⁾	IBF	OBF	IBOV	PSPMODE	— ⁽³⁾	PORTE Data Direction bits			0000 1111	0000 1111

图注： x = 不确定， u = 不变， - = 未使用，读作 0， 阴影部分表示在 A/D 转换中未使用。

- 注
- 1: PSPIE 和 PSPIF 位在 PIC16F737/767 器件中被保留，始终保持这些位为 0。
 - 2: 这些寄存器在 PIC16F737/767 器件中被保留。
 - 3: RE3 仅作为输入。TRISE3 位的状态没有影响并且始终读作 1。

13.0 比较器模块

比较器模块包括两个模拟比较器。比较器的输入端与 I/O 端口引脚 RA0 和 RA3 复用，而输出与引脚 RA4 和 RA5 复用。片上电压参考（第 14.0 章“比较器参考电压模块”）也可以作为比较器的输入。

CMCON 寄存器（寄存器 13-1）控制比较器输入和输出多路选择开关。图 13-1 所示为不同配置的比较器的结构框图。

寄存器 13-1:

CMCON 寄存器							
	R-0	R-0	R/W-0	R/W-0	R/W-0	R/W-1	R/W-1
	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1
	bit 7						bit 0
bit 7	C2OUT: 比较器 2 输出位						
	<u>当 C2INV = 0 时:</u>						
	1 = C2 VIN+ > C2 VIN-						
	0 = C2 VIN+ < C2 VIN-						
	<u>当 C2INV = 1 时:</u>						
	1 = C2 VIN+ < C2 VIN-						
	0 = C2 VIN+ > C2 VIN-						
bit 6	C1OUT: 比较器 1 输出位						
	<u>当 C1INV = 0 时:</u>						
	1 = C1 VIN+ > C1 VIN-						
	0 = C1 VIN+ < C1 VIN-						
	<u>当 C1INV = 1 时:</u>						
	1 = C1 VIN+ < C1 VIN-						
	0 = C1 VIN+ > C1 VIN-						
bit 5	C2INV: 比较器 2 输出反转位						
	1 = C2 输出反转						
	0 = C2 输出不反转						
bit 4	C1INV: 比较器 1 输出反转位						
	1 = C1 输出反转						
	0 = C1 输出不反转						
bit 3	CIS: 比较器输入开关位						
	<u>当 CM2: CM0 = 110 时:</u>						
	1 = C1 VIN- 连接到 RA3/AN3						
	C2 VIN- 连接到 RA2/AN2						
	0 = C1 VIN- 连接到 RA0/AN0						
	C2 VIN- 连接到 RA1/AN1						
bit 2-0	CM2:CM0: 比较器方式位						
	图 13-1 表示比较器方式和 CM2:CM0 位的设置。						

图注:

R = 可读位	W = 可写位	U = 未使用, 读作 0
- n = 上电复位值	“1” = 该位被置 1	“0” = 该位被清零 x = 不确定

PIC16F7X7

13.1 比较器配置

比较器有 8 种的操作模式，使用 CMCON 寄存器来选择这些模式。图 13-1 给出了这 8 种可能的模式。TRISA 寄存器控制每种方式下的比较器引脚的数据方向。如果

改变比较器模式，则比较器输出电平可能不在电气特性（第 18.0 章“电气特性”）中规定的模式改变延时的有效范围内。

注： 改变比较器模式时应禁止比较器中断。否则，可能发生误中断。

图 13-1: 比较器 I/O 的操作模式

比较器复位 CM2:CM0 = 000 RA0/AN0 A VIN- RA3/AN3 A VIN+ C1 关 (读作 0) RA1/AN1 A VIN- RA2/AN2 A VIN+ C2 关 (读作 0)	关闭比较器 (POR 默认方式) CM2:CM0 = 111 RA0/AN0 D VIN- RA3/AN3 D VIN+ C1 关 (读作 0) RA1/AN1 D VIN- RA2/AN2 D VIN+ C2 关 (读作 0)
两个独立的比较器 CM2:CM0 = 010 RA0/AN0 A VIN- RA3/AN3 A VIN+ C1 C1OUT RA1/AN1 A VIN- RA2/AN2 A VIN+ C2 C2OUT	带输出的两个独立的比较器 CM2:CM0 = 011 RA0/AN0 A VIN- RA3/AN3 A VIN+ C1 C1OUT RA4/T0CKI/C1OUT RA1/AN1 A VIN- RA2/AN2 A VIN+ C2 C2OUT RA5/AN4/LVDIN/SS/C2OUT
两个公共参考比较器 CM2:CM0 = 100 RA0/AN0 A VIN- RA3/AN3 A VIN+ C1 C1OUT RA1/AN1 A VIN- RA2/AN2 D VIN+ C2 C2OUT	带输出的两个公共参考比较器 CM2:CM0 = 101 RA0/AN0 A VIN- RA3/AN3 A VIN+ C1 C1OUT RA4/T0CKI/C1OUT RA1/AN1 A VIN- RA2/AN2 D VIN+ C2 C2OUT RA5/AN4/LVDIN/SS/C2OUT
一个带有输出的独立的比较器 CM2:CM0 = 001 RA0/AN0 A VIN- RA3/AN3 A VIN+ C1 C1OUT RA4/T0CKI/C1OUT RA1/AN1 D VIN- RA2/AN2 D VIN+ C2 关 (读作 0)	两个比较器复用 4 个输入 CM2:CM0 = 110 RA0/AN0 A CIS = 0 VIN- RA3/AN3 A CIS = 1 VIN+ C1 C1OUT RA1/AN1 A CIS = 0 VIN- RA2/AN2 A CIS = 1 VIN+ C2 C2OUT CVREF 从比较器 VREF 模块

A = 模拟输入，端口总是读作 0，D = 数字输入，CIS (CMCON<3>) 是比较器输入开关。

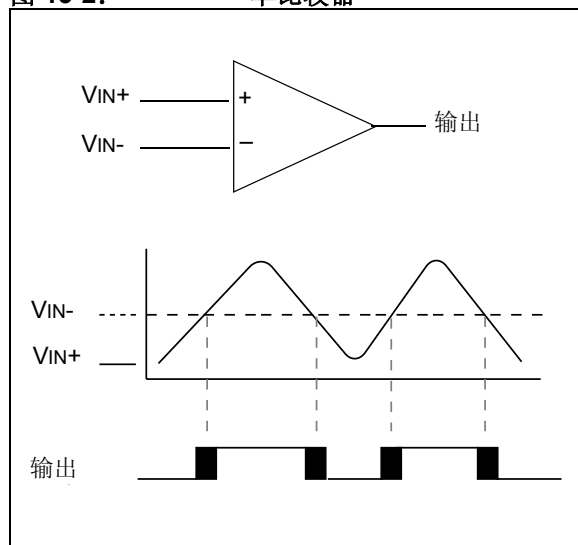
13.2 比较器操作

单比较器及其与模拟输入电平和数字输出的关系如图 13-2 所示。当 V_{IN+} 的模拟输入比模拟输入 V_{IN-} 低时，比较器的输出为数字低电平。当 V_{IN+} 的模拟输入比模拟输入 V_{IN-} 高时，比较器的输出为数字高电平。图 13-2 中比较器输出的阴影区域表示由于输入偏置和响应时间造成的不确定状态。

13.3 比较器的参考电压

根据比较器工作模式可使用外部或内部参考信号。 V_{IN-} 处的模拟信号与 V_{IN+} 处的模拟信号相比较，并相应地调整比较器的数字输出（图 13-2）。

图 13-2: 单比较器



13.3.1 外部参考信号

当使用外部参考电压时，比较器模块可以配置成使用相同或不同的参考源。然而，阈值检测器类应用可能需要相同的参考电压。参考信号必须在 V_{SS} 和 V_{DD} 之间，并且可以被施加到比较器的任一个引脚。

13.3.2 内部参考信号

比较器模块也允许为比较器选择内部参考电压。第 14.0 章“比较器参考电压模块”详细介绍了提供这个信号的比较器参考电压模块。当比较器工作在 $CM<2:0> = 110$ （图 13-1）模式下时使用内部电压参考。在这种模式下，内部参考电压被施加到两个比较器的 V_{IN+} 引脚。

13.4 比较器的响应时间

响应时间是在选择一个新的参考电压或输入信号之后，比较器输出有效之前的最小时间。当改变内部参考电压时，使用比较器输出必须考虑内部参考电压的最大延时。否则，应使用比较器的最大延时（第 18.0 章“电气特性”）。

13.5 比较器输出

通过读 $CMCON$ 寄存器可得到比较器输出。这些位是只读的。比较器输出也可以直接输出到 $RA4$ 和 $RA5$ I/O 引脚。 $RA4$ 和 $RA5$ 引脚输出路径上的多路复用器开关在使能时将打开，且每个引脚的输出为未经同步的比较器输出。每个比较器的不确定性与规范中给出的输入偏置电压和响应时间有关。图 13-3 所示为比较器的输出结构框图。

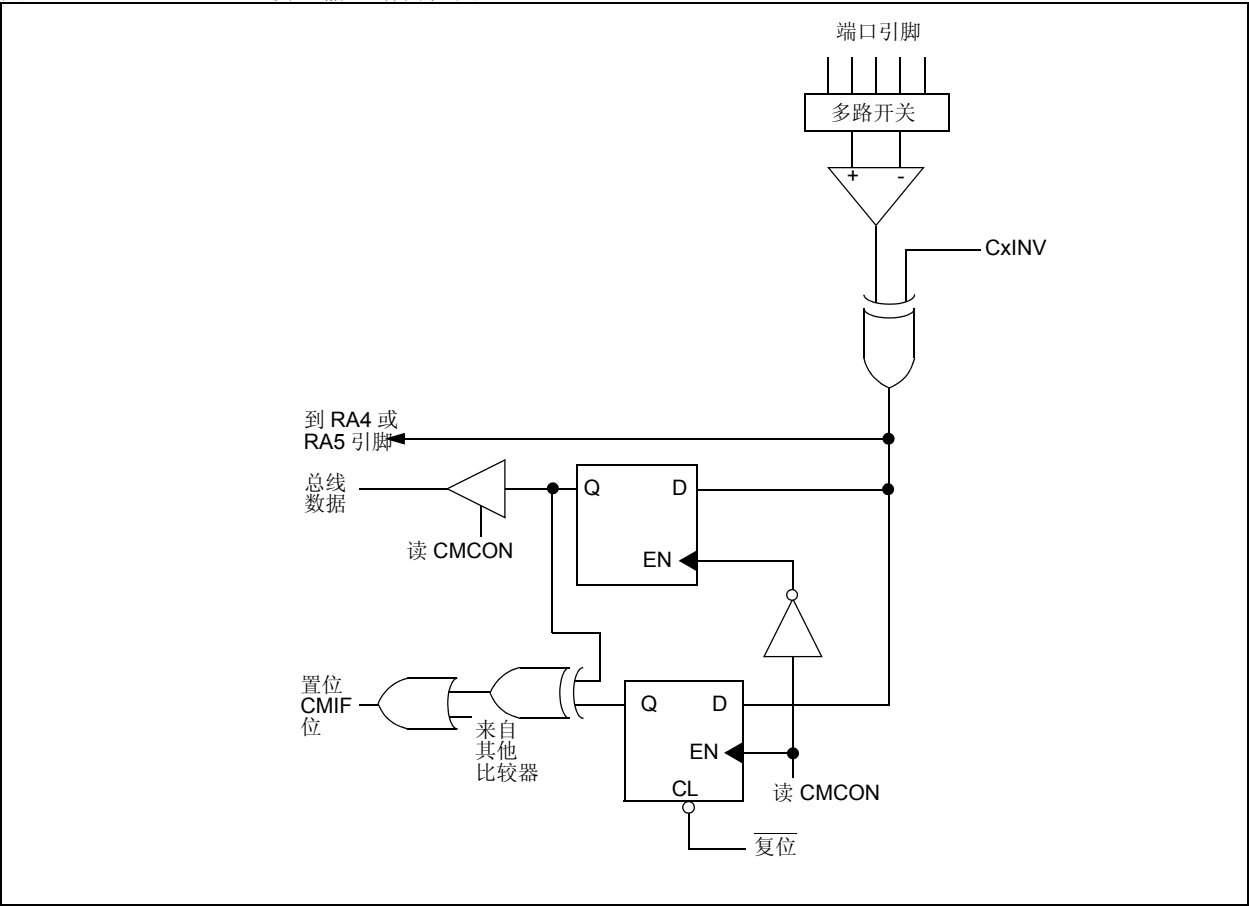
在这种模式下， $TRISA$ 位仍然作为 $RA4$ 和 $RA5$ 引脚的输出使能 / 禁止位。

使用 $C2INV$ 和 $C1INV$ 位（ $CMCON<4:5>$ ）可以改变比较器输出的极性。

- | | |
|---|---|
| 注 | <p>1: 当读端口寄存器时，所有配置成模拟输入的引脚都将读作“0”。配置成数字量输入的引脚将根据施密特触发输入规范转换模拟输入。</p> <p>2: 任一定义成数字输入引脚的模拟电平都可能导致输入缓冲器消耗比规范参数更多的电流。</p> <p>3: $RA4$ 是一个集电极开路的 I/O 引脚。作为输出使用时，需要外接上拉电阻。</p> |
|---|---|

PIC16F7X7

图 13-3: 比较器输出结构框图



13.6 比较器中断

任一比较器的输出值发生变化都会将比较器中断标志置 1。需要用软件保存从 CMCON<7:6> 中读出的输出位的状态，以确定实际发生了怎样的变化。CMIF 位（PIR 寄存器）是比较器的中断标志。CMIF 位必须通过清零来复位。由于可以向该寄存器写入“1”，因此可以启动中断仿真。

要使能比较器中断，必须将 CMIE 位（PIE 寄存器）、PEIE 位（INTCON 寄存器）和 GIE 位置位。如果这些位中的任何一个被清零，将无法使能中断，尽管中断条件发生时 CMIF 位仍然被置位。

注： 如果当读操作正在执行时（Q2 周期的起始）CMCON 寄存器（C1OUT 或 C2OUT）要发生改变，那么 CMIF（PIR 寄存器）中断标志可能不被置位。

- 在中断复位例程中，用户可以通过以下方式清除中断：
- a) 任何对 CMCON 的读或写都将结束不匹配条件。
 - b) 清除标志位 CMIF。

不匹配条件将继续使标志位 CMIF 置位。读 CMCON 将结束不匹配条件并允许标志位 CMIF 被清零。

13.7 休眠期间的比较器操作

当比较器处于激活状态时芯片进入休眠模式，比较器保持激活状态，并在中断使能时可产生中断。如果比较器中断使能，中断将把芯片从休眠状态唤醒。比较器上电时，将产生比掉电电流规范中的参考值更高的休眠电流。每个处于工作中状态中的比较器都会消耗额外的电流，如比较器规范所示。为了将休眠状态下的电流消耗减到最低，在器件进入休眠前应关闭比较器（ $CM\langle 2:0 \rangle = 111$ ）。如果器件从休眠唤醒， $CMCON$ 寄存器的内容不受影响。

13.8 复位的影响

芯片复位迫使 $CMCON$ 寄存器回到复位状态，使比较器模块进入比较器关闭模式， $CM\langle 2:0 \rangle = 111$ 。这确保其与 PIC16F87X 芯片的兼容性。

13.9 模拟输入连接的注意事项

模拟输入的简化电路如图 13-4 所示。由于模拟引脚被连接到数字输出端，它们与 V_{DD} 和 V_{SS} 间加有反向偏置的二极管。因此，模拟输入必须在 V_{SS} 和 V_{DD} 之间。如果输入电压与这一范围偏离的绝对值超过 0.6V，就可能发生一个二极管导通而使输入电压箝位。建议为模拟信号源接入最大值为 10 k Ω 的源阻抗。任何连接到模拟输入引脚的外部元件，如电容或者齐纳二极管，漏电流都应当非常小。

图 13-4: 模拟输入模型

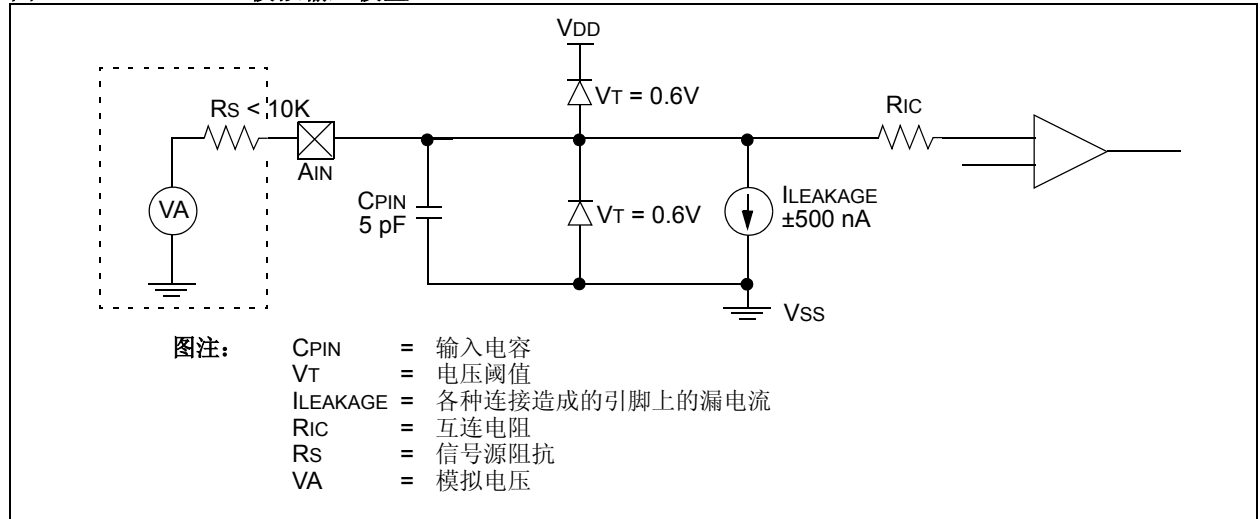


表 13-1: 和比较器模块相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 复位值	其他复位值
9Ch	CMCON	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0111	0000 0111
9Dh	CVRCON	CVREN	CVROE	CVRR	—	CVR3	CVR2	CVR1	CVR0	000- 0000	000- 0000
0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF	0000 000x	0000 000u
0Dh	PIR2	OSFIF	CMIF	LVDIF	—	BCLIF	—	CCP3IF	CCP2IF	000- 0-00	000- 0-00
8Dh	PIE2	OSFIE	CMIE	LVDIE	—	BCLIE	—	CCP3IE	CCP2IE	000- 0-00	000- 0-00
05h	PORTA	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	xx0x 0000	uu0u 0000
85h	TRISA	TRISA7	TRISA6	PORTA 数据方向寄存器						1111 1111	1111 1111

图注：x = 未知，u = 不变，- = 未使用，读作 0，阴影部分在比较器模块中未使用。

PIC16F7X7

注:

14.0 比较器参考电压模块

比较器参考电压发生器是一个 16 抽头的梯形电阻网络，当比较器工作在“110”模式下时为其提供固定的参考电压。参考电压发生器的功能由一个可编程寄存器控制。寄存器 14-1 列出了 CVRCON 寄存器每一位的功能。

如图 14-1，梯形电阻网络分为两部分，提供两种范围的 CVREF 电压值，在参考电压源不用时可将其关闭以降低功耗。比较器参考电压源的电压（也称为 CVRSRC）直

接来自 VDD。然而，必须注意电阻网络顶端的电压值是 CVRSRC – VSAT，其中 VSAT 是电源开关晶体管的饱和电压。参考电压的准确度同 CVRSRC 和 VSAT 相同。

参考电压发生器的输出可以接到 RA2/AN2/VREF-/CVREF 引脚。如果输出负载的阻抗很高，用户可以将其作为简易 D/A 使用。这种方法主要用于提供对参考电压源的功能进行测试的途径。

寄存器 14-1: CVRCON 控制寄存器（地址为 9Dh）

	R/W-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
	CVREN	CVROE	CVRR	—	CVR3	CVR2	CVR1	CVR0
	bit 7							bit 0
bit 7	CVREN: 比较器参考电压使能位 1 = CVREF 电路通电工作 0 = CVREF 电路关断							
bit 6	CVROE: 比较器 VREF 输出使能位 1 = CVREF 电压输出到 RA2/AN2/VREF-/CVREF 引脚 0 = CVREF 电压与 RA2/AN2/VREF-/CVREF 引脚断开							
bit 5	CVRR: 比较器 VREF 范围选择位 1 = 0 至 0.75 CVRSRC，步长为 CVRSRC/24 0 = 0.25 CVRSRC 至 0.75 CVRSRC，步长为 CVRSRC/32							
bit 4	未使用：读作 0。							
bit 3-0	CVR3:CVR0: 比较器 VREF 电压选择位 $0 \leq VR3:VR0 \leq 15$ 当 CVRR = 1: $CVREF = (CVR<3:0>/24) \cdot (CVRSRC)$ 当 CVRR = 0: $CVREF = 1/4 \cdot (CVRSRC) + (CVR3:CVR0/32) \cdot (CVRSRC)$							

图注:
R = 可读位 W = 可写位 U = 未使用，读作 0
- n = 上电复位值 “1” = 该位被置 1 “0” = 该位被清零 x = 不确定

地址	寄存器名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 复位值	其他复位值
9Dh	CVRCON	CVREN	CVROE	CVRR	—	CVR3	CVR2	CVR1	CVR0	0000- 0000	0000- 0000
9Ch	CMCON	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0111	0000 0111

© 2005 Microchip Technology Inc.

15.0 CPU 的特殊功能

这个系列的器件具有一系列特性，以最大限度地提高系统的可靠性，并通过减少外部元器件降低系统成本，提供各种省电模式和代码保护功能：

- 复位
 - 上电延时复位（POR）
 - 上电延时定时器（PWRT）
 - 振荡器起振定时器（OST）
 - 欠压复位（BOR）
 - 低电压检测（LVD）
- 中断
- 看门狗定时器（WDT）
- 双时钟启动
- 故障保护时钟监视器
- 休眠模式
- 代码保护
- ID 存储单元
- 在线串行编程

有两个定时器用来提供必要的上电延时。一个是振荡器起振定时器（OST），它可以保证在晶体振荡器稳定之前使器件保持复位状态；另一个是上电延时定时器（PWRT），它仅在上电时提供 72 ms（标称值）的固定延时，用来保证在电源电压稳定之前器件为复位状态。通过使用一个配置位可使能或禁止该定时器。有了这两个内置定时器，绝大多数应用都可以无需外加复位电路。

设计的休眠模式提供了一种只需极低功耗的掉电模式。用户可以通过外部复位、看门狗定时器超时溢出或某一个中断，将 CPU 从休眠状态中唤醒。

器件可以通过选择几种不同的振荡方式来适应不同的应用需求，例如 RC 振荡器成本低，而 LP 晶体振荡器功耗低等。这些都可以通过系统配置寄存器中的不同配置位来选择控制。

其他详细资料请参考《PICmicro® 中档系列单片机参考手册》（DS33023A_CN）。

15.1 系统配置寄存器 CONFIG

系统配置寄存器的每个位都可编程（读作“0”）或不编程（读作“1”）以选择不同的器件配置方式。这些位在程序存储器中的映射地址为 2007h 和 2008h。

用户会发现 2007h 地址不在用户编程存储空间，只能通过编程对其进行访问。

PIC16F7X7

寄存器 15-1: 配置字寄存器 1 (地址 2007h)

R/P-1	R/P-1	R/P-1	U-1	U-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1
CP	CCPMX	DEBUG	—	—	BORV1	BORV0	BOREN	MCLRE	Fosc2	PWRTEN	WDTEN	Fosc1	Fosc0
bit 13											bit 0		

- bit 13 **CP:** 闪存存储器代码保护位
1 = 关闭代码保护功能
0 = 保护 PIC16F767/777 的 0000h 至 1FFFh 的代码, 和 PIC16F737/747 的 0000h 至 0FFFh 的代码 (所有代码均受到保护)
- bit 12 **CCPMX:** CCP2 多路选择位
1 = CCP2 在 RC1 引脚上
0 = CCP2 在 RB3 引脚上
- bit 11 **DEBUG:** 在线调试器模式位
1 = 关闭在线调试器, RB6 和 RB7 用作通用 I/O 引脚
0 = 允许在线调试器, RB6 和 RB7 专门用于调试
- bit 10-9 **未使用:** 读作 1
- bit 8-7 **BORV<1: 0>:** 欠压复位电压选择位
11 = VBOR 设为 2.0V
10 = VBOR 设为 2.7V
01 = VBOR 设为 4.2V
00 = VBOR 设为 4.5V
- bit 6 **BOREN:** 欠压复位使能位
BOREN 与 BORSEN 配合使用以确定何时使能 BOR 及如何控制
BOREN: BORSEN:
11 = 使能 BOR, 并始终保持打开状态
10 = 器件运行时使能 BOR, 休眠时由硬件关闭该功能
01 = BOR 由软件通过 SBOREN 位控制 (参考 PCON 寄存器 2-8, 第 2 位)
00 = 关闭 BOR
- bit 5 **MCLRE:** MCLR/VPP/RE3 引脚功能选择位
1 = MCLR/VPP/RE3 引脚的功能是 MCLR
0 = MCLR/VPP/RE3 引脚是数字输入, MCLR 被选通为 “1”
- bit 3 **PWRTEN:** 上电延时定时器使能位
1 = 使能 PWRT
0 = 关闭 PWRT
- bit 2 **WDTEN:** 看门狗定时器使能位
1 = 使能 WDT
0 = 关闭 WDT
- bit 4, 1-0 **Fosc2:Fosc0:** 振荡类型选择位
111 = 外部 RC 振荡器, OSC2/CLKO/RA6 引脚功能为 CLKO
110 = 外部 RC 振荡器, OSC2/CLKO/RA6 引脚功能为 I/O 口
101 = 内部 RC 振荡器, OSC2/CLKO/RA6 引脚功能为 CLKO, OSC1/CLKI/RA7 引脚功能为 I/O 口
100 = 内部 RC 振荡器, OSC2/CLKO/RA6 和 OSC1/CLKI/RA7 引脚功能均为 I/O 口
011 = 外部输入时钟, OSC2/CLKO/RA6 引脚功能为 I/O 口
010 = HS 振荡器
001 = XT 振荡器
000 = LP 振荡器

图注:

R = 可读位

W = 可写位

U = 未使用, 读作 0

- n = 上电复位值

“1” = 该位被置 1

“0” = 该位被清零

x = 不确定

寄存器 15-2: 配置字寄存器 2 (地址 2008h)

U-1	U-1	U-1	U-1	U-1	U-1	U-1	R/P-1	U-1	U-1	U-1	U-1	R/P-1	R/P-1
—	—	—	—	—	—	—	BORSEN	—	—	—	—	IESO	FCMEN
bit 13													bit 0

- bit 13-7 未使用：读作 1
- bit 6 **BORSEN**: 欠压复位软件使能位
该位的功能详见配置字寄存器 1 的第 6 位
- bit 5-2 未使用：读作 1
- bit 1 **IESO**: 内部外部时钟切换位
1 = 允许内部外部时钟切换模式
0 = 禁止内部外部时钟切换模式
- bit0 **FCMEN**: 时钟故障保护监视器使能位
1 = 使能时钟故障保护监视器
0 = 关闭时钟故障保护监视器

图注:			
R = 可读位	W = 可写位	U = 未使用，读作 0	
- n = 上电复位值	“1” = 该位被置 1	“0” = 该位被清零	x = 不确定

PIC16F7X7

15.2 复位

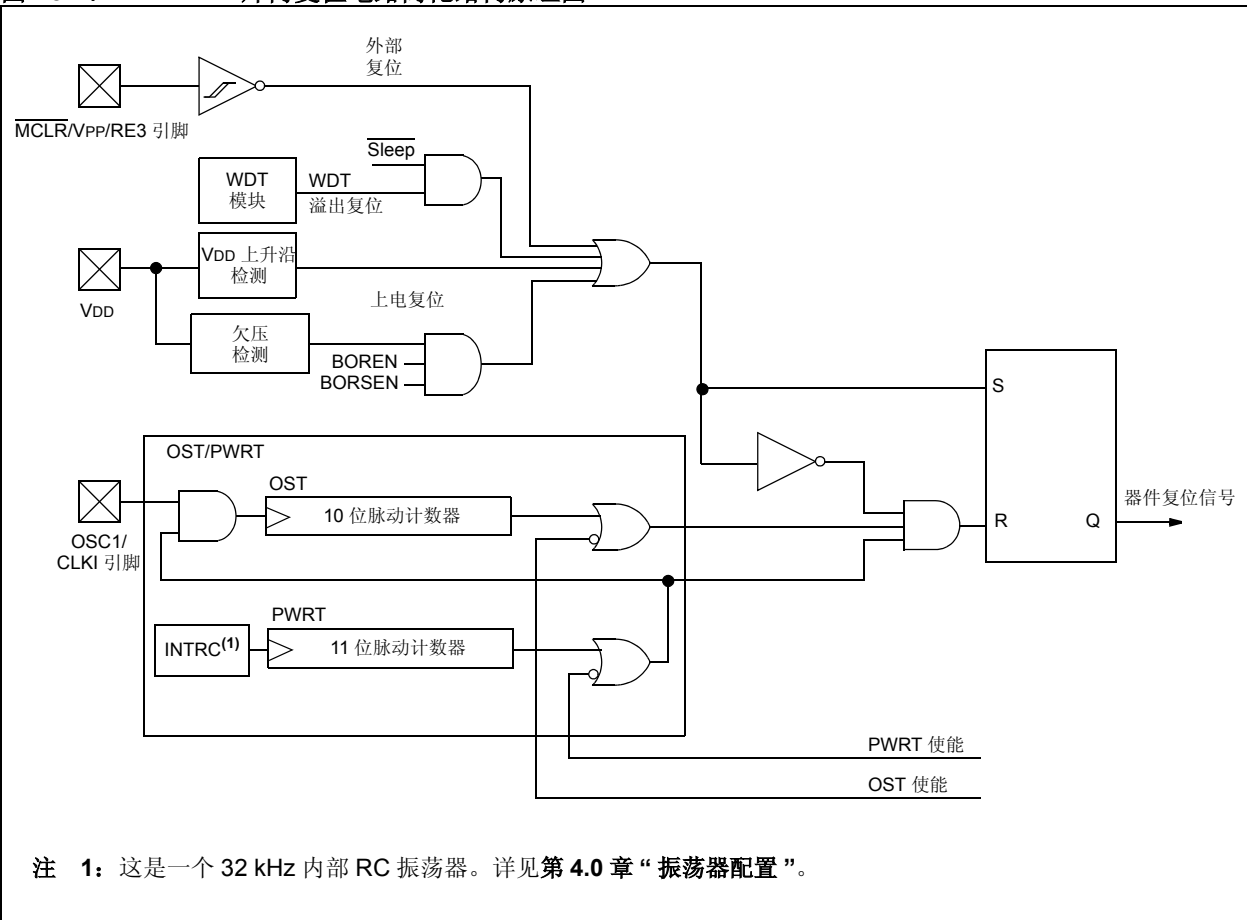
PIC16F7X7 有以下几种复位方式：

- 上电延时复位（POR）
- 正常操作下的 MCLR 复位
- 休眠状态下的 MCLR 复位
- 正常操作下的 WDT 溢出复位
- 休眠状态下的 WDT 溢出复位
- 欠压复位（BOR）

有些寄存器不受任何一种复位操作的影响。当器件上电复位后，它们的值不确定，而在其他复位后其值保持不变。大多数其他寄存器在上电复位（POR）、MCLR 复位、WDT 溢出复位，以及休眠状态下的 MCLR 复位和欠压复位（BOR）后都会被复位成“复位状态”。但这些寄存器在 WDT 唤醒时不受影响，因为这被视为恢复正常操作。TO 和 PD 位在不同复位方式下的置位和清零各不相同，见表 15-3。在软件中可以利用这些位来确定发生复位的性质。在 POR、BOR 或休眠唤醒复位中，CPU 需要大约 5~10 ms 的时间做好代码执行的准备工作。这一延时与其他定时器同时运行。所有寄存器复位状态的描述详见表 15-4。

简化的片内复位电路结构原理图见图 15-1。

图 15-1： 片内复位电路简化结构原理图



15.3 MCLR

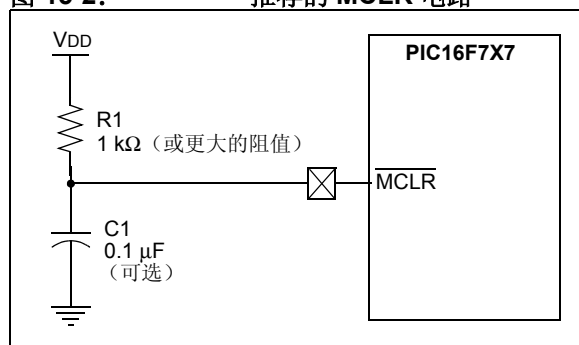
PIC16F7X7 器件在 MCLR 的复位路径中有一个噪声滤波器，它可以检测和滤出小脉冲。

值得注意的是 WDT 复位并不把 MCLR 引脚拉低。

在 MCLR 引脚上的 ESD 保护方式与该系列的早期器件不同。在 ESD 发生时，如果施加在该引脚上的电压值超过规范要求，将导致 MCLR 和超过器件规范要求的额外电流。因此 Microchip 建议不要将 MCLR 引脚直接与 VDD 相连。建议使用如图 15-2 的 RC 网络。

MCLR/VPP/RE3 引脚可以被设置为 MCLR（缺省）或输入引脚（RE3）。这可以在配置字寄存器 1 中设置 MCLRE 位来实现。

图 15-2: 推荐的 MCLR 电路



15.4 上电延时复位（POR）

在检测到 VDD 上升时（范围在 1.2V — 1.7V 之间）即产生一个上电复位脉冲。为了利用 POR 特性，可以直接将 MCLR 引脚与 VDD 相连。如同第 15.3 节“MCLR”所述。对 VDD 最大上升时间作了规定。详见第 18.0 章“电气特性”。

器件开始正常工作之后（退出复位状态），器件的工作参数（电压、频率及温度等）必须满足工作要求。如果这些条件不满足，器件保持复位状态，直到条件满足为止。更多信息参见应用笔记 AN607, “Power-up Trouble Shooting”（DS00607）。

15.5 上电延时定时器（PWRT）

PIC16F7X7 的上电延时定时器（PWRT）是一个使用内部 RC 振荡器作为时钟输入的计数器。它提供固定的 72 ms 延时。PWRT 计数时，器件保持复位状态。

上电延时时间取决于 INTRC，而且由于环境温度和制造工艺的影响，不同器件的上电定时延时时间也有所不同，详见 DC 参数 #33。

PWRT 可以通过将 PWRTEN 清零使能。

15.6 起振定时器（OST）

在 PWRT 延时时间计满后（如果使能），起振定时器（OST）又提供 1024 个振荡周期（从 OSC1 输入）的延时。这是为了保证晶振或陶瓷谐振器有足够的时间起振和建立稳定的振荡。

只有在 XT、LP 和 HS 振荡模式下，以及上电复位或器件从休眠状态中被唤醒的复位才能启动 OST 定时器工作。

15.7 欠压复位（BOR）

通过三个配置位（BOREN—配置字寄存器 1，第 6 位、BORSEN—配置字寄存器 2，第 6 位、SBOREN—PCON，第 2 位）的共同配合可使能或禁止处于三种工作模式之一的欠压复位电路。

如果 VDD 电压跌落到 VBOR（由配置字寄存器 1 的 BORV<1:0> 位确定）以下超过时间 TBOR（参数 #35，约 100 μs），则欠压复位电路将使器件保持复位。如果 VDD 掉电跌落到 VBOR 以下的时间小于 TBOR，则不一定会产生复位。

一旦发生掉电，则在 VDD 上升到 VBOR 电压以上之前，器件将一直保持欠压复位锁定状态。上电复位定时器（如果使能）将器件保持复位状态 TPWR 时间（参数 #33，约 72 ms）。如果在 TPWRT 期间 VDD 降到 VBOR 以下，则在 VDD 上升到 VBOR 以上且上电延时笔位时，欠压复位过程将重新启动。与 PIC16 系列的早期器件不同，使能欠压复位电路并不会自动使能 PWRT。PWRTEN 和 BOREN 配置位是相互独立的。

15.8 低电压检测

在许多应用中，需要检测器件电压（VDD）是否低于某一电压值。可以为这些应用创建一个操作范围，当器件退出有效操作范围之前，用软件来完成“清理任务”。这可以通过低电压检测模块来实现。

该模块是一个软件可编程电路，可规定一个器件电压跳变点。当器件的电压下降到低于跳变电压时，中断标志被置 1。如果中断使能，程序执行将跳转到中断矢量地址，用软件来响应该中断源。

低电压检测电路完全由软件控制。这使器件可通过程序关闭该电路以最大限度地降低电流消耗。

图 15-3 给出了一个应用的电压曲线（典型电池应用）。电压随着时间的推移下降，当器件电压等于 VA 时，LVD 逻辑模块产生一个中断。该时间点发生在 TA 处。在器

件电压下降到超出有效操作范围以前，应用程序有足够的时间关闭系统。电压点 VB 是一个最小有效操作电压，它位于时间点 TB 处。TB - TA 的差就是进行关闭处理的总时间。

图 15-4 是 LVD 模块的结构框图。用一个比较器使用内部生成的参考电压作为设置点。当所选择的抽头电压输出越过设置点（即低于）时，LVDIF 位被置 1。

在电阻分压器里的每一个节点代表一个“跳变”电压。该“跳变”电压是器件在 LVD 模块产生中断前器件可以正常工作的最小电压值。当电源电压等于跳变电压时，分压电阻的抽头电压等于片内参考电压模块输出的 1.2V 内部参考电压。比较器随后产生中断信号，将 LVDIF 置 1。该跳变电压可以通过编程设为 16 个值之一（见图 15-4）。它通过编程 LVDL3:LVDL0 位（LVDCON<3:0>）进行选择。

图 15-3: 低电压检测典型应用

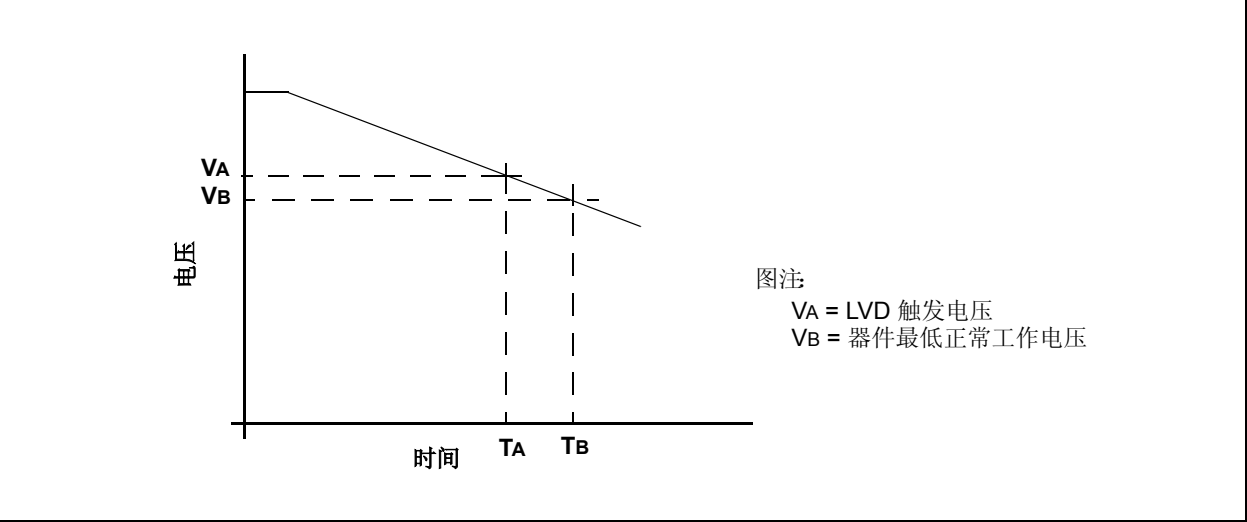
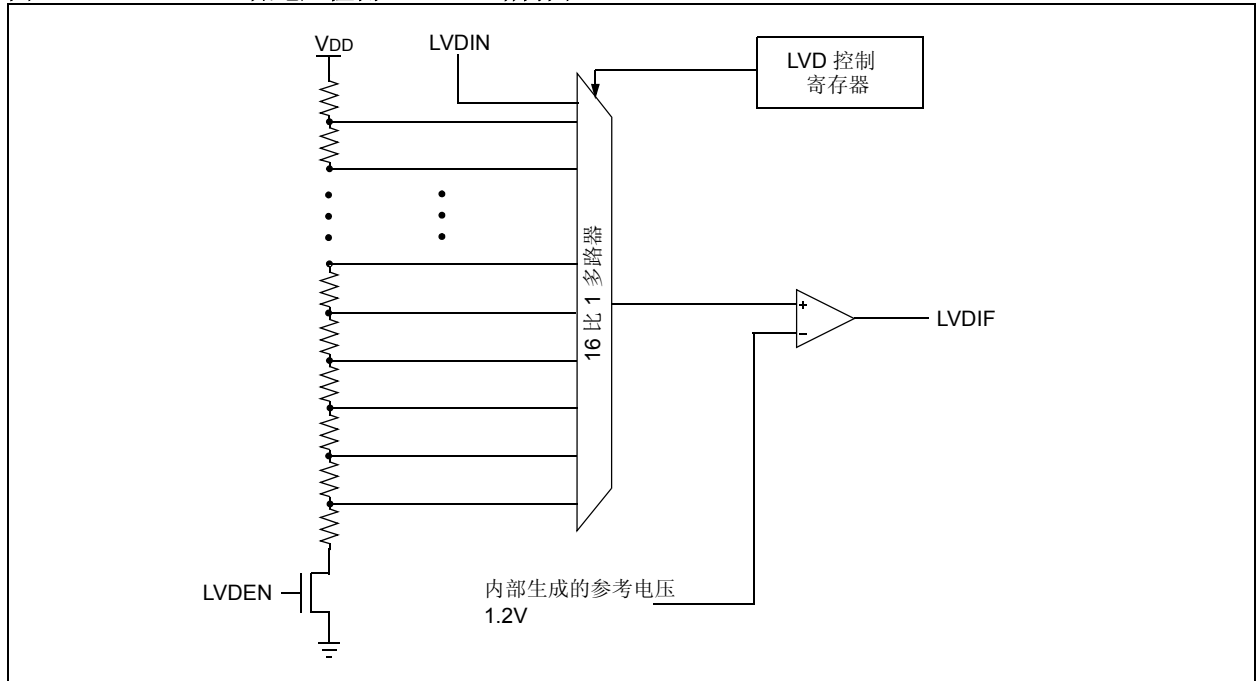


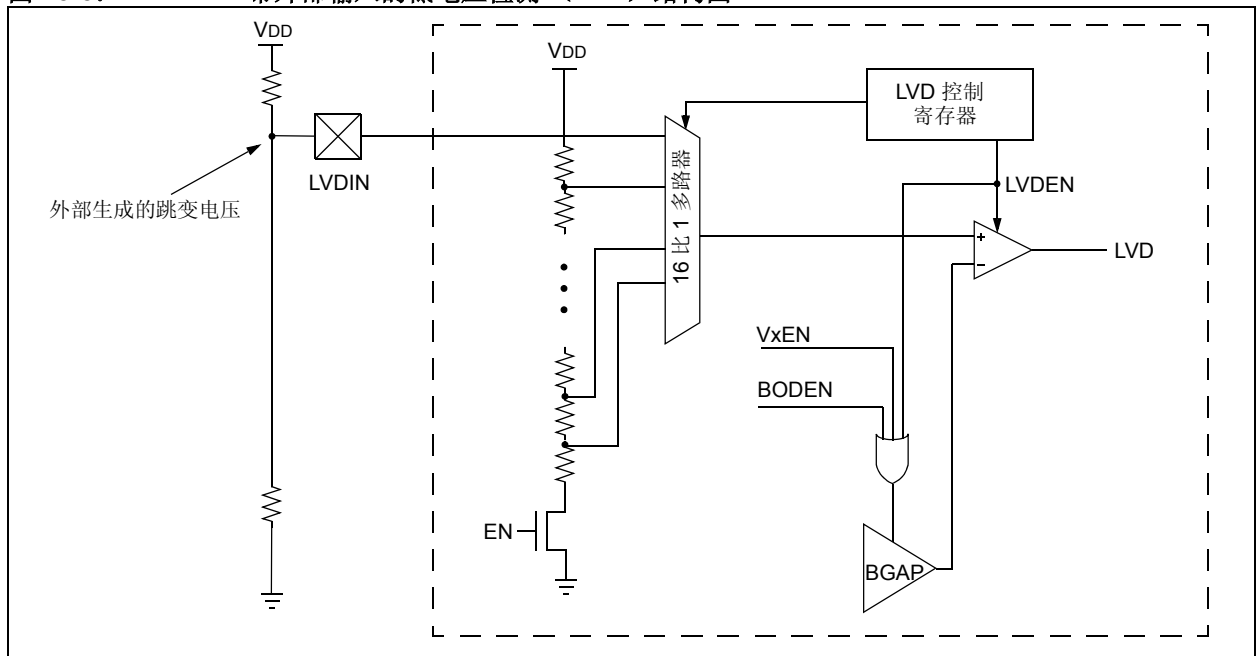
图 15-4: 低电压检测 (LVD) 结构图



LVD 模块另有一个特点，允许用户使用外部电源为其提供检测电压。通过将 LVLD3:LVLD0 置为“1111”可以使能这种方式。在这种状态下，比较器输入通过多路器

连接外部输入引脚 LVDIN (图 15-5)。这为用户提供了很大的灵活性, 使其可在有效的工作电压范围内, 对低电压检测中断进行配置。

图 15-5: 带外部输入的低电压检测 (LVD) 结构图



PIC16F7X7

15.9 控制寄存器

低电压检测控制寄存器控制低电压检测电路的操作。

寄存器 15-3: LVDCON 寄存器

U-0	U-0	R-0	R/W-0	R/W-0	R/W-1	R/W-0	R/W-1
—	—	IRVST	LV DEN	LV DL3	LV DL2	LV DL1	LV DL0
bit 7		bit 0					

- bit 7-6 未使用：读作 0
- bit 5 **IRVST**：内部参考电压稳定标志位
1 = 表示低电压检测逻辑会在指定的电压范围内产生中断标志位
0 = 表示低电压检测逻辑不会在指定的电压范围内产生中断标志位，且不应使能 LVD
- bit 4 **LV DEN**：低电压检测电源使能位
1 = 使能 LVD，给 LVD 电路供电
0 = 关闭 LVD，关闭 LVD 电路电源。
- bit 3-0 **LV DL3**、**LV DL0**：低电压检测限制位
1111 = 使用外部模拟输入（来自 LVDIN 引脚输入）
1110 = 4.50V - 4.78V
1101 = 4.20V - 4.46V
1100 = 4.00V - 4.26V
1011 = 3.80V - 4.04V
1010 = 3.60V - 3.84V
1001 = 3.50V - 3.72V
1000 = 3.30V - 3.52V
0111 = 3.00V - 3.20V
0110 = 2.80V - 2.98V
0101 = 2.70V - 2.86V
0100 = 2.50V - 2.66V
0011 = 2.40V - 2.55V
0010 = 2.20V - 2.34V
0001 = 保留
0000 = 保留
- 注：导致跳变电压不在器件的有效工作范围的 LV DL3:LV DL0 模式未经测试。

图注：
R = 该位可读 W = 该位可写 U = 该位未使用，读作 0
-n = 上电复位值 “1” = 该位被置 1 “0” = 该位被清零 x = 状态未知

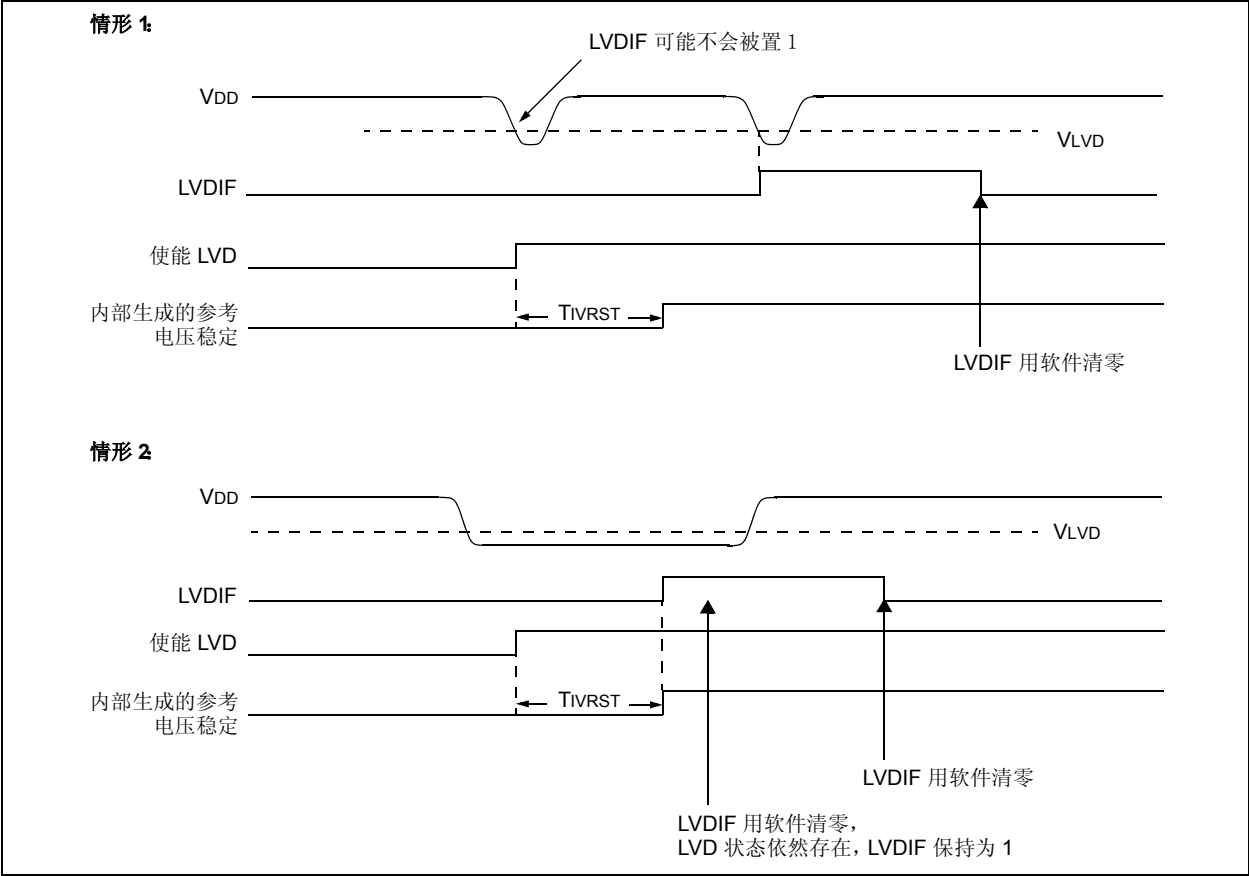
15.10 操作

根据为器件提供电压的电源，一般情况下电源电压下降相对较慢，这意味着 LVD 模块无需连续工作。为了降低电流消耗，LVD 电路只需在检测电压时进行短周期工作。检测完毕后即可关闭 LVD 模块。

每次使能 LVD 模块电路都需要一段稳定时间。在电路稳定下来后，所有标志位都要清零。模块随后将指示正确的系统状态。

- 设置 LVD 模块的步骤如下：
- 1. 向 LVDL3:LVDL0 位（LVDCON 寄存器）写入适当的值，选择所希望的 LVD 跳变点；
 - 2. 确保关闭 LVD 中断（将 LVDIE 或 GIE 位清零）；
 - 3. 使能 LVD 模块（将 LVDCON 寄存器中的 LVDEN 位置 1）；
 - 4. 等待 LVD 模块稳定（IRVST 位被置 1）；
 - 5. 清零可能被误置位的 LVD 中断标志位，直到 LVD 模块稳定（将 LVDIF 位清零）；
 - 6. 使能 LVD 中断（将 LVDIE 和 GIE 位置 1）。
- 图 15-6 显示了可使用 LVD 模块进行检测的典型波形。

图 15-6: 低电压检测波形图



PIC16F7X7

15.10.1 参考电压设置点

LVD 模块的参考电压也可供片内其他电路（可编程欠压复位）使用。如果这些电路被关闭（降低电流消耗），在低电压状态被可靠检测前，参考电压电路需要一段稳定时间。这段时间与系统时钟频率无关。这一启动时间的详细电气特性说明见参数 #36。在参考电压稳定前无法使能低电压检测中断。参见图 15-6 的波形。

15.10.2 电流消耗

使能该模块后，LVD 比较器和分压器被使能，需要消耗静态电流。分压器可以从电阻阵列的多个位置取得分压。使能该模块后的电流总消耗详见参数 #D022B。

15.11 休眠期间的操作

如果被使能，LVD 电路在休眠期间继续工作。如果器件电压越过跳变点，LVDIF 位被置 1，将器件从休眠中唤醒。如果使能全局中断，器件将从中断矢量地址处开始执行。

15.12 复位的影响

复位会将所有寄存器置为复位状态。这将迫使 LVD 模块关闭。

注： 如果使能 LVD 模块并关闭 BOR 模块，要求不多于 50 μ s 的启动时间来使带隙参考电压稳定。在使能 LVD 中断前，用户应通过监视 LVDCON 寄存器中的 IRVST 位确保参考电压已经稳定。在带隙电压稳定前，LVD 可能产生误中断。

15.13 延时顺序

上电时，延时顺序如下：POR 发生时 PWRT 延时开始（如果使能）。PWRT（LP、XT 和 HS）结束后 OST 开始计数 1024 时钟周期。OST 结束后，器件退出复位状态。

如果 MCLR 保持足够时间的低电平，所有的延时都会超时。将 MCLR 拉高会使程序立即执行。这在测试时或使多块 PIC16F7X7 器件并行运行时很管用。

表 15-3 列出了复位后状态、PCON 和 PC 寄存器的状态。表 15-4 列出了所有寄存器复位后的状态。

15.14 电源控制 / 状态寄存器（PCON）

电源控制 / 状态寄存器 PCON 中有两位指示上一次发生的复位类型。

Bit 0 是欠压复位状态位 $\overline{BOR}$ 。 $\overline{BOR}$ 在上电复位时状态不确定。必须由用户将其置 1 并在复位后检测是否 BOR 被清零，以确定是否发生了欠压复位。如果欠压复位被关闭，BOR 位的状态不可预测。

Bit 1 是上电复位状态位 $\overline{POR}$ 。它只在上电复位中被清零，且不受其他复位的影响。用户必须在上电复位后将其置 1。

表 15-1: 各种情况下的延时

振荡器设置	上电		欠压复位		从休眠状态唤醒
	$\overline{\text{PWRTE}} = 0$	$\overline{\text{PWRTE}} = 1$	$\overline{\text{PWRTE}} = 0$	$\overline{\text{PWRTE}} = 1$	
XT, HS, LP	$\text{TPWRT} + 1024 \cdot \text{TOSC}$	$1024 \cdot \text{TOSC}$	$\text{TPWRT} + 1024 \cdot \text{TOSC}$	$1024 \cdot \text{TOSC}$	$1024 \cdot \text{TOSC}$
外部 RC, INTRC	TPWRT	$5\text{-}10 \mu\text{s}^{(1)}$	TPWRT	$5\text{-}10 \mu\text{s}^{(1)}$	$5\text{-}10 \mu\text{s}^{(1)}$
T1OSC	—	—	—	—	$5\text{-}10 \mu\text{s}^{(1)}$

注 1: POR、BOR 和唤醒休眠状态都将激活 CPU。5 μs ~10 μs 的延时是基于 1 MHz 系统时钟得出的。

表 15-2: 状态位及其说明

$\overline{\text{POR}}$	$\overline{\text{BOR}}$	$\overline{\text{TO}}$	$\overline{\text{PD}}$	
0	x	1	1	上电复位
0	x	0	x	非法, $\overline{\text{POR}}$ 时 $\overline{\text{TO}}$ 被置 1
0	x	x	0	非法, $\overline{\text{POR}}$ 时 $\overline{\text{PD}}$ 被置 1
1	0	1	1	欠压复位
1	1	0	1	WDT 复位
1	1	0	0	WDT 唤醒
1	1	u	u	正常工作期间 $\overline{\text{MCLR}}$ 复位
1	1	1	0	休眠期间 $\overline{\text{MCLR}}$ 复位或中断将器件从休眠中唤醒

图注: u = 不变, x = 未知

表 15-3: 特殊寄存器复位状态

状态	程序计数器 (PC)	Status 寄存器	PCON 寄存器
上电延时复位	000h	0001 1xxx	---- --0x
正常工作期间的 $\overline{\text{MCLR}}$ 复位	000h	000u uuuu	---- --uu
休眠方式下的 $\overline{\text{MCLR}}$ 复位	000h	0001 0uuu	---- --uu
WDT 复位	000h	0000 1uuu	---- --uu
WDT 唤醒	PC + 1	uuu0 0uuu	---- --uu
欠压复位	000h	0001 1uuu	---- --u0
休眠方式下的中断唤醒	PC + 1 ⁽¹⁾	uuu1 0uuu	---- --uu

图注: u = 不变, x = 未知, - = 未使用, 读作 0。

注 1: 如果唤醒是由于中断造成的且 GIE 位置 1, PC 载入中断矢量 (0004h)。

PIC16F7X7

表 15-4: 所有寄存器的初始化状态

寄存器	POR, BOR 复位	MCLR 复位, WDT 复位	通过 WDT 或 中断唤醒
W	XXXX XXXX	UUUU UUUU	UUUU UUUU
INDF	N/A	N/A	N/A
TMR0	XXXX XXXX	UUUU UUUU	UUUU UUUU
PCL	0000h	0000h	PC + 1 ⁽²⁾
STATUS	0001 1xxx	000q quuu ⁽³⁾	uuuq quuu ⁽³⁾
FSR	XXXX XXXX	UUUU UUUU	UUUU UUUU
PORTA	xx0x 0000	uu0u 0000	UUUU UUUU
PORTB	xx00 0000	uu00 0000	UUUU UUUU
PORTC	XXXX XXXX	UUUU UUUU	UUUU UUUU
PORTD	XXXX XXXX	UUUU UUUU	UUUU UUUU
PORTE (PIC16F737/767)	---- x---	---- u---	---- u---
PORTE (PIC16F747/777)	---- x000	---- u000	---- uuuu
PCLATH	---0 0000	---0 0000	---u uuuu
INTCON	0000 000x	0000 000u	UUUU UUUU ⁽¹⁾
PIR1	0000 0000	0000 0000	UUUU UUUU ⁽¹⁾
PIR2	000- 0-00	000- 0-00	UUU- u-UU
TMR1L	XXXX XXXX	UUUU UUUU	UUUU UUUU
TMR1H	XXXX XXXX	UUUU UUUU	UUUU UUUU
T1CON	-000 0000	-UUU UUUU	-UUU UUUU
TMR2	0000 0000	0000 0000	UUUU UUUU
T2CON	-000 0000	-000 0000	-UUU UUUU
SSPBUF	XXXX XXXX	UUUU UUUU	UUUU UUUU
SSPCON	0000 0000	0000 0000	UUUU UUUU
SSPCON2	0000 0000	0000 0000	UUUU UUUU
CCPR1L	XXXX XXXX	UUUU UUUU	UUUU UUUU
CCPR1H	XXXX XXXX	UUUU UUUU	UUUU UUUU
CCP1CON	--00 0000	--00 0000	--UU UUUU
CCP2CON	--00 0000	--00 0000	--UU UUUU
CCP3CON	--00 0000	--00 0000	UUUU UUUU
CCPR2L	XXXX XXXX	UUUU UUUU	UUUU UUUU
CCPR2H	XXXX XXXX	UUUU UUUU	UUUU UUUU
CCPR3L	XXXX XXXX	UUUU UUUU	UUUU UUUU
CCPR3H	XXXX XXXX	UUUU UUUU	UUUU UUUU
RCSTA	0000 000x	0000 000x	UUUU UUUU
TXREG	0000 0000	0000 0000	UUUU UUUU
RCREG	0000 0000	0000 0000	UUUU UUUU
ADRESH	XXXX XXXX	UUUU UUUU	UUUU UUUU
ADCON0	0000 0000	0000 0000	UUUU UUUU
OPTION	1111 1111	1111 1111	UUUU UUUU

图注: u = 不变, x = 未知, - = 未使用, 读作 0, q = 取值取决于状态,
r = 保留, 保持为 0。

- 注 1: INTCON、PIR1 和 PR2 中的一位或多位会受影响（导致唤醒器件）。
 2: 如果唤醒是由中断造成的且 GIE 位置 1, PC 载入中断矢量（0004h）。
 3: 特定状态下的复位值见表 15-3。

表 15-4: 所有寄存器的初始化状态 (续)

寄存器	POR, BOR 复位	MCLR 复位, WDT 复位	通过 WDT 或 中断唤醒
TRISA	1111 1111	1111 1111	uuuu uuuu
TRISB	1111 1111	1111 1111	uuuu uuuu
TRISC	1111 1111	1111 1111	uuuu uuuu
TRISD	1111 1111	1111 1111	uuuu uuuu
TRISE (PIC16F737/767)	---- 1---	---- u---	---- 1---
TRISE (PIC16F747/777)	0000 1111	0000 1111	uuuu uuuu
PIE1	0000 0000	0000 0000	-uuu uuuu
PIE2	000- 0-00	000- 0-00	uuu- u-uu
PCON	---- -1qq	---- -uuu	---- -uuu
OSCCON	-000 1000	-000 1000	-uuu uuuu
OSCTUNE	--00 0000	--00 0000	--uu uuuu
PR2	1111 1111	1111 1111	1111 1111
SSPADD	0000 0000	0000 0000	uuuu uuuu
SSPSTAT	0000 0000	0000 0000	uuuu uuuu
TXSTA	0000 -010	0000 -010	uuuu -u1u
SPBRG	0000 0000	0000 0000	uuuu uuuu
CMCON	0000 0111	0000 0111	uuuu uuuu
CVRCON	000- 0000	000- 0000	uuu- uuuu
WDTCON	---0 1000	---0 1000	---u uuuu
ADRESL	xxxx xxxx	uuuu uuuu	uuuu uuuu
ADCON1	0000 0000	0000 0000	uuuu uuuu
ADCON2	--00 0---	--00 0---	uuuu uuuu
PMDATA	xxxx xxxx	uuuu uuuu	uuuu uuuu
PMADR	xxxx xxxx	uuuu uuuu	uuuu uuuu
PMDATH	--xx xxxx	--uu uuuu	--uu uuuu
PMADRH	---- xxxx	---- uuuu	---- uuuu
PMCON1	---- ---0	---- ---u	---- ---u
LVDCON	--00 0101	--00 0101	--uu uuuu

图注: u = 不变, x = 未知, - = 未使用, 读作 0, q = 取值取决于状态, r = 保留, 保持为 0。

- 注 1: INTCON、PIR1 和 PR2 中的一位或多位会受影响 (导致唤醒器件)。
 2: 如果唤醒是由中断造成的且 GIE 位置 1, PC 载入中断矢量 (0004h)。
 3: 特定状态下的复位值见表 15-3。

PIC16F7X7

图 15-7: 上电延时顺序 ($\overline{\text{MCLR}}$ 通过上拉电阻与 VDD 相连)

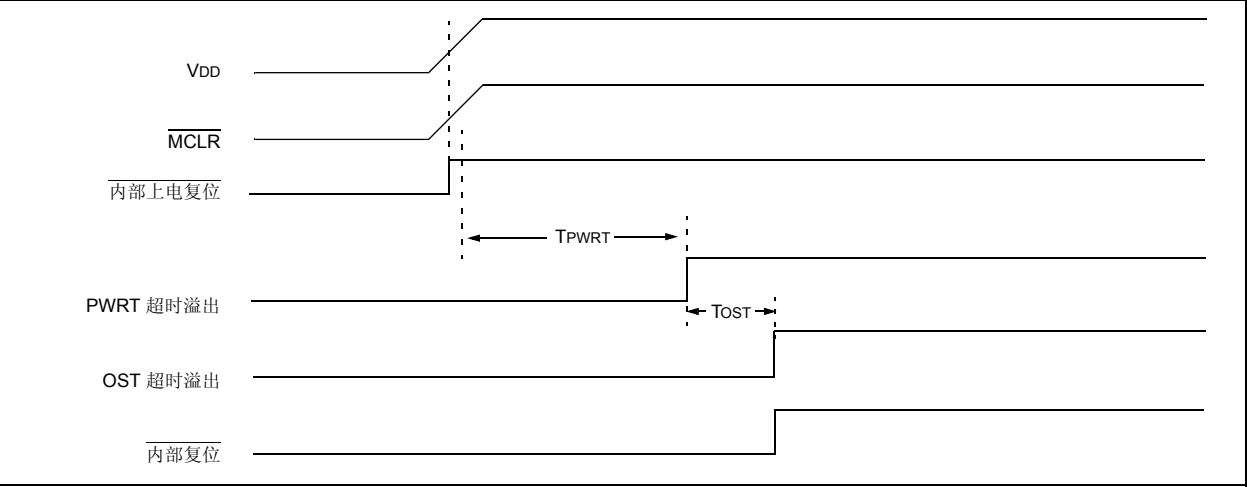


图 15-8: 上电延时顺序 ($\overline{\text{MCLR}}$ 通过 RC 网络与 VDD 相连): 情形 1

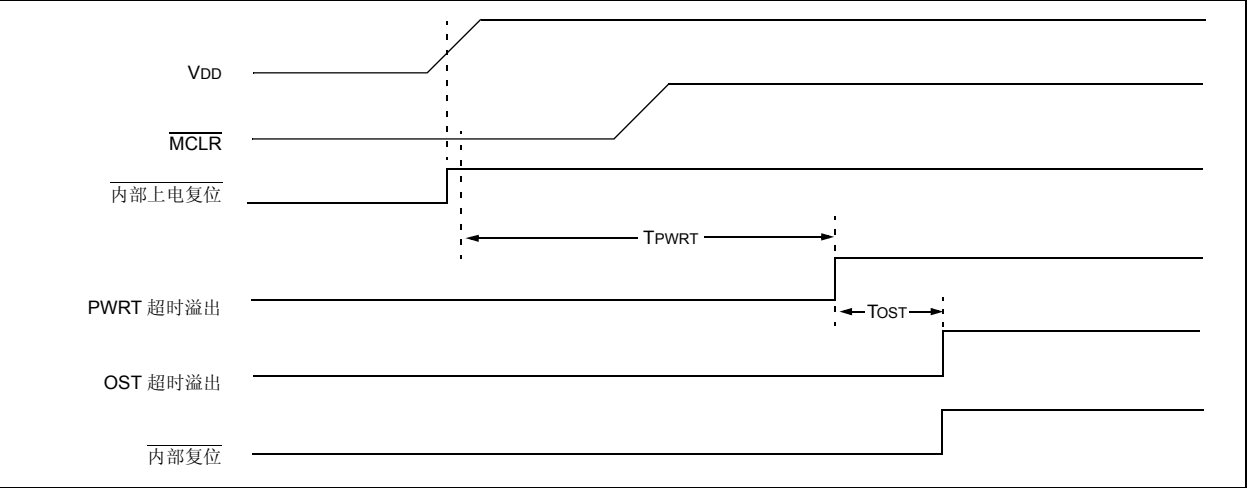


图 15-9: 上电延时顺序 ($\overline{\text{MCLR}}$ 通过 RC 网络与 VDD 相连): 情形 2

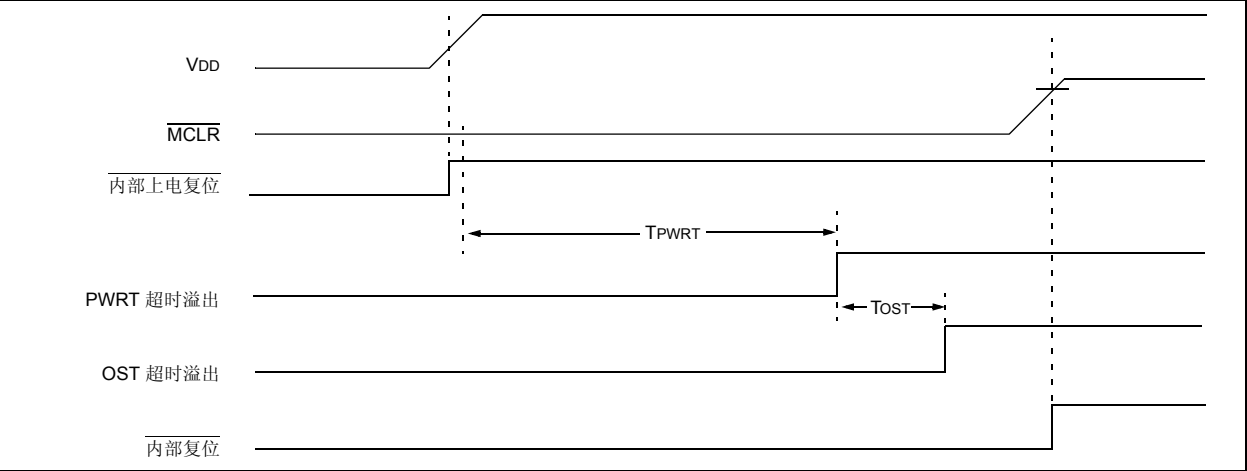
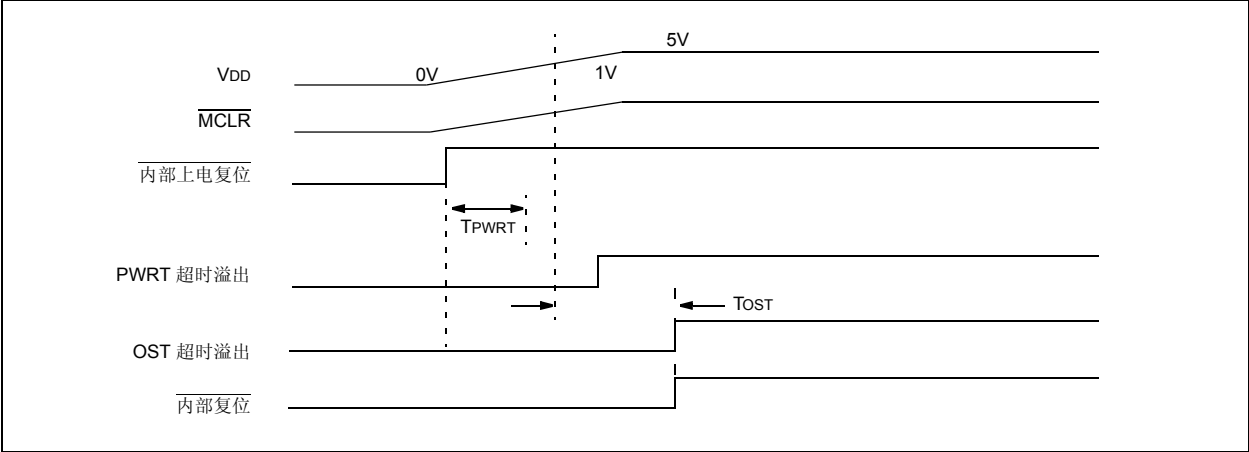


图 15-10: 缓慢上升时序图 (MCLR 通过 RC 网络与 VDD 相连)



PIC16F7X7

15.15 中断

PIC16F7X7 有多达 17 个中断源。中断控制寄存器 (INTCON) 用标志位记录各种中断请求, 同时它也包括各个中断源的中断使能位以及全局中断使能位。

注: 各个中断标志位的位置及其相应的屏蔽位和 GIE 位无关。

全局中断使能位 GIE (INTCON<7>) 将开放所有未被屏蔽的中断 (被置 1), 或禁止所有中断 (被清零)。如果 GIE 被使能, 且中断标志位和屏蔽位被置 1, 则马上产生矢量中断。各个中断源又可以通过设置各个寄存器中相应的中断使能位来关闭中断。无论 GIE 位的状态如何, 中断标志位都可被置 1。器件复位后 GIE 位被清零。

中断返回指令 RETFIE 将使器件退出中断复位程序并将 GIE 置 1, 这将重新使能中断。

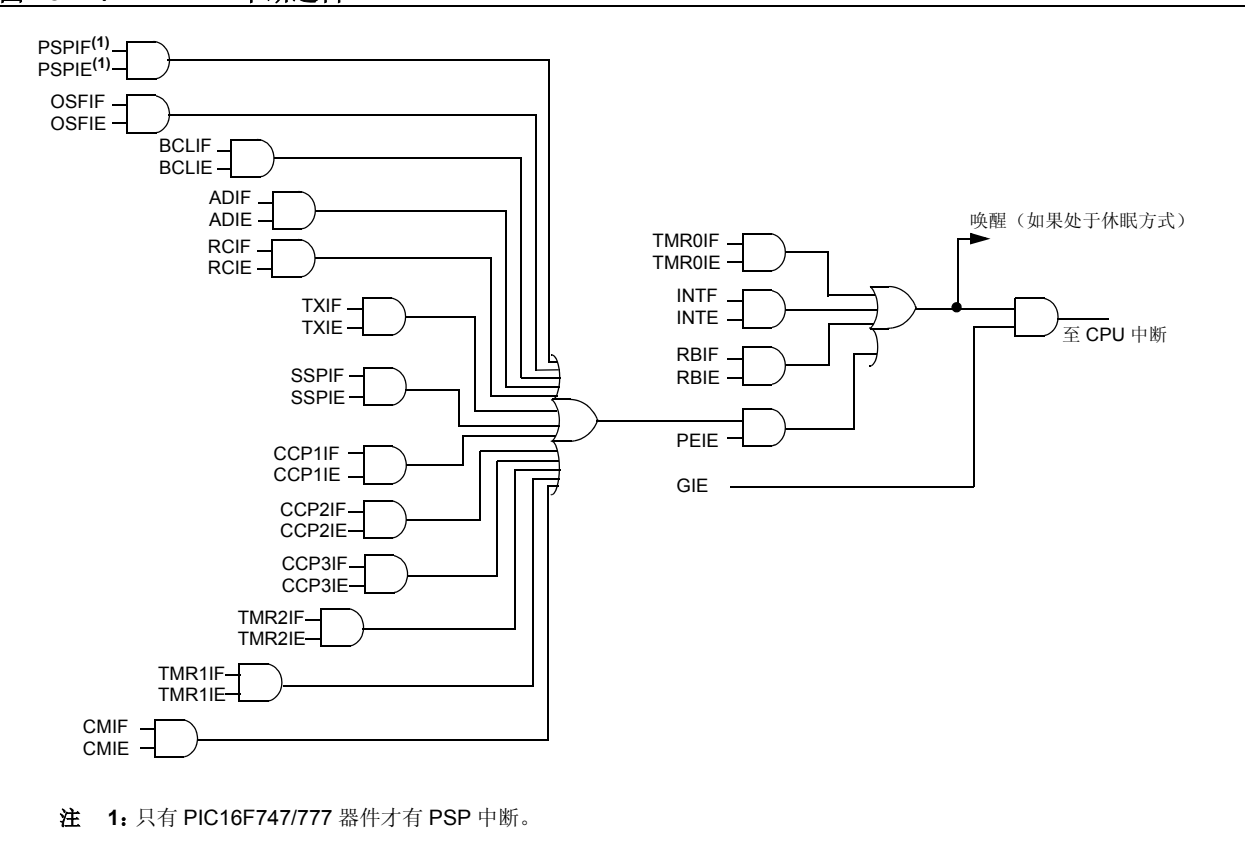
INTCON 寄存器还包括 RB0/INT 引脚中断、RB 口电平变化中断和 TMR0 溢出中断标志位。

外设中断标志位在特殊功能寄存器 PIR1 中, 相应的中断使能位在 PIE1 中, 外设中断使能位在 INTCON 中。

响应中断时, GIE 位被清零以禁止其他中断, 返回地址被压栈保护, 并将中断入口地址 0004h 装入程序计数器 PC。一旦进入中断服务程序, 即可通过对中断标志位的查询确定中断源。中断标志位必须在重新开放中断之前用软件清零, 以避免反复进入中断。

对外部中断事件, 如 INT 引脚中断或 PORTB 电平变化中断等, 其中断延迟时间需要 3 个或 4 个指令周期, 准确的延迟时间取决于相对于当前的 Q 周期, 中断事件何时发生。单周期或双周期指令的延迟时间是相同的。无论相应的中断屏蔽位 PEIE 和全局中断使能位 GIE 的状态如何, 中断标志位都可以被置 1。

图 15-11: 中断逻辑



注 1: 只有 PIC16F747/777 器件才有 PSP 中断。

15.15.1 INT 中断

RB0/INT 引脚上的外部中断是边沿触发的，当 INTEDG (OPTION<6>) 被置 1 时是上升沿触发，被清零时是下降沿触发。当 RB0/INT 引脚上检测到有效边沿信号时，INTF (INTCON<1>) 位置 1。该中断也可以通过将 INTE (INTCON<4>) 清零来禁止。在重新开放此中断之前，必须在中断服务程序中用软件将 INTF 位清零。如果 INTE 在进入休眠状态前已被置 1，INT 中断将唤醒休眠状态下的处理器。GIE 位的状态决定处理器是否被唤醒后转入中断矢量。详见 第15.18节“省电模式(休眠)”。

15.15.2 TMR0 中断

当 TMR0 寄存器计满溢出 (FFh → 00h) 时，TMR0IF (INTCON<2>) 被置 1，可以通过将 TMR0IE (INTCON<5>) 置位 / 清零来使能 / 关闭该中断，参见 第 6.0 章 “Timer0 模块”。

15.15.3 PORTB INTCON 电平变化

PORTB<7:4> 引脚的输入电平一旦有变化就将 RBIF (INTCON<0>) 置 1。可以通过将 RBIE (INTCON<4>) 置位 / 清零来使能 / 关闭该中断，参见 第 2.2 节 “数据存储组织”。

15.16 中断现场保护

中断期间，只有返回的 PC 地址保存在堆栈中。通常用户希望中断时将重要的寄存器值（如 W、状态寄存器）保存下来。

由于 PIC16F7X7 中每个存储区的高 16 字节是共用的，暂时保存寄存器 W_TEMP、STATUS_TEMP 和 PCLATH_TEMP 应存放在此。这 16 个地址不需要选择存储区，因此更易于进行现场保护和恢复。例 15-1 给出的代码可以使用。

例 15-1: 将状态寄存器和 W 寄存器的值存入 RAM 中

```
MOVWF  W_TEMP      ;Copy W to TEMP register
SWAPF  STATUS, W    ;Swap status to be saved into W
CLRF   STATUS       ;bank 0, regardless of current bank, Clears IRP,RP1,RP0
MOVWF  STATUS_TEMP  ;Save status to bank zero STATUS_TEMP register
:
:(ISR)              ;Insert user code here
:
SWAPF  STATUS_TEMP, W ;Swap STATUS_TEMP register into W
                        ;(sets bank to original state)
MOVWF  STATUS        ;Move W into STATUS register
SWAPF  W_TEMP, F      ;Swap W_TEMP
SWAPF  W_TEMP, W      ;Swap W_TEMP into W
```

PIC16F7X7

15.17 看门狗定时器（WDT）

PIC16F7X7 系列器件的 WDT 与 PIC16 系列的早期器件不同。新的 WDT 的代码和功能与 PIC16 系列的早期 WDT 模块兼容，允许用户同时在 WDT 和 TMR0 中使用相同的分频值。此外，当 PSA 位置为 1，同时使用前分频器和后分频器时，WDT 溢出值扩展到 268 秒。

15.17.1 WDT 振荡器

WDT 的时基来自 31.25 kHz 的 INTRC 振荡器，因此，31.25 kHz 时钟的精度将与 WDT 溢出周期的精度相同。

WDTCON 在所有复位后的值均为“--0 1000”。它提供了额定的 16.38 ms 的标称时基，与以前的 PIC16 系列的早期单片机的时基兼容。

注： OST 开始工作后，WDT 保持在复位状态，因为 WDT 脉动计数器被 OST 用作振荡器延时计数。OST 延时溢出后 WDT 开始计数（如果使能）。

在内部 RC 和选择 WDT 时钟路径的多路器之间增添了一个新的预分频器。该预分频器为 16 位，可以通过编程对内部 RC 进行 128 到 65536 的分频，为 WDT 提供从 1 ms 到 2.097s 的标称时基。

15.17.2 WDT 控制

WDTEN 位在配置字寄存器 1 中，如果该位被置 1，WDT 就连续运行。

SWDTEN 位在 WDTCON 寄存器中。如果 WDTEEN 被置 1，SWDTEN 位无效。而如果 WDTEEN 被清零，则 SWDTEN 位用于使能和禁止 WDT。将该位置 1 使能看门狗定时器，清零将关闭它。

PSA 和 PS<2:0> 位（OPTION_REG）与 PIC16 系列早期单片机具有相同的功能。

图 15-12: 看门狗定时器结构框图

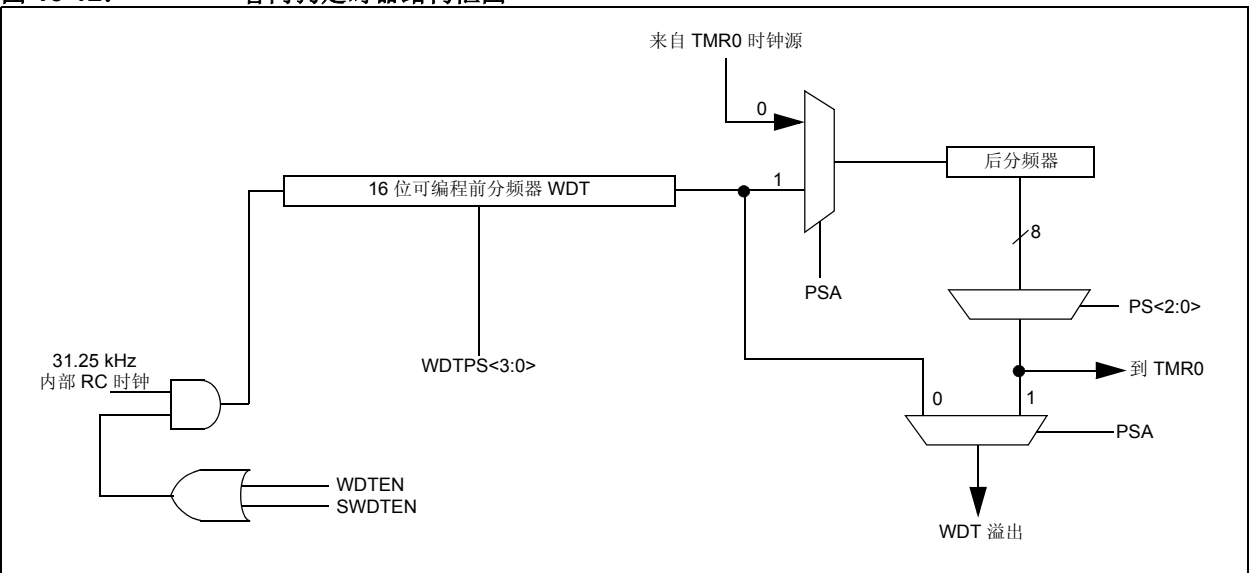


表 15-5: 预分频器 / 后分频器位状态

状态	预分频器	后分频器（PSA = 1）
WDTEN = 0	清零	清零
CLRWDT 命令		
检测到振荡器故障		
退出休眠 + 系统时钟 = T1OSC，外部 RC，内部 RC，外部时钟输入		
退出休眠 + 系统时钟 = XT，HS，LP	在起振延时末尾清零	在起振延时末尾清零

寄存器 15-4: WDTCON 寄存器

U-0	U-0	U-0	R/W-0	R/W-1	R/W-0	R/W-0	R/W-0
—	—	—	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN
bit 7			bit 0				

bit 7-5 未使用：读作 0

bit 4-1 **WDTPS<3:0>**: 看门狗定时器周期选择位

0000 = 1:32 预分频比
 0001 = 1:64 预分频比
 0010 = 1:128 预分频比
 0011 = 1:256 预分频比
 0100 = 1:512 预分频比
 0101 = 1:1024 预分频比
 0110 = 1:2048 预分频比
 0111 = 1:4096 预分频比
 1000 = 1:8192 预分频比
 1001 = 1:16394 预分频比
 1010 = 1:32768 预分频比
 1011 = 1:65536 预分频比
 1100 = 1:1 预分频比

bit 0 **SWDTEN**: 软件使能 / 关闭看门狗定时器位 ⁽¹⁾

1 = 使能 WDT
 0 = 关闭 WDT

注 1: 如果 WDTEEN 位 = 1，无论该位为何值 WDT 将始终开启。如果 WDTEEN 位 = 0，可以使用该位打开 / 关闭 WDT。

图注:

R = 该位可读 W = 该位可写 U = 该位未使用，读作 0
 -n = 上电复位值 “1” = 该位被置 1 “0” = 该位被清零 x = 状态未知

表 15-6: 看门狗定时器寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 复位值	其他复位值
81h, 181h	OPTION_REG	RBPUR	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
2007h	Configuration bits	BORV0	BOREN	MCLRE	Fosc2	PWRTEEN	WDTEN	Fosc1	Fosc0	uuuu uuuu	uuuu uuuu
105h	WDTCON	—	—	—	WDTPS3	WDTPS2	WSTPS1	WDTPS0	SWDTEN	---0 1000	---0 1000

图注: 阴影部分在看门狗定时器中未使用。

注 1: 对这几位的操作见寄存器 15-1。

PIC16F7X7

15.17.3 双时钟启动模式

双时钟启动模式将振荡器启动和代码开始执行之间的延迟减到最小，它可以通过设置配置字寄存器 2 的 IESO（内部 / 外部时钟切换）位使能。这种模式在启动时使用 INTRC 振荡器执行代码，直至主振荡器稳定。

使能这种模式并存在下列状态之一时，系统就会在启动时使用 INTRC 振荡器。这使代码几乎可以立即执行，最大限度地减小延迟。

- 发生 POR 并且在上电复位延时超时后（如果 $PWR\overline{TEN} = 0$ ）；
- 或从休眠状态唤醒；
- 或使用 T1OSC 或 INTRC 振荡器工作时发生复位（复位后，SCS<1:0> 始终被设为“00”）。

注： 任何一种复位都会将 IRCF 位清零，强制时钟频率为 31.25 kHz。用户可以通过修改 IRCF 位选择一个更高频率的内部振荡器。

如果将主时钟振荡器设为除 XT、LP 或 HS 以外的其他类型时，双时钟启动模式将被关闭，因为主时钟源在上电复位或从休眠状态唤醒时不需要时间令时钟稳定。

如果 OSCCON 寄存器中的 IRCF 位在进入休眠模式前被设为非零值，系统的备用时钟源来自 INTOSC 输出。OSCCON 中的 IOFS 位在 INTOSC 稳定前保持清零状态。这便于用户确定在对时间精度要求很高的应用中内部振荡器何时可以使用。

检测 OSTS 位的状态能够确保主时钟设置有效。无效时 OSTS 位保持清零。

在 POR 或从休眠状态唤醒后，如果器件自动设置为使用 INTRC 振荡模式，进入其他振荡模式的规则仍将适用，即 OSCCON 寄存器中的 SCS<1:0> 位在起振定时器超时溢出前仍然可以修改。这使器件可从休眠状态唤醒，使用 INTRC 作为时钟源执行几个指令后，再回到休眠状态，而不必等待主时钟稳定。

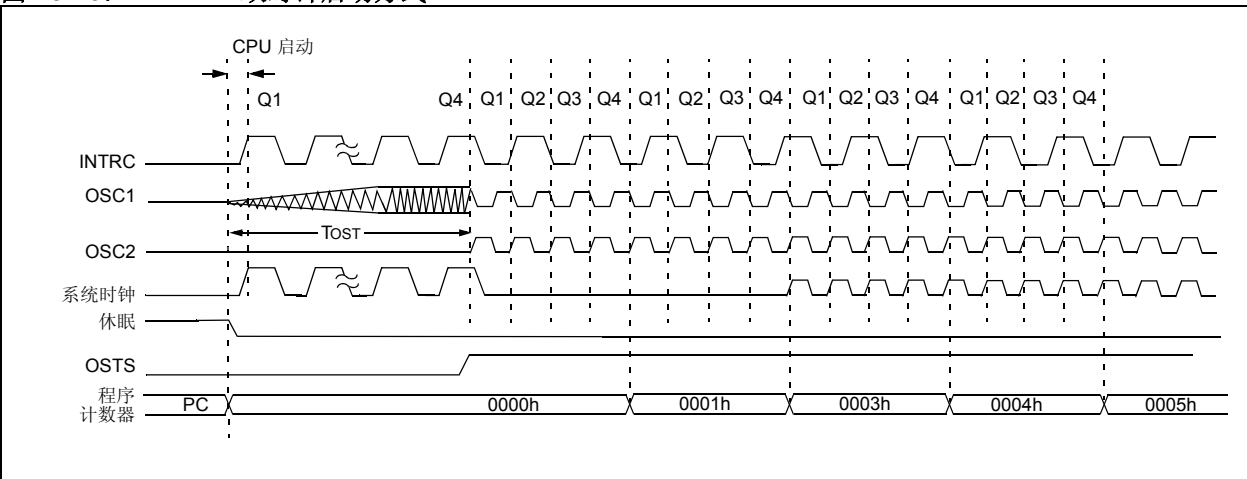
注： 执行 SLEEP 指令将中止振荡器启动延时并使 OSTS 位保持清零状态。

15.17.3.1 双时钟方式启动顺序

1. 器件从休眠方式唤醒、复位或 POR；
2. OSCON 位被配置为使用 INTRC 振荡器（31.25 kHz）；
3. 指令使用 INTRC 振荡器开始执行（31.25 kHz）；
4. 使能 OST，延时 1024 个时钟周期；
5. OST 超时溢出，等待 INTRC 时钟的下降沿；
6. OSTS 被置 1；
7. 在新时钟（LP、XT 或 HS）的 8 个周期内使系统时钟保持低电平；
8. 系统时钟切换至主时钟源（LP、XT 或 HS）。

软件可以通过读取 OSTS 位确定何时进行时钟切换，这样可以调整任何软件延时的边沿。

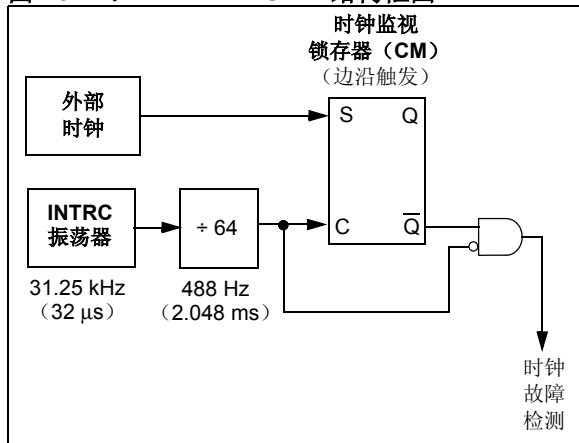
图 15-13: 双时钟启动方式



15.17.4 故障保护选项

时钟故障保护监视器（FSCM）设计用于确保器件在振荡器故障时仍然能够正常运行。

图 15-14: FSCM 结构框图



将配置字寄存器 2 的 FCMEN 位置 1 可以使能 FSCM 功能。

发生振荡器故障时，FSCM 会产生振荡器故障中断并将系统时钟切换为内部振荡器。在故障恢复前系统继续使用内部时钟。可以通过复位、执行 SLEEP 指令或者对 SCS 位写入一个其他值退出故障。

内部振荡器的频率取决于 IRCF 位中的值。可以通过 OSCCON 寄存器中的 IRCF 和 SCS 位选择其他时钟源。

FSCM 采样时钟通过将内部 RC 时钟进行 64 分频得到。这为 FSCM 采样时钟之间提供足够时间产生系统时钟边沿。

在经过后分频的时钟上升沿，监视锁存器被清零（CM = 0）。在系统主时钟和系统备用时钟的下降沿，监视锁存器被置 1（CM = 1）。当经后分频的时钟下降沿到来并且监视锁存器没有被置 1 时，说明检测到时钟故障。

在故障保护模式下，复位可以退出故障状态。如果主时钟源设为晶体振荡器，OST 定时器会等待 1024 个时钟周期直到 OST 超时溢出，器件在 OST 完成前使用内部振荡器。SLEEP 指令，或者对 SCS 位进行写操作（使 SCS 位不等于 00）可以使器件进入低功耗工作模式。

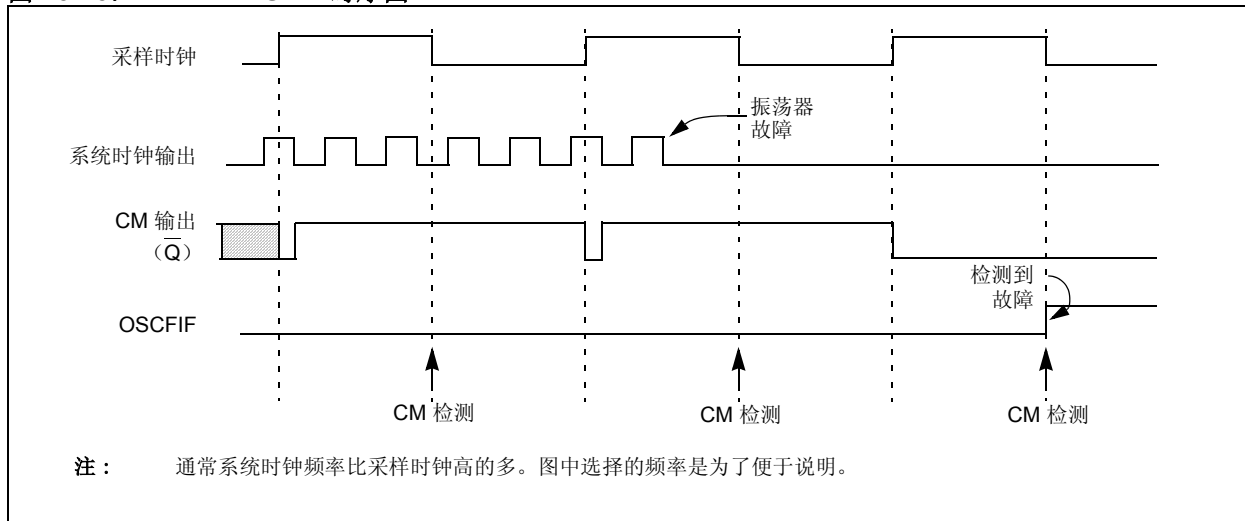
在故障保护模式下，如果发生复位，并且主时钟源是 EC 或 RC，器件将立即切换回 EC 或 RC 模式。

注： 使能故障保护选项将自动使能双时钟启动。

15.17.4.1 低功耗模式下的故障保护

SCS<1:0>位值的变化或 SLEEP 指令将结束故障保护条件。系统时钟将缺省使用 SCS 位选择的时钟源，它们可以是 T1OSC、内部 RC 或无时钟源（休眠方式）。然而，FSCM 将继续监视系统时钟。如果备用时钟源发生故障，器件将立即切换到内部振荡器时钟。如果 OSFIE 位被置 1，将产生中断。

图 15-15: FSCM 时序图



PIC16F7X7

15.17.4.2 FSCM 和看门狗定时器

检测到时钟故障时，SCS<1:0> 被强制为“10”，这将使 WDT 复位（如果使能）。

15.17.4.3 POR 或休眠唤醒

FSCM 设计用于在器件退出上电复位（POR）或低功耗休眠模式后，对任意时刻检测振荡器故障。如果主时钟源是 EC、RC 或 INTRC 模式，这些事件发生后监视操作可以立即开始。

对于晶体振荡器或陶瓷谐振器（HS、LP 或 XT）等振荡模式，情况有所不同。因为振荡器需要一段启动时间，这段时间可能比 FSCM 采样周期长的多，因此可能导致错误检测到时钟故障。为了防止这种情况发生，内部振荡器模块被自动设置为系统时钟，直到主时钟源稳定（OST 和 PLL 定时器已超时溢出）。这与双时钟启动模式相同。一旦主时钟稳定，INTRC 的功能将恢复为 FSCM 时钟源。

注： 用于防止上电复位或休眠唤醒时虚假的振荡器故障误中断的逻辑也将阻碍这些事件后振荡器故障的检测。可以通过监视 OSTS 位和使用一段延时程序来确定振荡器是否启动太慢。尽管如此，也不会发生任何振荡器故障中断法标记。

15.18 省电模式（休眠）

执行 SLEEP 指令进入省电模式。

使能时，看门狗定时器被清零，但仍然保持运行，PD 位（Status<3>）被清零，TO（Status<4>）位被置 1，振荡器驱动被关闭。I/O 端口保持执行 SLEEP 指令前的状态（高电平、低电平或高阻）。

在这种模式下为了将电流消耗减小到最低，应将所有 I/O 引脚与 VDD 或 VSS 相连，确保没有外部电路从 I/O 引脚获取电流，关闭 A/D 及外部时钟。将所有高阻输入的 I/O 引脚的外部电平拉为高电平或低电平，以避免由浮动输入引起的切换电流。T0CKI 输入也应与 VDD 或 VSS 相连，以将电流消耗减到最低。片内 PORTB 口的上拉电阻的功耗也应予以考虑。

MCLR 引脚应当设为逻辑高电平（VIHMC）。

15.18.1 休眠唤醒

以下事件可以将器件从休眠状态中唤醒：

1. MCLR 引脚上的外部复位；
2. 看门狗定时器唤醒（如果 WDT 使能）；
3. INT 引脚中断、RB 端口电平变化中断或者外设中断。

外部 MCLR 复位将导致器件复位。所有其他事件都被认为是程序正常运行的继续，引起一次“唤醒”。状态寄存器中的 TO 和 PD 位可用来确定器件复位的原因。当器件从休眠状态被唤醒时，在上电时被置 1 的 PD 位被清零。如果 WDT 发生了超时溢出引起唤醒，TO 位被清零。

以下外设的中断可以使器件从休眠状态唤醒：

1. TMR1 中断。Timer1 此时必须工作在异步计数方式下；
2. CCP 捕捉模式中断；
3. 特殊事件触发（Timer1 在异步方式下，采用外部时钟）；
4. SSP（启动/停止）位检测中断；
5. 从模式下 SSP 发送或接收中断（SPI/I²C）；
6. A/D 转换（当 A/D 时钟源为 RC）；
7. EEPROM 写操作完成；
8. 比较器输出状态改变；
9. USART 发送或接收（同步从模式）。

其他外设无法产生中断，因为休眠期间不存在片内时钟。

当执行 SLEEP 指令时，下一条指令（PC + 1）被预先取出。为了使器件能被中断事件唤醒，相应的中断使能位必须被置为 1（允许）。发生唤醒与 GIE 位的状态无关。若 GIE 位被清零（禁止），器件将继续执行 SLEEP 后面指令；如果 GIE 位被置 1（允许），器件将执行 SLEEP 后面的指令，然后跳转到中断地址（0004h）。如果用户不希望执行 SLEEP 后面的指令，那么在 SLEEP 指令后面应编写一条 NOP 指令。

15.18.2 用中断唤醒器件

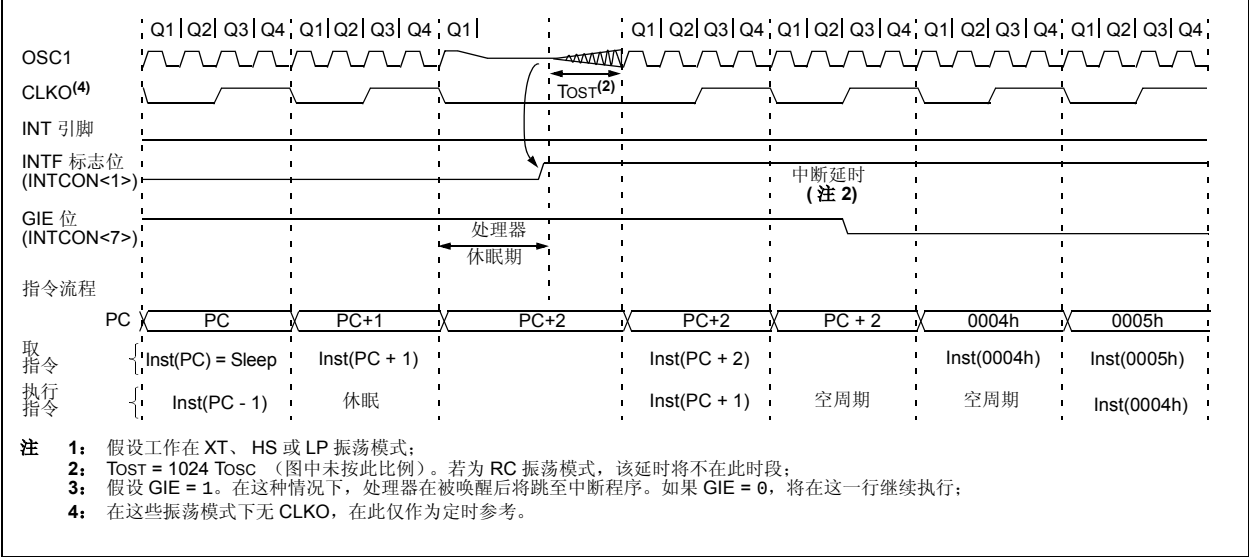
全局中断被禁止（GIE 被清零），且任一中断源的中断允许位及其中断标志位都被置 1 时，下面事件之一将会发生：

- 如果在 SLEEP 指令被执行之前，中断发生，SLEEP 指令将作为一个 NOP 指令而结束。因此 WDT 以及 WDT 预分频器和后分频器（如果使能）将不会被清零，TO 位将不会被置 1，且 PD 位不会被清零。
- 如果在 SLEEP 指令执行中或执行后，中断发生，器件将立即从休眠状态唤醒。器件被唤醒前，SLEEP 指令将被完整执行。因此 WDT 以及 WDT 预分频器和后分频器（如果使能）将被清零，TO 位被置 1，且 PD 位被清零。

即使执行 SLEEP 指令前标志位被校验，标志位也有可能被置位。为了判断是否执行了 SLEEP 指令，应检测 PD 位。如果 PD 位被置 1，SLEEP 指令将作为 NOP 指令被执行。

为了确保 WDT 被清零，在 SLEEP 指令执行之前应先执行 CLRWDT 指令。

图 15-16: 休眠状态唤醒后进入中断时序图



PIC16F7X7

15.19 在线调试器

当配置字中的 **DEBUG** 位由程序置为“0”时，在线调试器功能被使能。当与 **MPLAB® ICD** 配合使用时，可以进行简单的调试操作。当单片机的这种特性使能时，一些资源就无法作为通用功能使用。表 15-7 显示了后台调试器所占用的资源。

表 15-7: 调试器资源

I/O 引脚	RB6, RB7
堆栈	1 级
程序存储器	地址 0000h 必须为 NOP 指令 最后 100h 个字
数据存储	0x070 (0x0F0、0x170、 0x1F0) 0x1EB-0x1EF

为了使用单片机的在线调试器功能，设计中必须将 **MCLR/VPP**、**VDD**、**GND**、**RB7** 和 **RB6** 引脚实现为在线调试连接端。通过这些连接端可与 **Microchip** 公司或第三方用户工具开发公司的模块连接。

15.20 程序验证 / 代码保护

如果没有对代码保护位进行编程设定，片内程序存储器的内容可被读出用于校验。

15.21 ID 存储单元

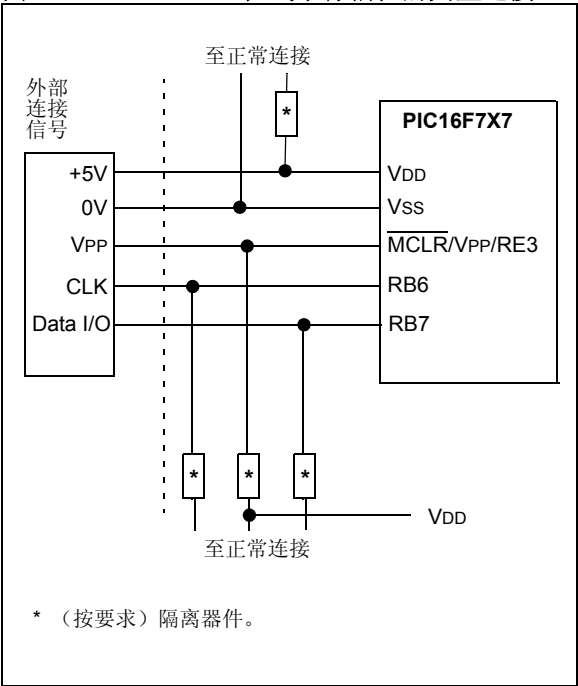
器件指定四个存储单元（2000h-2003h）为 **ID** 地址单元。程序正常执行期间，这些单元是无法存取的，但在编程 / 校验时可读写。我们建议仅使用这些存储单元的低 4 位。

15.22 在线串行编程

PIC16F7X7 单片机允许在最终应用电路上进行串行编程。只需使用时钟和数据两根线，加上电源、地和编程电压三根线（见图 15-17）就可方便地实现。这使用户可使用未编程的器件来制造电路板，并在产品付运前再对单片机编程。这样还可使器件在编程时使用最新固件或用户固件。

串行编程的通用信息，请参阅“**In-Circuit Serial Programming™ (ICSP™) Guide**”（DS30277）。

图 15-17: 在线串行编程的典型连接



16.0 指令系统概述

PIC16 指令集具有高度正交性，分为三种基本类型：

- 字节操作类指令
- 位操作类指令
- 立即数和控制的操作类指令

每一条 PIC16 指令字长是 14 位字，由说明指令类型的操作码和进一步说明指令具体操作的一个或多个操作数组成。图 16-1 给出了上述各种类型的指令格式，表 16-1 给出了不同操作码字段的说明。

表 16-2 列出了 MPASM™ 汇编器可识别的指令。每条指令的详细说明可在《PICmicro® 中档单片机系列参考手册》(DS33023A_CN) 中查到。

对于字节操作类指令，“f”表示文件寄存器标识符，“d”表示目的寄存器标识符。文件寄存器标识符指定了指令使用哪个文件寄存器。

目的寄存器标识符指定了操作结果的存放位置。如果“d”为 0，操作结果置于 W 寄存器；如果“d”为 1，操作结果存入指令指定的文件寄存器中。

对于位操作类指令，“b”表示位段标识符，它可选择受到操作影响的位，而“f”表示该位所处的文件寄存器的地址。

对于立即数和控制操作类指令，“k”表示一个 8 位或 11 位的立即数或常数。

每个指令周期由 4 个振荡周期组成；因此，对于频率为 4 MHz 的振荡器，正常的指令执行时间为 1μs。除非条件测试为真或指令的结果改变了程序计数器的值，所有的指令在一个指令周期内执行完成。如果条件测试为真或者指令的结果改变了程序计数器的值，指令执行需要两个指令周期，在第二个周期内执行一条 NOP 指令。

注： 为了与未来 PIC16F7X7 产品向上兼容，不要使用 OPTION 和 TRIS 指令。

所有指令示例使用格式“0xhh”来表示一个十六进制的数，其中“h”表示一个十六进制数。

16.1 读—修改—写操作

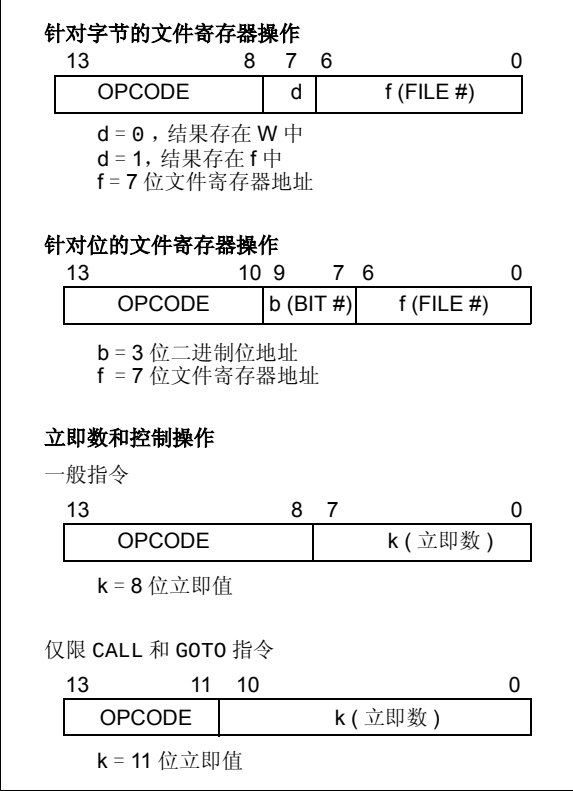
任何一个指定文件寄存器作为指令一部分的指令都进行读—修改—写（R-M-W）操作。读寄存器、修改数据、并根据指令或目的标识符“d”存储结果。即使指令写入该寄存器，还是会发生对寄存器的读操作。

例如，“CLRF PORTB”指令读取 PORTB 端口，清除所有数据位，然后把结果写回到 PORTB。在这个例子中，在配置为输入并使用 PORTB 电平变化中断的引脚上，置位 RBIF 标志的条件被清零，因此无法得到想要的结果。

表 16-1： 操作码字段说明

字段	说明
f	寄存器地址（0x00 至 0x7F）
w	工作寄存器（累加器）
b	8 位寄存器内的位地址
k	立即数，常量或标号
x	无关位（= 0 或 1）。 编译器将在 x = 0 时生成代码，为了与所有的 Microchip 软件工具兼容，建议使用这种形式。
d	目标寄存器选择；d = 0：结果存在 W 中； d = 1：结果存在 f 寄存器中。 默认值 d = 1。
PC	程序计数器
TO	超时标志位
PD	掉电标志位

图 16-1： 指令的一般格式



PIC16F7X7

表 16-2: PIC16F7X7 指令集

助记符, 操作数		说明	周期	14 位操作数				影响的标志位	注释
				MSb		LSb			
针对字节的文件寄存器操作									
ADDWF	f, d	将 W 和 f 相加	1	00	0111	dfff	ffff	C, DC, Z	1, 2
ANDWF	f, d	W 和 f “与” 操作	1	00	0101	dfff	ffff	Z	1, 2
CLRF	f	对 f 清零	1	00	0001	1fff	ffff	Z	2
CLRWF	-	对 W 清零	1	00	0001	0xxx	xxxx	Z	
COMF	f, d	求 f 的补码	1	00	1001	dfff	ffff	Z	1, 2
DECf	f, d	f 减 1 操作	1	00	0011	dfff	ffff	Z	1, 2
DECFSZ	f, d	f 减 1 操作, 若为 0, 跳过	1(2)	00	1011	dfff	ffff		1, 2, 3
INCF	f, d	f 加 1 操作	1	00	1010	dfff	ffff	Z	1, 2
INCFSZ	f, d	f 加 1 操作, 若为 0, 跳过	1(2)	00	1111	dfff	ffff		1, 2, 3
IORWF	f, d	W 与 f 同或	1	00	0100	dfff	ffff	Z	1, 2
MOVF	f, d	移动 f	1	00	1000	dfff	ffff	Z	1, 2
MOVWF	f	将 W 送至 f	1	00	0000	1fff	ffff		
NOP	-	空操作	1	00	0000	0xx0	0000		
RLF	f, d	f 寄存器带进位位左循环	1	00	1101	dfff	ffff	C	1, 2
RRF	f, d	f 寄存器带进位位右循环	1	00	1100	dfff	ffff	C	1, 2
SUBWF	f, d	f 减 W	1	00	0010	dfff	ffff	C, DC, Z	1, 2
SWAPF	f, d	f 半字节交换	1	00	1110	dfff	ffff		1, 2
XORWF	f, d	W 与 f 异或	1	00	0110	dfff	ffff	Z	1, 2
针对位的文件寄存器操作									
BCF	f, b	清除 f 位	1	01	00bb	bfff	ffff		1, 2
BSF	f, b	置位 f 位	1	01	01bb	bfff	ffff		1, 2
BTFSZ	f, b	测试 f 位, 为 0, 跳过	1 (2)	01	10bb	bfff	ffff		3
BTFSZ	f, b	测试 f 位, 为 1, 跳过	1 (2)	01	11bb	bfff	ffff		3
立即数与控制操作类									
ADDLW	k	立即数加 W	1	11	111x	kkkk	kkkk	C, DC, Z	
ANDLW	k	立即数与 W 相 “与”	1	11	1001	kkkk	kkkk	Z	
CALL	k	调用子程序	2	10	0kkk	kkkk	kkkk		
CLRWDAT	-	看门狗定时器清零	1	00	0000	0110	0100	$\overline{TO}, \overline{PD}$	
GOTO	k	跳转	2	10	1kkk	kkkk	kkkk		
IORLW	k	立即数与 W 同或	1	11	1000	kkkk	kkkk	Z	
MOVLW	k	立即数移至 W	1	11	00xx	kkkk	kkkk		
RETFIE	-	中断返回	2	00	0000	0000	1001		
RETLW	k	立即数送 W 子程序返回	2	11	01xx	kkkk	kkkk		
RETURN	-	从子程序返回	2	00	0000	0000	1000		
SLEEP	-	进入待机模式	1	00	0000	0110	0011	$\overline{TO}, \overline{PD}$	
SUBLW	k	立即数减 W	1	11	110x	kkkk	kkkk	C, DC, Z	
XORLW	k	立即数与 W 相异或	1	11	1010	kkkk	kkkk	Z	

- 注 1: 当 I/O 寄存器作为其自身的函数被修改时 (例如 MOVF PORTB, 1), 所使用的值是引脚的当前值。例如, 如果在配置为输入的引脚上, 数据寄存器为 “1”, 并被外部器件驱动为低电平, 那么被写回的数据值将为 “0”。
- 2: 如果指令在 TMR0 寄存器上执行 (且适当时 d = 1), 分配给 Timer0 模块的预分频器将被清零。
- 3: 如果程序计数器 (PC) 被修改或条件测试为真, 指令的执行需要两个周期, 第二个周期执行一条 NOP 指令。

注: 有关中档单片机指令集的其他信息请参阅 《PICmicro® 中档单片机系列参考手册》(DS33023A CN)。

16.2 指令说明

ADDLW 立即数与 W 相加

格式: [标号] ADDLW k
 操作数: $0 \leq k \leq 255$
 操作: $(W) + k \rightarrow (W)$
 影响状态位: C, DC, Z
 说明: 将 W 寄存器的内容与 8 位立即数“k”相加, 结果存入 W 寄存器。

ADDWF f 寄存器内容与相加

格式: [标号] ADDWF f,d
 操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
 操作: $(W) + (f) \rightarrow (\text{目标寄存器})$
 影响状态位: C, DC, Z
 说明: 将 W 寄存器的内容与“f”寄存器内容相加, 如果“d”为 0, 结果存入 W 寄存器; 如果“d”为 1, 结果存回“f”寄存器。

ANDLW 立即数与 W 相与

格式: [标号] ANDLW k
 操作数: $0 \leq k \leq 255$
 操作: $(W) .AND. (k) \rightarrow (W)$
 影响状态位: Z
 说明: W 寄存器的内容与 8 位立即数“k”相与, 结果存入 W 寄存器。

ANDWF W 与 f 相与

格式: [标号] ANDWF f,d
 操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
 操作: $(W) \text{ 与 } (f) \rightarrow (\text{目的寄存器})$
 影响状态位: Z
 说明: 将 W 寄存器与“f”寄存器相与。如果“d”为 0, 结果存入 W 寄存器; 如果“d”为 1, 结果存回“f”寄存器。

BCF f 寄存器位清零

格式: [标号] BCF f,b
 操作数: $0 \leq f \leq 127$
 $0 \leq b \leq 7$
 操作: $0 \rightarrow (f)$
 影响状态位: 无
 说明: “f”寄存器的第“b”位被清零。

BSF f 寄存器位置位

格式: [标号] BSF f,b
 操作数: $0 \leq f \leq 127$
 $0 \leq b \leq 7$
 操作: $1 \rightarrow (f)$
 影响状态位: 无
 说明: “f”寄存器的第“b”位被置位。

BTFSS 对 f 作位测试, 如果置位则跳过

格式: [标号] BTFSS f,b
 操作数: $0 \leq f \leq 127$
 $0 \leq b < 7$
 操作: 如果 $(f) = 1$, 则跳过
 影响状态位: 无
 说明: 如果“f”寄存器的第“b”为 0, 则执行下一条指令;
 如果“f”寄存器的第“b”位为 1, 则放弃下一条指令, 代之执行一条 NOP 指令, 使之成为一条 2Tcy 周期指令。

BTFSC 对 f 作位测试, 如果为零则跳过

格式: [标号] BTFSC f,b
 操作数: $0 \leq f \leq 127$
 $0 \leq b \leq 7$
 操作: 如果 $(f) = 0$, 则跳过
 影响状态位: 无
 说明: 如果“f”的第“b”为 1, 则执行下一条指令;
 如果“f”寄存器的第“b”位为 0, 则放弃下一条指令, 代之执行一条 NOP 指令, 使之成为一条 2Tcy 的指令。

PIC16F7X7

CALL 调用子程序指令

格式:	[标号] CALL k
操作数:	$0 \leq k \leq 2047$
操作:	(PC) + 1 $\rightarrow$ TOS, k $\rightarrow$ PC<10:0>, (PCLATH<4:3>) $\rightarrow$ PC<12:11>
影响状态位:	无
说明:	调用子程序。首先, 返回的地址值 (PC + 1) 被压入堆栈。11 位直接寻址值被载入 PC 的 <10:0> 位, PC 的高位值从寄存器 PCLATH 载入, CALL 是一个双周期指令。

CLRWDT 清除看门狗定时器

格式:	[标号] CLRWDT
操作数:	无
操作:	00h $\rightarrow$ WDT, 0 $\rightarrow$ WDT 预分频器, 1 $\rightarrow$ $\overline{TO}$, 1 $\rightarrow$ $\overline{PD}$
影响状态位:	$\overline{TO}$, $\overline{PD}$
说明:	CLRWDT 指令将看门狗定时器复位, 同时将 WDT 复位。状态位 $\overline{TO}$ 和 $\overline{PD}$ 被置位。

CLRF 清除 f 寄存器

格式:	[标号] CLRF f
操作数:	$0 \leq f \leq 127$
操作:	00h $\rightarrow$ (f) 1 $\rightarrow$ Z
影响状态位:	Z
说明:	寄存器 “f” 的内容被清零, 并且 Z 被置位。

COMF 对 f 寄存器求补

格式:	[标号] COMF f,d
操作数:	$0 \leq f \leq 127$ d $\in$ [0,1]
操作:	($\bar{f}$) $\rightarrow$ (目标寄存器)
影响状态位:	Z
说明:	对 “f” 寄存器的内容求补。如果 “d” 为 0, 结果存入 W 寄存器; 如果 “d” 为 1, 结果存回 “f” 寄存器。

CLRW 清除 W 寄存器

格式:	[标号] CLRW
操作数:	无
操作:	00h $\rightarrow$ (W) 1 $\rightarrow$ Z
影响状态位:	Z
说明:	W 寄存器清零, 零位 (Z) 被置位。

DECF f 寄存器减 1

格式:	[标号] DECF f,d
操作数:	$0 \leq f \leq 127$ d $\in$ [0,1]
操作:	(f) - 1 $\rightarrow$ (目标寄存器)
影响状态位:	Z
说明:	对 “f” 内容减 1。如果 “d” 为 0, 结果存入 W 寄存器; 如果 “d” 为 1, 结果存回 “f” 寄存器。

DECFSZ	f 寄存器减 1，为 0 则跳过
格式:	[标号] DECFSZ f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) - 1 \rightarrow (\text{目标寄存器})$; 结果 = 0 则跳过
影响状态位:	无
说明:	对 “f” 的内容进行减 1 操作。 如果 “d” 为 0，结果存入 W 寄存器；如果 “d” 为 1，结果存回 “f” 寄存器。 如果结果为 1，执行下一条指令； 如果结果为 0，代之执行一条 NOP 指令，使之成为一条 2Tcy 指令。

INCFSZ	f 加 1，为 0 则跳过
格式:	[标号] INCFSZ f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) + 1 \rightarrow (\text{目标寄存器})$; 结果 = 0 则跳过
影响状态位:	无
说明:	对 “f” 寄存器加 1。 如果 “d” 为 0，结果存入 W 寄存器。如果 “d” 为 1，结果存回 “f” 寄存器。 如果结果为 1，执行下一条指令； 如果结果为 0，代之执行一条 NOP 指令，使之成为一条 2Tcy 指令。

GOTO	无条件转移
格式:	[标号] GOTO k
操作数:	$0 \leq k \leq 2047$
操作:	$k \rightarrow PC<10:0>$ $PCLATH<4:3> \rightarrow PC<12:11>$
影响状态位:	无
说明:	GOTO 是一条无条件转移指令。11 位立即值被载入 PC 的 <10:0> 位，高位从 PCLATH<4:3> 载入。 GOTO 是一条双周期指令。

IORLW	对立即数和 W 作同或运算
格式:	[标号] IORLW k
操作数:	$0 \leq k \leq 255$
操作:	$(W) .OR. k \rightarrow (W)$
影响状态位:	Z
说明:	寄存器 W 的内容与 8 位立即数 “k” 进行同或运算。结果存入 W 寄存器。

INCF	f 寄存器加 1
格式:	[标号] INCF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) + 1 \rightarrow (\text{目标寄存器})$
影响状态位:	Z
说明:	对 “f” 的内容加 1。如果 “d” 为 0，结果存入 W 寄存器；如果 “d” 为 1，结果存回 “f” 寄存器。

IORWF	对 W 和 f 作同或运算
格式:	[标号] IORWF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(W) .OR. (f) \rightarrow (\text{目标寄存器})$
影响状态位:	Z
说明:	W 与 “f” 寄存器的内容进行同或运算，如果 “d” 为 0，结果存入 W 寄存器。如果 “d” 为 1，结果存回 “f” 寄存器。

PIC16F7X7

MOVF	传送 f 寄存器的内容
格式:	[标号] MOVF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	(f) → (目标寄存器)
影响状态位:	Z
说明:	根据“d”的状态,“f”寄存器的内容被传送到目标寄存器。 如果 d = 0, 目标寄存器为 W 寄存器。如果 d = 1, 目标寄存器为“f”本身。由于状态标志 Z 要受影响, 可用 d = 1 对文件寄存器进行检测。

MOVLW	立即数送 W 寄存器
格式:	[标号] MOVLW k
操作数:	$0 \leq k \leq 255$
操作:	k → (W)
影响状态位:	无
说明:	8 位立即数“k”被送入 W 寄存器。其余无关位均为“0”。

MOVWF	传送 W 的内容至 f 寄存器
格式:	[标号] MOVWF f
操作数:	$0 \leq f \leq 127$
操作:	(W) → (f)
影响状态位:	无
说明:	将 W 寄存器中的数据送入“f”寄存器。

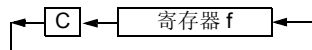
NOP	空操作
格式:	[标号] NOP
操作数:	无
操作:	空操作
影响状态位:	无
说明:	空操作

RETFIE	中断返回
格式:	[标号] RETFIE
操作数:	无
操作:	TOS → PC, 1 → GIE
影响状态位:	无

RETLW	将立即数送到 W 中返回
格式:	[标号] RETLW k
操作数:	$0 \leq k \leq 255$
操作:	k → (W); TOS → PC
影响状态位:	无
说明:	W 寄存器载入 8 位立即数“k”, 堆栈的栈顶地址 (返回地址) 载入程序计数器。这是一条双周期指令。

RLF **f** 寄存器带进位位左循环

格式: [标号] RLF f,d
 操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
 操作: 参见如下描述
 影响状态位: C
 说明: “f” 寄存器的内容带进位位标志向左循环一位。如果 “d” 为 0, 结果存入 W 寄存器; 如果 “d” 为 1, 结果存回 “f” 寄存器。



SLEEP

格式: [标号] SLEEP
 操作数: 无
 操作: $00h \rightarrow WDT$,
 $0 \rightarrow \overline{WDT}$ 预分频器,
 $1 \rightarrow \overline{TO}$,
 $0 \rightarrow \overline{PD}$
 影响状态位: $\overline{TO}$, $\overline{PD}$
 说明: 掉电状态位 $\overline{PD}$ 被清除, 超时状态位 $\overline{TO}$ 被置位, 看门狗定时器及其预分频器被清零。振荡器停止工作, 处理器进入休眠模式。

RETURN 从子程序返回

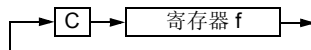
格式: [标号] RETURN
 操作数: 无
 操作: $TOS \rightarrow PC$
 影响状态位: 无
 说明: 从子程序返回。进行出栈操作, 栈顶 (TOS) 载入程序计数器。这是一条双周期指令。

SUBLW 立即数减去 W

格式: [标号] SUBLW k
 操作数: $0 \leq k \leq 255$
 操作: $k - (W) \rightarrow (W)$
 影响状态位: C, DC, Z
 说明: 8 位立即数 “k” 减去 W 寄存器中的数据 (2 的补码), 结果存入 W 寄存器。

RRF **f** 寄存器带进位位右循环

格式: [标号] RRF f,d
 操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
 操作: 参见如下描述
 影响状态位: C
 说明: “f” 寄存器的内容带进位位标志向右循环一位。如果 “d” 为 0, 结果存入 W 寄存器; 如果 “d” 为 1, 结果存回 “f” 寄存器。



SUBWF **f** 寄存器减去 W

格式: [标号] SUBWF f,d
 操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
 操作: $(f) - (W) \rightarrow (\text{目标寄存器})$
 影响状态位: C, DC, Z
 说明: “f” 寄存器内容减去 W 如果 “d” 为 0, 结果存入 W 寄存器。如果 “d” 为 1, 结果存回 “f” 寄存器。

PIC16F7X7

SWAPF	f 寄存器的内容半字节交换
格式:	[标号] SWAPF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f<3:0>) \rightarrow (\text{目标寄存器 } <7:4>)$ $(f<7:4>) \rightarrow (\text{目标寄存器 } <3:0>)$
影响状态位:	无
说明:	“f” 寄存器的高半字节和低半字节相互交换。如果 “d” 为 0，结果存入 W 寄存器；如果 “d” 为 1，结果存回 “f” 寄存器。

XORLW	W 寄存器与立即数相异或
格式:	[标号] XORLW k
操作数:	$0 \leq k \leq 255$
操作:	$(W) .XOR. k \rightarrow (W)$
影响状态位:	Z
说明:	W 寄存器的内容和 8 位立即数 “k” 相异或，结果存在 W 寄存器中。

XORWF	W 与 f 寄存器相异或
格式:	[标号] XORWF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(W) .XOR. (f) \rightarrow (\text{目标寄存器})$
影响状态位:	Z
说明:	W 寄存器的内容和 “f” 寄存器的内容相异或。如果 “d” 为 0，结果存入 W 寄存器中；如果 “d” 为 1，结果存回 “f” 寄存器。

17.0 开发支持

一系列硬件及软件开发工具对 PICmicro® 单片机提供支持：

- 集成开发环境
 - MPLAB® IDE 软件
- 汇编器 / 编译器 / 链接器
 - MPASM™ 汇编器
 - MPLAB C17 和 MPLAB C18 C 编译器
 - MPLINK™ 目标链接器 / MPLIB™ 目标库管理器
 - MPLAB C30 C 编译器
 - MPLAB ASM30 汇编器 / 链接器 / 库
- 模拟器
 - MPLAB SIM 软件模拟器
 - MPLAB dsPIC30 软件模拟器
- 仿真器
 - MPLAB ICE 2000 在线仿真器
 - MPLAB ICE 4000 在线仿真器
- 在线调试器
 - MPLAB ICD 2
- 器件编程器
 - PRO MATE® II 通用器件编程器
 - PICSTART® Plus 开发编程器
 - MPLAB PM3 器件编程器
- 低成本演示板
 - PICDEM™ 1 演示板
 - PICDEM.net™ 演示板
 - PICDEM 2 Plus 演示板
 - PICDEM 3 演示板
 - PICDEM 4 演示板
 - PICDEM 17 演示板
 - PICDEM 18R 演示板
 - PICDEM LIN 演示板
 - PICDEM USB 演示板
- 评估工具包
 - KEELQ® 评估和编程工具
 - PICDEM MSC
 - microID® 开发工具包
 - CAN
 - PowerSmart® 开发工具包
 - 模拟

17.1 MPLAB 集成开发环境软件

MPLAB IDE 软件为 8/16 位单片机市场提供了前所未有的易于使用的软件开发平台。MPLAB IDE 是基于 Windows® 平台的应用软件，包括：

- 调试工具接口
 - 模拟器
 - 编程器（单独销售）
 - 仿真器（单独销售）
 - 在线调试器（单独销售）
- 具有彩色上下文代码显示的全功能编辑器
- 多项目管理器
- 内容可直接编辑的可定制式数据窗口
- 高级源代码调试
- 鼠标停留在变量上进行查看的功能
- 丰富的在线帮助

MPLAB IDE 可以让您：

- 编辑源文件（汇编语言或 C 语言）
- 点击一次即可完成汇编（或编译）并将代码下载到 PICmicro 仿真器和模拟器工具中（自动更新所有项目信息）
- 可使用如下各项进行调试：
 - 源文件（汇编语言或 C 语言）
 - 混合汇编语言和 C 语言
 - 机器码

MPLAB IDE 在单个开发范例中支持使用多种调试工具，包括从成本效益高的模拟器到低成本的在线调试器，再到全功能的仿真器。这样缩短了用户升级到更加灵活而功能更强大的工具时的学习时间。

17.2 MPASM 汇编器

MPASM 汇编器是全功能通用宏汇编器，适用于所有的 PICmicro MCU。

MPASM 汇编器可生成用于 MPLINK 目标链接器的可重定位目标文件、Intel® 标准 HEX 文件、详细描述存储器使用状况和符号参考的 MAP 文件、包含源代码行及生成机器码的绝对 LST 文件以及用于调试的 COFF 文件。

MPASM 汇编器具有如下特征：

- 集成在 MPLAB IDE 项目中
- 用户定义的宏可对汇编代码进行流水线处理
- 对多用途源文件进行条件汇编
- 允许完全控制汇编过程的指令

PIC16F7X7

17.3 MPLAB C17 和 MPLAB C18 C 编译器

MPLAB C17 和 MPLAB C18 代码开发系统是完全的 ANSI C 编译器，分别适用于 Microchip 的 PIC17CXXX 和 PIC18CXXX 系列单片机。这些编译器可提供其它编译器并不具备的强大的集成功能和出众的代码优化能力，且使用方便。

为便于源代码调试，编译器提供了针对 MPLAB IDE 调试器的优化符号信息。

17.4 MPLINK 目标链接器 /MPLIB 目标库管理器

MPLINK 目标链接器包含了由 MPASM 汇编器、MPLAB C17 和 MPLAB C18 C 编译器产生的可重定位目标。通过使用链接器脚本中的指令，它还可链接预编译库中的可重定位目标。

MPLIB 目标库管理器管理预编译代码库文件的创建和修改。当从源文件调用库中的一段子程序时，只有包含此子程序的模块被链接到应用中。这样可使大型库在许多不同应用中被高效地利用。

目标链接器 / 库管理器具有如下特征：

- 高效地连接单个的库而不是许多小文件
- 通过将相关的模块组合在一起增强代码的可维护性
- 只要列出、替换、删除和抽取模块，便可灵活地创建库

17.5 MPLAB C30 C 编译器

MPLAB C30 C 编译器是全功能符合 ANSI 标准的优化编译器，它能将标准 ANSI C 程序转变成 dsPIC30F 汇编语言源代码。该编译器还支持许多命令行选项和语言扩展，以充分利用 dsPIC30F 器件的硬件功能，同时满足编译器代码发生器较高的控制要求。

MPLAB C30 附带了一个完整的 ANSI C 标准库。所有库函数已经过验证且符合 ANSI C 库标准。该库包括执行字符串操作、动态存储器分配、数据转换、时间校准等函数以及数学函数（三角函数、指数函数和双曲线函数）。该编译器提供使用 MPLAB IDE 进行高级源代码调试所用的符号信息。

17.6 MPLAB ASM30 汇编器、链接器和库管理器

MPLAB ASM30 汇编器为 dsPIC30F 器件提供转换自符号汇编语言的可重定位机器码。MPLAB C30 编译器使用该汇编器生成目标文件。汇编器产生可重定位目标文件之后，可将这些目标文件存档，或与其它可重定位目标文件和存档链接以生成可执行文件。该汇编器有如下显著特征：

- 支持整个 dsPIC30F 指令集
- 支持定点数据和浮点数据
- 命令行界面
- 丰富的指令集
- 灵活的宏语言
- MPLAB IDE 兼容性

17.7 MPLAB SIM 软件模拟器

MPLAB SIM 软件模拟器在指令级对 PICmicro 系列单片机进行模拟，使得用户可以在 PC 主机的环境下进行代码开发。对于任何给定的指令，用户均可对数据区进行检查或修改，并通过文件或用户自定义的按键来激励任意引脚。指令的执行可采用单步、运行到断点或跟踪模式。

MPLAB SIM 模拟器完全支持使用 MPLAB C17 和 MPLAB C18 C 编译器以及 MPASM 汇编器的符号调试。该软件模拟器可用于在实验室环境外灵活地开发和调试代码，是一款完美且经济的软件开发工具。

17.8 MPLAB SIM30 软件模拟器

MPLAB SIM30 模拟器在指令级对 dsPIC30F 系列单片机进行模拟，使得用户可以在 PC 主机的环境下进行代码开发。对于任何给定的指令，用户可对数据区域进行检查或修改，并通过文件或用户自定义的按键来激励任意引脚。

MPLAB SIM30 模拟器完全支持使用 MPLAB C30 C 编译器和 MPLAB ASM30 汇编器的符号调试。该模拟器可运行在命令行模式实现自动批处理任务，也可运行在 MPLAB IDE 中。此高速模拟器是为调试、分析及优化时间密集型 DSP 程序而设计的。

17.9 MPLAB ICE 2000 高性能通用在线仿真器

MPLAB ICE 2000 通用在线仿真器旨在为产品开发工程师提供一整套用于 PICmicro 单片机的设计工具。MPLAB ICE 2000 在线仿真器的软件控制由 MPLAB 集成开发环境平台提供，它允许在单一环境下进行编辑、编译、下载以及源代码调试。

MPLAB ICE 2000 是全功能仿真器系统，它具有增强的跟踪、触发和数据监控功能。处理器模块可互换，使系统可轻松进行重新配置以适应各种不同处理器的仿真需要。MPLAB ICE 在线仿真器的通用架构允许对其进行扩展以支持新的 PICmicro 单片机。

MPLAB ICE 2000 在线仿真器系统设计为一款实时仿真系统，该仿真系统具备通常只有昂贵的开发工具中才有的高级功能。选择 PC 平台和 Microsoft® Windows 32 位操作系统可使这些功能在一个简单而统一的应用中得到很好的利用。

17.10 MPLAB ICE 4000 高性能通用在线仿真器

MPLAB ICE 4000 通用在线仿真器旨在为产品开发工程师提供一整套用于高端 PICmicro 单片机的设计工具。MPLAB ICE 在线仿真器的软件控制由 MPLAB 集成开发环境平台提供，它允许在单一环境下进行编辑、编译、下载以及源代码调试。

MPLAB ICE 4000 是高级的仿真系统，除具备 MPLAB ICE 2000 的所有功能外，它还增加了适用于 dsPIC30F 和 PIC18XXXX 器件的仿真存储容量以及高速性能。该仿真器的先进特性包括复杂触发和定时功能，高达 2 Mb 的仿真存储容量以及实时变量监视功能。

MPLAB ICE 4000 在线仿真系统设计为一款实时仿真系统，该仿真系统具备通常只有在更加昂贵的开发工具中才有的高级功能。选择 PC 平台和 Microsoft Windows 32 位操作系统可使这些功能在一个简单而统一的应用程序中得以很好的利用。

17.11 MPLAB ICD 2 在线调试器

Microchip 的在线调试器 MPLAB ICD 2 是一款功能强大而成本低廉的运行时开发工具，通过 RS-232 或高速 USB 接口与 PC 主机相连。该工具基于闪存 PICmicro MCU，可用于开发本系列及其它 PICmicro 单片机。MPLAB ICD 2 使用了闪存器件中内建的在线调试功能。该功能结合 Microchip 的在线串行编程 (In-Circuit Serial Programming™, ICSP™) 协议，可在 MPLAB 集成开发环境的图形用户界面上提供成本效益很高的在线闪存调试。这使设计人员可通过设置断点、单步运行以及对变量、CPU 状态以及外设寄存器进行监视的方法实现源代码的开发和调试。其全速运行特性可对硬件和应用进行实时测试。MPLAB ICD 2 还可用作某些 PICmicro 器件的开发编程器。

17.12 PRO MATE II 通用器件编程器

PRO MATE II 是一款通用的、符合 CE 规范的器件编程器，其可编程电压设置在 VDDMIN 和 VDDMAX 之间时可靠性最高。它有一个 LCD 显示器用来显示指令和错误信息，以及一个支持各种封装类型的可拆卸模块化插槽装置。在单机模式下，PRO MATE II 器件编程器不必与 PC 相连即可对 PICmicro 器件进行读取、验证和编程。在该模式下它还可设置代码保护。

17.13 MPLAB PM3 器件编程器

MPLAB PM3 是一款通用的、符合 CE 规范的器件编程器，其可编程电压设置在 VDDMIN 和 VDDMAX 之间时可靠性最高。它有一个用来显示菜单和错误信息的大 LCD 显示器 (128 x 64)，以及一个支持各种封装类型的可拆卸模块化插槽装置。编程器标准配置中带有一根 ICSP™ 电缆。在单机模式下，MPLAB PM3 器件编程器不必与 PC 相连即可对 PICmicro 器件进行读取、验证和编程。在该模式下它还可设置代码保护。MPLAB PM3 通过 RS-232 或 USB 电缆连接到 PC 主机上。MPLAB PM3 具备高速通信能力以及优化算法，可对存储器很大的器件进行快速编程，它还采用 SD/MMC 卡用作文件存储及数据安全应用。

PIC16F7X7

17.14 PICSTART Plus 开发编程器

PICSTART Plus 开发编程器是一款易于使用而成本低廉的原型编程器。它通过 COM (RS-232) 端口与 PC 相连。MPLAB 集成开发环境软件使得该编程器的使用简便、高效。PICSTART Plus 开发编程器支持大部分 PICmicro 器件，其引脚数最多可达 40 个。引脚数更多的器件，如 PIC16C92X 和 PIC17C76X，可通过连接一个转接插槽来获得支持。PICSTART Plus 开发编程器符合 CE 规范。

17.15 PICDEM 1 PICmicro 演示板

PICDEM 1 演示板可以演示 PIC16C5X (PIC16C54 到 PIC16C58A)、PIC16C61、PIC16C62X、PIC16C71、PIC16C8X、PIC17C42、PIC17C43 和 PIC17C44 单片机的功能。它包含运行基本演示程序所必需的软硬件。借助于 PRO MATE II 器件编程器或 PICSTART Plus 开发编程器，用户可对随 PICDEM 1 演示板一起提供的单片机样片编程。可将 PICDEM 1 演示板与 MPLAB ICE 在线仿真器相连，进行测试。演示板所提供的实验布线区可供用户添加应用元件来扩展电路。其它功能部件包括一个 RS-232 接口、一个用于仿真模拟输入的电位计、按钮开关以及 8 个 LED。

17.16 PICDEM.net 因特网 / 以太网演示板

PICDEM.net 演示板是一块使用 PIC18F452 单片机和 TCP/IP 固件的因特网 / 以太网演示板。该演示板支持所有符合 PIC16F877 或 PIC18C452 标准引脚排列的 40 引脚 DIP 器件。该工具包具备使用方便的 TCP/IP 堆栈、HTML 网络服务器、一个用于 Xmodem 下载至网页的 24L256 串行 EEPROM、ICSP/MPLAB ICD 2 接口连接器、一个以太网接口、RS-232 接口以及一个 16 x 2 LCD 显示器。还包括 Jeremy Bentham 所著的 “TCP/IP Lean, Web Servers for Embedded Systems” 一书及配套光盘。

17.17 PICDEM 2 Plus 演示板

PICDEM 2 Plus 演示板支持多种 18、28 和 40 引脚的单片机，包括 PIC16F87X 和 PIC18FXX2 器件。该演示板包含了运行基本演示程序所需的软硬件。借助于 PRO MATE II 器件编程器、PICSTART Plus 开发编程器或带有通用编程器适配器的 MPLAB ICD 2，用户可对随 PICDEM 2 演示板一起提供的单片机样片编程。MPLAB ICD 2 和 MPLAB ICE 在线仿真器也可以与 PICDEM 2 演示板一起使用，进行固件测试。演示板所提供的实验布线区可用来添加应用元件以扩展电路。其它功能部件包括一个 RS-232 接口、2 x 16 LCD 显示器、一个压电扬声器、一个板上温度传感器、4 个 LED 以及 PIC18F452 和 PIC16F877 闪存单片机样片。

17.18 PICDEM 3 PIC16C92X 演示板

PICDEM 3 演示板支持 PLCC 封装形式的 PIC16C923 和 PIC16C924。它包含运行基本演示程序所必需的软硬件。

17.19 PICDEM 4 8/14/18 引脚演示板

PICDEM 4 可用于演示 8、14、18 引脚 PIC16XXXX 和 PIC18XXXX MCU 的功能，包括 PIC16F818/819、PIC16F87/88、PIC16F62XA 和 PIC18F1320 单片机系列。PICDEM 4 旨在显示这些低引脚数器件的许多功能，包括 LIN 和采用 ECCP 的电机控制功能。该演示板为低功耗操作特别提供了一些装置，如超级电容电路以及跳线器，可禁止电路板上的硬件以使低功耗模式下的电流减小。演示板上包括晶振、RC 或固定振荡器模式，用于连接 9 伏电源适配器或电池的 5 伏稳压器，DB-9 RS-232 接口，用于通过 ICSP 进行编程和利用 MPLAB ICD 2 进行开发的 ICD 连接器，2 x 16 液晶显示器，用于 H 桥电机驱动器的 PCB 引脚布局，LIN 收发器及 EEPROM。该演示板还具备：扩展头、8 个 LED、4 个电位器、3 个按钮开关以及实验布线区。工具包内还提供 PIC16F627A 和 PIC18F1320 样片各一枚。教程固件以及用户指南也含在演示板工具包中。

17.20 PICDEM 17 演示板

PICDEM 17 演示板是一种评估板，可以演示多种 Microchip 单片机的功能，包括 PIC17C752、PIC17C756A、PIC17C762 和 PIC17C766。它包含了一枚已编程的样片。用户可使用 PRO MATE II 器件编程器或 PICSTART Plus 开发编程器根据自己的应用开发对器件进行再编程。PICDEM 17 演示板支持从外部电路板的闪存存储器下载或执行程序。板上还配置有宽大的实验布线区供用户扩展硬件。

17.21 PICDEM 18R PIC18C601/801 演示板

PICDEM 18R 演示板用于协助用户进行 Microchip PIC18C601/801 系列单片机的开发。它用硬件实现了 8 位多路信号复用 / 信号分离和 16 位存储器模式。这块板包含 2 Mb 外部闪存存储器、128 Kb SRAM 存储器以及串行 EEPROM，允许访问 PIC18C601/801 支持的各种存储器类型。

17.22 PICDEM LIN PIC16C43X 演示板

功能强大的 LIN 软硬件工具包包括一系列电路板和 3 枚 PICmicro 单片机。外形小巧的 PIC16C432 和 PIC16C433 用作 LIN 通信中的从机，具备板上 LIN 收发器。PIC16F874 闪存单片机作为主机。所有这三枚单片机均经过固件编程以实现 LIN 总线通信。

17.23 PICKit™ 1 闪存入门工具包

作为一套完整的“盒装开发系统”，PICKit 闪存入门工具包包含一块由多个部分组成的使用方便的电路板，可用于 8/14 引脚闪存 PIC® 单片机的编程、评估以及开发。电路板通过 USB 供电，可在简单的 Windows GUI 下工作。PICKit 1 入门工具包中包括用户指南（在光盘上）、PICKit 1 教程软件和各种应用程序代码。该工具包还包括 MPLAB® IDE（集成开发环境）软件、软件和硬件《8 引脚闪存 PIC® 单片机窍门和点子》小册子和一根 USB 接口线缆。它支持目前所有的 8/14 引脚闪存 PIC 单片机，以及许多计划中将要推出的器件。

17.24 PICDEM USB PIC16C7X5 演示板

PICDEM USB 演示板展示了 PIC16C745 和 PIC16C765 USB 单片机的功能。该板为将来的 USB 产品打下了基础。

17.25 评估和编程工具

除了 PICDEM 系列电路之外，Microchip 还为这些产品提供了一系列评估工具包和演示软件。

- 用于 Microchip 的 HCS 数据安全产品的 KEELoQ 评估和编程工具
- 用于汽车网络应用的 CAN 开发工具包
- 模拟电路设计板和滤波器设计软件
- PowerSmart 电池充电评估 / 校准工具包
- IrDA® 开发工具包
- microID 开发和 rflab™ 开发软件
- 用于存储器评估和耐久性估算的 SEEVAL® 设计工具包
- 用于开关模式电源供电、高功率 IR 驱动器、 Σ - Δ ADC 和流速传感器的 PICDEM MSC 演示板

有关演示和评估工具包的完整列表，请查阅 Microchip 公司网页以及最新的产品选型指南。

PIC16F7X7

注:

18.0 电气特性

绝对极限参数†

偏置条件下的环境温度	-55 至 +125°C
储存温度	-65°C 至 +150°C
相对于 Vss 的任一引脚电压（除了 VDD、 $\overline{\text{MCLR}}$ 和 RA4 外）	-0.3V 至 (VDD + 0.3V)
相对于 Vss 的 VDD 引脚电压	-0.3 至 +6.5V
相对于 Vss 的 $\overline{\text{MCLR}}$ 引脚电压（注 2）	0 至 +13.5V
相对于 Vss 的 RA4 引脚电压	0 至 +12V
总功耗（注 1）	1.0W
流出 Vss 引脚的最大电流	300 mA
流入 VDD 引脚的最大电流	250 mA
输入钳位电流 I _{IK} （V _I < 0 或 V _I > VDD）	± 20 mA
输出钳位电流 I _{OK} （V _O < 0 或 V _O > VDD）	± 20 mA
任一 I/O 引脚最大输出灌电流	25 mA
任一 I/O 引脚最大输出拉电流	25 mA
PORTA、PORTB 和 PORTE 引脚（联合）最大输出灌电流（注 3）	200 mA
PORTA、PORTB 和 PORTE 引脚（联合）最大输出拉电流（注 3）	200 mA
PORTC 和 PORTD 引脚（联合）最大输出灌电流（注 3）	200 mA
PORTC 和 PORTD 引脚（联合）最大输出拉电流（注 3）	200 mA

- 注 1: 功率损耗按如下公式计算: $P_{dis} = V_{DD} \times \{I_{DD} - \sum I_{OH}\} + \sum \{(V_{DD} - V_{OH}) \times I_{OH}\} + \sum (V_{OL} \times I_{OL})$
- 2: $\overline{\text{MCLR}}$ 引脚的尖峰电压可能引起锁存器锁存。串联一个大于 1 kΩ 的电阻可以将 $\overline{\text{MCLR}}$ 拉高到 VDD, 而不是将这个引脚直接接于 VDD。
- 3: 在 PIC16F737/767 中没有 PORTD 和 PORTE 端口。

† 注: 如果运行条件超过了上面所列的“绝对极限参数值”可导致器件永久损坏。这仅是运行条件的极大值, 并不意味着器件在上述条件或任何其他超过本规范条件下能正常运行。器件长时间运行在绝对极限参数条件下: 其可靠性可能受到影响。

PIC16F7X7

图 18-1: PIC16F7X7 电压—频率曲线图

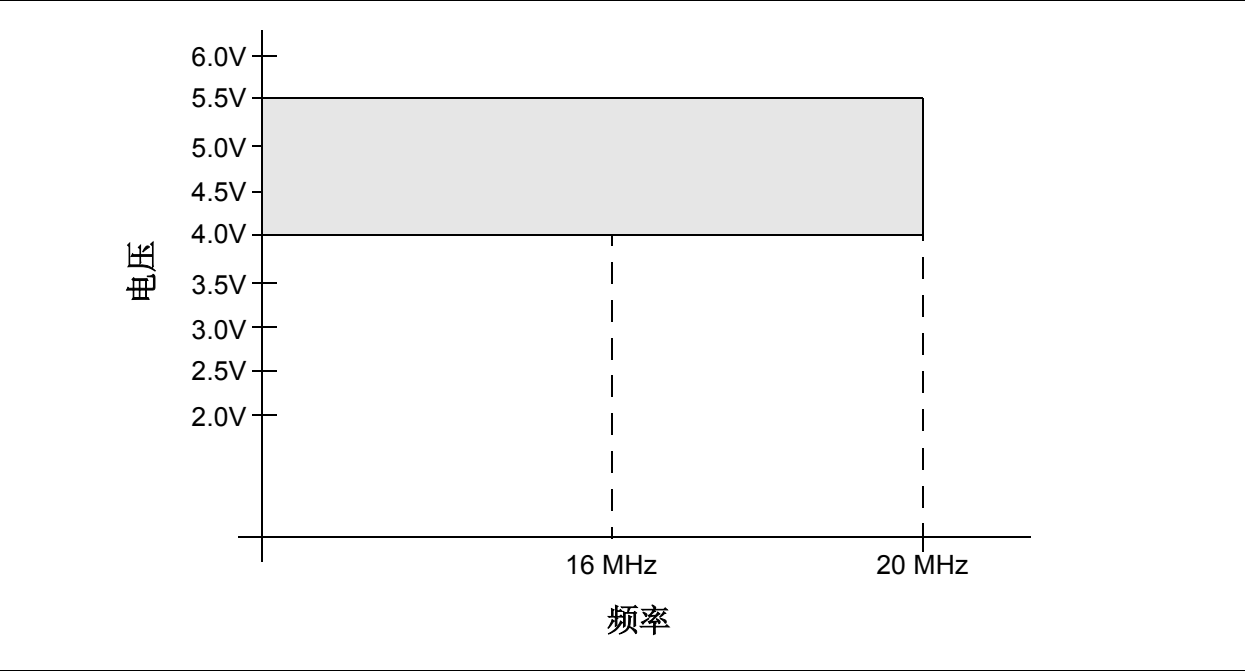
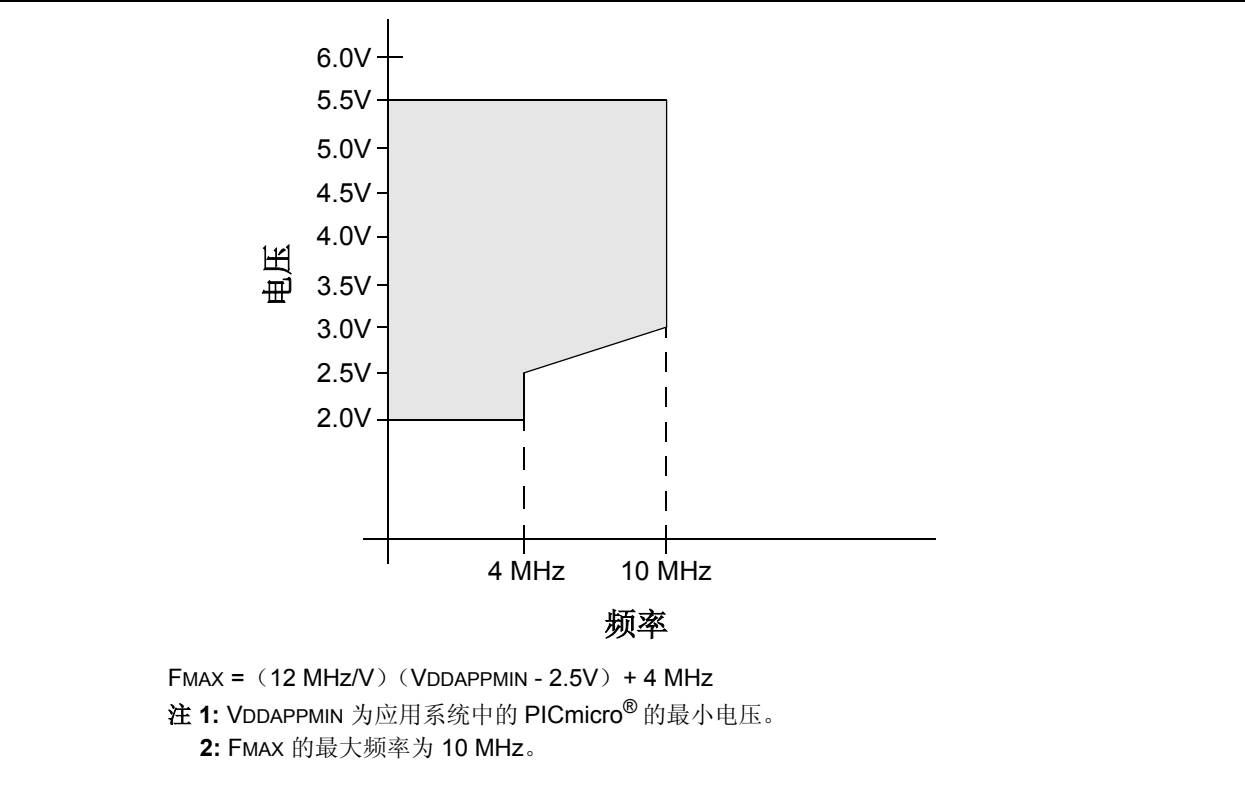


图 18-2: PIC16LF7X7 电压—频率曲线图



18.1 直流特性: PIC16F737/747/767/777 (扩展级) PIC16LF737/747/767/777 (工业级)

PIC16LF737/747/767/777 (工业级)		标准运行条件 (除非另外声明) 运行温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$, 工业级					
PIC16F737/747/767/777 (扩展工业级)		标准运行条件 (除非另外声明) 运行温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$, 工业级					
参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
D001	VDD	电源电压	PIC16LF7X7				
			2.5	—	5.5	V	A/D 运行中, -40°C 至 $+85^{\circ}\text{C}$
			2.2	—	5.5	V	A/D 运行中, 0°C 至 $+85^{\circ}\text{C}$
			2.0	—	5.5	V	A/D 未运行, -40°C 至 $+85^{\circ}\text{C}$
D001 D001A		PIC16F7X7	4.0	—	5.5	V	所有条件
			VBOR*	—	5.5	V	BOR 使能 (注 7)
D002*	VDR	RAM 数据保持电压 (注 1)	—	1.5	—	V	
D003	VPOR	确保内部上电复位信号的 VDD 启动电压	—	VSS	—	V	详见上电复位章节
D004*	SVDD	确保内部上电复位信号的 VDD 上升率	0.05	—	—	V/ms	详见上电复位章节
D005	VBOR	欠电复位 (BOR) 电压					
		PIC16LF7X7 工业级低电压					
		BORV1:BORV0 = 11	NA	—	NA	V	保留
		BORV1:BORV0 = 10	2.50	2.72	2.94	V	
		BORV1:BORV0 = 01	3.88	4.22	4.56	V	
		BORV1:BORV0 = 00	4.18	4.54	4.90	V	
D005		PIC16F7X7 工业级					
		BORV1:BORV0 = 1x	NA	—	NA	V	不在器件的工作电压范围内
		BORV1:BORV0 = 01	3.88	4.22	4.56	V	
		BORV1:BORV0 = 00	4.18	4.54	4.90	V	

图注: 各行阴影是为增加表的易读性。

* 这些参数是特性参数, 未经测试。

† 除非另外声明, 否则, “典型值” 中的数据为 5V、 25°C 条件下测得的。这些参数仅供设计参考, 未经测试。

- 注 1: 在不丢失 RAM 中数据的前提下, VDD 所能降到的最小值。
- 2: 电源电流主要受工作电压和频率的影响。其他因素, 如 I/O 引脚的负载和转换率、振荡器类型、内部代码执行模式和温度等也对电流消耗产生影响。
在有源操作模式下, 所有 IDD 测量值的测试条件为:
OSC1 = 外部方波, 轨到轨满幅输入; 所有 I/O 引脚均为三态, 上拉至 VDD,
MCLR = VDD; WDT 按指定使能 / 禁止。
- 3: 休眠模式下的掉电电流并不取决于振荡器类型。掉电电流是在器件休眠时测得的, 此时所有 I/O 引脚处于高阻态, 并连接至 VDD 和 VSS。
- 4: 在 RC 振荡模式配置下, 不包括流经 REXT 的电流。流过该电阻的电流可由公式 $I_r = V_{DD}/2R_{EXT}$ (mA) 计算, REXT 的单位是 kΩ。
- 5: Timer1 振荡器 (使能时) 在本参数的基础上增加了约 20 μA。这只是一个特性值, 仅供设计参考, 未经测试。
- 6: Δ 电流差为当该外设使能时所消耗的额外电流。应在基本 IDD 或 IPD 测量值上加上该电流差。
- 7: BOR 使能时, 在达到 VBOR 电压跳变点之前, 器件将保持正常运行。

PIC16F7X7

18.2 直流特性：
掉电和供电电流
PIC16F7X7（工业级）
PIC16LF7X7（工业级）

PIC16LF7X7 (工业级)		标准工作条件（除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C，工业级				
PIC16F7X7 (工业级)		标准工作条件（除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C，工业级				
参数 编号	器件	典型值	最大值	单位	条件	
	掉电电流（IPD） ⁽¹⁾					
	PIC16LF7X7	0.1	0.4	μA	-40°C	VDD = 2.0V
		0.1	0.4	μA	+25°C	
		0.4	1.5	μA	+85°C	
	PIC16LF7X7	0.3	0.5	μA	-40°C	VDD = 3.0V
		0.3	0.5	μA	+25°C	
		0.7	1.7	μA	+85°C	
	所有器件	0.6	1.0	μA	-40°C	VDD = 5.0V
		0.6	1.0	μA	+25°C	
		1.2	5.0	μA	+85°C	

- 图注： 各行阴影是为增加表的易读性。
- 注 1: 休眠模式下的掉电电流并不取决于振荡器类型。掉电电流是在器件休眠时测得的，此时所有 I/O 引脚处于高阻态，并连接至 VDD 和 VSS，且所有增加电流差 Δ 的模块（如 WDT、Timer1 振荡器和 BOR 等）均被关闭。
- 2: 电源电流主要受工作电压和频率的影响。其他因素，如 I/O 引脚的负载和转换率、振荡器类型、内部代码执行模式和温度等也对电流消耗产生影响。
- 在有源操作模式下，所有 IDD 测量值的测试条件为：
OSC1 = 外部方波，轨到轨满幅输入；所有 I/O 引脚均为三态，上拉至 VDD，
MCLR = VDD；WDT 按指定使能 / 禁止。
- 3: 在 RC 振荡模式配置下，不包括流经 REXT 的电流。流过该电阻的电流可由公式 $I_r = V_{DD}/2R_{EXT}$ （mA）计算，REXT 的单位是 kΩ。

18.2 直流特性： 掉电和供电电流 PIC16F7X7（工业级） PIC16LF7X7（工业级）（续）

PIC16LF7X7 (工业级)		标准工作条件（除非另外声明） 工作温度-40°C ≤ TA ≤ +85°C，工业级					
PIC16F7X7 (工业级)		标准工作条件（除非另外声明） 工作温度-40°C ≤ TA ≤ +85°C，工业级					
参数 编号	器件	典型值	最大值	单位	条件		
	电源电流（IDD）(2,3)						
	PIC16LF7X7	9	20	μA	-40°C	VDD = 2.0V	FOSC = 32 kHz LP 振荡器设定
		7	15	μA	+25°C		
		7	15	μA	+85°C		
	PIC16LF7X7	16	30	μA	-40°C	VDD = 3.0V	
		14	25	μA	+25°C		
		14	25	μA	+85°C		
	All devices	32	40	μA	-40°C	VDD = 5.0V	
		26	35	μA	+25°C		
		26	35	μA	+85°C		
	PIC16LF7X7	72	95	μA	-40°C	VDD = 2.0V	FOSC = 1 MHz RC 振荡器设定 ⁽³⁾
		76	90	μA	+25°C		
		76	90	μA	+85°C		
	PIC16LF7X7	138	175	μA	-40°C	VDD = 3.0V	
		136	170	μA	+25°C		
		136	170	μA	+85°C		
	所有器件	310	380	μA	-40°C	VDD = 5.0V	
		290	360	μA	+25°C		
		280	360	μA	+85°C		
	PIC16LF7X7	270	315	μA	-40°C	VDD = 2.0V	FOSC = 4 MHz RC 振荡器设定 ⁽³⁾
		280	310	μA	+25°C		
		285	310	μA	+85°C		
	PIC16LF7X7	460	610	μA	-40°C	VDD = 3.0V	
		450	600	μA	+25°C		
		450	600	μA	+85°C		
	All devices	900	1060	μA	-40°C	VDD = 5.0V	
		890	1050	μA	+25°C		
890		1050	μA	+85°C			

- 图注：** 各行阴影是为增加表的易读性。
- 注 1：** 休眠模式下的掉电电流并不取决于振荡器类型。掉电电流是在器件休眠时测得的，此时所有 I/O 引脚处于高阻态，并连接至 V_{DD} 和 V_{SS} ，且所有增加电流 Δ 的模块（如 WDT、Timer1 振荡器和 BOR 等）均被关闭。
- 2：** 电源电流主要受工作电压和频率的影响。其他因素，如 I/O 引脚的负载和转换率、振荡器类型、内部代码执行模式和温度等也对电流消耗产生影响。
在有源操作模式下，所有 I_{DD} 测量值的测试条件为：
 $OSC1$ = 外部方波，轨到轨满幅输入；所有 I/O 引脚均为三态，上拉至 V_{DD} ，
 $MCLR = V_{DD}$ ；WDT 按指定使能 / 禁止。
- 3：** 在 RC 振荡器模式配置下，不包括流经 R_{EXT} 的电流。流过该电阻的电流可由公式 $I_r = V_{DD}/2R_{EXT}$ (mA) 计算， R_{EXT} 的单位是 $k\Omega$ 。

PIC16F7X7

18.2 直流特性：
掉电和供电电流
PIC16F7X7（工业级）
PIC16LF7X7（工业级）（续）

PIC16LF7X7 (工业级)		标准工作条件（除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C，工业级					
PIC16F7X7 (工业级)		标准工作条件（除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C，工业级					
参数 编号	器件	典型值	最大值	单位	条件		
	电源 电流（IDD）(2,3)						
	所有器件	1.8	2.3	mA	-40°C	VDD = 4.0V	FOSC = 20 MHz HS 振荡器设定
		1.6	2.2	mA	+25°C		
		1.3	2.2	mA	+85°C		
	所有器件	3.0	4.2	mA	-40°C	VDD = 5.0V	
		2.5	4.0	mA	+25°C		
		2.5	4.0	mA	+85°C		

- 图注： 各行阴影是为增加表的易读性。
- 注 1: 休眠模式下的掉电电流并不取决于振荡器类型。掉电电流是在器件休眠时测得的，此时所有 I/O 引脚处于高阻态，并连接至 V_{DD} 和 V_{SS} ，且所有增加电流差 Δ 的模块（如 WDT、Timer1 振荡器和 BOR 等）均被关闭。
- 2: 电源电流主要受工作电压和频率的影响。其他因素，如 I/O 引脚的负载和转换率、振荡器类型、内部代码执行模式和温度等也对电流消耗产生影响。
在有源操作模式下，所有 I_{DD} 测量值的测试条件为：
OSC1 = 外部方波，轨到轨满幅输入；所有 I/O 引脚均为三态，上拉至 V_{DD} ，
MCLR = V_{DD} ；WDT 按指定使能 / 禁止。
- 3: 在 RC 振荡模式配置下，不包括流经 R_{EXT} 的电流。流过该电阻的电流可由公式 $I_r = V_{DD}/2R_{EXT}$ （mA）计算， R_{EXT} 的单位是 $k\Omega$ 。

18.2 直流特性：掉电和供电电流

PIC16F7X7（工业级）

PIC16LF7X7（工业级）（续）

PIC16LF7X7 (工业级)		标准工作条件（除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C，工业级					
PIC16F7X7 (工业级)		标准工作条件（除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C，工业级					
参数 编号	器件	典型值	最大值	单位	条件		
	电源电流（IDD）(2,3)						
	PIC16LF7X7	8	20	μA	-40°C	VDD = 2.0V	FOSC = 31.25 kHz (R_RUN 模式， 内部 RC 振荡器)
		7	15	μA	+25°C		
		7	15	μA	+85°C		
	PIC16LF7X7	16	30	μA	-40°C	VDD = 3.0V	
		14	25	μA	+25°C		
		14	25	μA	+85°C		
	所有器件	32	40	μA	-40°C	VDD = 5.0V	
		29	35	μA	+25°C		
		29	35	μA	+85°C		
	PIC16LF7X7	132	160	μA	-40°C	VDD = 2.0V	FOSC = 1 MHz (RC_RUN 模式， 内部 RC 振荡器)
		126	155	μA	+25°C		
		126	155	μA	+85°C		
	PIC16LF7X7	260	310	μA	-40°C	VDD = 3.0V	
		230	300	μA	+25°C		
		230	300	μA	+85°C		
	所有器件	560	690	μA	-40°C	VDD = 5.0V	
		500	650	μA	+25°C		
		500	650	μA	+85°C		
	PIC16LF7X7	310	420	μA	-40°C	VDD = 2.0V	FOSC = 4 MHz (RC_RUN 模式， 内部 RC 振荡器)
		300	410	μA	+25°C		
		300	410	μA	+85°C		
	PIC16LF7X7	550	650	μA	-40°C	VDD = 3.0V	
		530	620	μA	+25°C		
		530	620	μA	+85°C		
	所有器件	1.2	1.5	mA	-40°C	VDD = 5.0V	
		1.1	1.4	mA	+25°C		
1.1		1.4	mA	+85°C			

- 图注：** 各行阴影是为增加表的易读性。
- 注 1：** 休眠模式下的掉电电流并不取决于振荡器类型。掉电电流是在器件休眠时测得的，此时所有 I/O 引脚处于高阻态，并连接至 V_{DD} 和 V_{SS} ，且所有增加电流 Δ 的模块（如 WDT、Timer1 振荡器和 BOR 等）均被关闭。
- 2：** 电源电流主要受工作电压和频率的影响。其他因素，如 I/O 引脚的负载和转换率、振荡器类型、内部代码执行模式和温度等也对电流消耗产生影响。
 在有源操作模式下，所有 I_{DD} 测量值的测试条件为：
 OSC1 = 外部方波，轨到轨满幅输入；所有 I/O 引脚均为三态，上拉至 V_{DD} ，
 MCLR = V_{DD} ；WDT 按指定使能 / 禁止。
- 3：** 在 RC 振荡器模式下，不包括流经 R_{EXT} 的电流。流过该电阻的电流可由公式 $I_r = V_{DD}/2R_{EXT}$ (mA) 计算， R_{EXT} 的单位是 $k\Omega$ 。

PIC16F7X7

18.2 直流特性: 掉电和供电电流
PIC16F7X7 (工业级)
PIC16LF7X7 (工业级) (续)

PIC16LF7X7 (工业级)		标准工作条件 （除非另外声明） 工作温度 -40°C ≤ Ta ≤ +85°C，工业级					
PIC16F7X7 (工业级)		标准工作条件 （除非另外声明） 工作温度 -40°C ≤ Ta ≤ +85°C，工业级					
参数 编号	器件	典型值	最大值	单位	条件		
	电源电流（IDD）(2,3)						
	PIC16LF7X7	.950	1.3	mA	-40°C	VDD = 3.0V	FOSC = 8 MHz (RC_RUN 模式， 内部 RC 振荡器)
		.930	1.2	mA	+25°C		
		.930	1.2	mA	+85°C		
	所有器件	1.8	3.0	mA	-40°C	VDD = 5.0V	
		1.7	2.8	mA	+25°C		
		1.7	2.8	mA	+85°C		
	PIC16LF7X7	9	13	μA	-10°C	VDD = 2.0V	FOSC = 32 kHz (SEC_RUN 模式， 内部 RC 振荡器)
		9	14	μA	+25°C		
		11	16	μA	+70°C		
	PIC16LF7X7	12	34	μA	-10°C	VDD = 3.0V	
		12	31	μA	+25°C		
		14	28	μA	+70°C		
	所有器件	20	72	μA	-10°C	VDD = 5.0V	
		20	65	μA	+25°C		
25		59	μA	+70°C			

- 图注: 各行阴影是为增加表的易读性。
- 注 1: 休眠模式下的掉电电流并不取决于振荡器类型。掉电电流是在器件休眠时测得的, 此时所有 I/O 引脚处于高阻态, 并连接至 V_{DD} 和 V_{SS}, 且所有增加电流差 Δ 的模块 (如 WDT、Timer1 振荡器和 BOR 等) 均被关闭。
- 2: 电源电流主要受工作电压和频率的影响。其他因素, 如 I/O 引脚的负载和转换率、振荡器类型、内部代码执行模式和温度等也对电流消耗产生影响。
在有源操作模式下, 所有 I_{DD} 测量值的测试条件为:
OSC1 = 外部方波, 轨到轨满幅输入; 所有 I/O 引脚均为三态, 上拉至 V_{DD},
MCLR = V_{DD}; WDT 按指定使能 / 禁止。
- 3: 在 RC 振荡模式配置下, 不包括流经 R_{EXT} 的电流。流过该电阻的电流可由公式 $I_r = V_{DD}/2R_{EXT}$ (mA) 计算, R_{EXT} 的单位是 kΩ。

18.2 直流特性： 掉电和供电电流 PIC16F7X7（工业级） PIC16LF7X7（工业级）（续）

PIC16LF7X7 (工业级)		标准工作条件（除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C，工业级					
PIC16F7X7 (工业级)		标准工作条件（除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C，工业级					
参数 编号	器件	典型值	最大值	单位	条件		
	模块差异电流（ΔI _{WDT} , ΔI _{BOR} , ΔI _{LVD} , ΔI _{OSCB} , ΔI _{AD} ）						
D022 (ΔI _{WDT})	看门狗定时器	1.5	3.8	μA	-40°C	V _{DD} = 2.0V	
		2.2	3.8	μA	+25°C		
		2.7	4.0	μA	+85°C		
		2.3	4.6	μA	-40°C	V _{DD} = 3.0V	
		2.7	4.6	μA	+25°C		
		3.1	4.8	μA	+85°C		
		3.0	10.0	μA	-40°C	V _{DD} = 5.0V	
		3.3	10.0	μA	+25°C		
		3.9	13.0	μA	+85°C		
D022A (ΔI _{BOR})	欠压复位	17	35	μA	-40°C 至 +85°C	V _{DD} = 3.0V	
		47	45	μA	-40°C 至 +85°C	V _{DD} = 5.0V	
		0	0	μA	-40°C 至 +85°C	V _{DD} = 2.0V V _{DD} = 3.0V V _{DD} = 5.0V	BOREN: BORSEN = 10 休眠状态
D022B (ΔI _{LVD})	低电压检测	14	25	μA	-40°C 至 +85°C	V _{DD} = 2.0V	
		18	35	μA	-40°C 至 +85°C	V _{DD} = 3.0V	
		21	45	μA	-40°C 至 +85°C	V _{DD} = 5.0V	
D025 (ΔI _{OSCB})	Timer1 振荡器	1.7	2.3	μA	-40°C	V _{DD} = 2.0V	Timer1 工作于 32 kHz
		1.8	2.3	μA	+25°C		
		2.0	2.3	μA	+85°C		
		2.2	3.8	μA	-40°C	V _{DD} = 3.0V	
		2.6	3.8	μA	+25°C		
		2.9	3.8	μA	+85°C		
		3.0	6.0	μA	-40°C	V _{DD} = 5.0V	
		3.2	6.0	μA	+25°C		
		3.4	7.0	μA	+85°C		
D026 (ΔI _{AD})	A/D 转换器	0.001	2.0	μA	-40°C 至 +85°C	V _{DD} = 2.0V	A/D 开启，未发生转换
		0.001	2.0	μA	-40°C 至 +85°C	V _{DD} = 3.0V	
		0.003	2.0	μA	-40°C 至 +85°C	V _{DD} = 5.0V	

- 图注：** 各行阴影是为增加表的易读性。
- 注 1：** 休眠模式下的掉电电流并不取决于振荡器类型。掉电电流是在器件休眠时测得的，此时所有 I/O 引脚处于高阻态，并连接至 V_{DD} 和 V_{SS} ，且所有增加电流差 Δ 的模块（如 WDT、Timer1 振荡器和 BOR 等）均被关闭。
- 2：** 电源电流主要受工作电压和频率的影响。其他因素，如 I/O 引脚的负载和转换率、振荡器类型、内部代码执行模式和温度等也对电流消耗产生影响。
在有源操作模式下，所有 I_{DD} 测量值的测试条件为：
 $OSC1$ = 外部方波，轨到轨满幅输入；所有 I/O 引脚均为三态，上拉至 V_{DD} ，
 $MCLR = V_{DD}$ ；WDT 按指定使能 / 禁止。
- 3：** 在 RC 振荡模式配置下，不包括流经 R_{EXT} 的电流。流过该电阻的电流可由公式 $I_r = V_{DD}/2R_{EXT}$ (mA) 计算， R_{EXT} 的单位是 $k\Omega$ 。

PIC16F7X7

18.3 直流特性: 内部 RC 精度
PIC16F7X7 (工业级、扩展级)
PIC16LF7X7 (工业级)

PIC16LF7X7 (工业级)		标准运行条件（除非另外声明） 运行温度-40°C ≤ TA ≤ +85°C，工业级						
PIC16F7X7 (工业级、扩展级)		标准运行条件（除非另外声明） 运行温度-40°C ≤ TA ≤ +85°C，工业级						
参数 编号	器件	最小值	典型值	最大值	单位	条件		
	内部振荡器精度，当频率 = 8 MHz, 4 MHz, 2 MHz, 1 MHz, 500 kHz, 250 kHz, 125 kHz ⁽¹⁾ 时							
	PIC16LF7X7	-2	±1	2	%	+25°C	VDD = 2.7V-3.3V	
		-5	—	5	%	-10°C 至 +85°C	VDD = 2.7V-3.3V	
		-10	—	10	%	-40°C 至 +85°C	VDD = 2.7V-3.3V	
	PIC16F7X7	-2	±1	2	%	+25°C	VDD = 4.5V-5.5V	
		-5	—	5	%	-10°C 至 +85°C	VDD = 4.5V-5.5V	
		-10	—	10	%	-40°C 至 +85°C	VDD = 4.5V-5.5V	
		内部 RC 精度，当频率 = 31 kHz ⁽²⁾ 时						
		PIC16LF7X7	26.562	—	35.938	kHz	-40°C 至 +85°C	VDD = 2.7V-3.3V
PIC16F7X7		26.562	—	35.938	kHz	-40°C 至 +85°C	VDD = 4.5V-5.5V	

图注: 各行的阴影是为增加表的易读性。
注 1: 频率在 25°C 时校准。OSCTUNE 寄存器可用于补偿温度漂移。
 2: 内部 RC 用于校正内部振荡器。

18.4 直流特性:

PIC16F737/747/767/777 (扩展级)
PIC16LF737/747/767/777 (工业级)

直流特性		标准运行条件 (除非另外声明)					
		运行温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$, 工业级 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$, 扩展级					
		运行电压 V_{DD} 的范围参见第 18.4 节“DC 特性”中的说明。					
参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
D030 D030A D031 D032 D033	V_{IL}	输入低电压					
		I/O 端口:					
		带 TTL 缓冲器	V_{SS}	—	$0.15 V_{DD}$	V	整个 V_{DD} 量程
			V_{SS}	—	0.8V	V	$4.5V \leq V_{DD} \leq 5.5V$
		带施密特触发缓冲	V_{SS}	—	$0.2 V_{DD}$	V	
		$\overline{\text{MCLR}}$, OSC1 (RC 模式下)	V_{SS}	—	$0.2 V_{DD}$	V	(注 1)
		OSC1 (在 XT 和 LP 模式下)	V_{SS}	—	0.3V	V	
D040 D040A D041 D042 D042A D043	V_{IH}	输入高电压					
		I/O 端口:					
		带 TTL 缓冲器	2.0	—	V_{DD}	V	$4.5V \leq V_{DD} \leq 5.5V$
			$0.25 V_{DD} + 0.8 V$	—	V_{DD}	V	整个 V_{DD} 量程
		带施密特触发缓冲	$0.8 V_{DD}$	—	V_{DD}	V	整个 V_{DD} 量程
		$\overline{\text{MCLR}}$	$0.8 V_{DD}$	—	V_{DD}	V	
		OSC1 (在 XT 和 LP 模式下)	1.6V	—	V_{DD}	V	
D070	IPURB	OSC1 (在 HS 模式下)	$0.7 V_{DD}$	—	V_{DD}	V	
		OSC1 (在 RC 模式下)	$0.9 V_{DD}$	—	V_{DD}	V	(注 1)
D070	IPURB	PORTB 端口弱上拉电流	50	250	400	μA	$V_{DD} = 5V$, $V_{PIN} = V_{SS}$
D060 D061 D063	IIL	输入漏电流 (注 2, 3)					
		I/O 端口	—	—	± 1	μA	$V_{SS} \leq V_{PIN} \leq V_{DD}$, 引脚为高阻状态
		$\overline{\text{MCLR}}$, RE3/T0CKI	—	—	± 5	μA	$V_{SS} \leq V_{PIN} \leq V_{DD}$
		OSC1	—	—	± 5	μA	$V_{SS} \leq V_{PIN} \leq V_{DD}$, XT、HS 和 LP 振荡器设定

* 这些参数为特性参数, 未经测试。

† 除非另外声明, 否则, “典型值”中的数据为 5V、25°C 的条件下测得的。这些参数仅供设计参考, 未经测试。

- 注 1: 在 RC 振荡器设定中, OSC1/CLKI 引脚是施密特触发器输入。我们不建议在 RC 模式下采用外部时钟对 PIC16F7X7 器件进行驱动。
- 2: $\overline{\text{MCLR}}$ 引脚上的漏电流很大程度上取决于应用电压等级。上述参数电压等级表征正常运行条件。输入电压不同时漏电流可能较大。
- 3: 负电流定义为引脚灌电流。

PIC16F7X7

18.4 直流特性: PIC16F737/747/767/777 (扩展级) PIC16LF737/747/767/777 (工业级) (续)

直流特性		标准运行条件 (除非另外声明) 运行温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$, 工业级 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$, 扩展级 运行电压 V_{DD} 的范围参见第 18.4 节 “DC 特性” 中的说明。					
参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
D080 D083	VOL	输出低电压					
		I/O 端口	—	—	0.6	V	$I_{OL} = 8.5\text{ mA}$, $V_{DD} = 4.5\text{V}$, -40°C 至 $+125^{\circ}\text{C}$
		OSC2/CLKO (RC osc 设定)	—	—	0.6	V	$I_{OL} = 1.6\text{ mA}$, $V_{DD} = 4.5\text{V}$, -40°C 至 $+125^{\circ}\text{C}$
D090 D092	VOH	输出高电压					
		I/O 端口 (注 3)	$V_{DD} - 0.7$	—	—	V	$I_{OH} = -3.0\text{ mA}$, $V_{DD} = 4.5\text{V}$, -40°C 至 $+125^{\circ}\text{C}$
		OSC2/CLKO (RC 振荡器设定)	$V_{DD} - 0.7$	—	—	V	$I_{OH} = -1.3\text{ mA}$, $V_{DD} = 4.5\text{V}$, -40°C 至 $+125^{\circ}\text{C}$
D150*	VOD	开漏高电压	—	—	12	V	RA4 引脚
D100 D101 D102	COSC2 CIO CB	输出引脚上容性负载参数					
		OSC2 引脚	—	—	15	pF	当使用外部时钟驱动 OSC1 时为 XT、HS 和 LP 模式
		所有 I/O 引脚和 OSC2 (RC 模式下)	—	—	50	pF	
D130 D131	EP VPR	SCL、SDA 于 I ² C 方式	—	—	400	pF	
		闪存程序存储器					
D130	EP	强度	100	1000	—	E/W	5V 时为 25°C
D131	VPR	用于读入的 V_{DD}	2.0	—	5.5	V	

* 这些参数为特性参数, 未经测试。
† 除非另外声明, 否则, “典型值” 中的数据为 5V、 25°C 的条件下测得的。这些参数仅供设计参考, 未经测试。

- 注 1: 在 RC 振荡器设定中, OSC1/CLKI 引脚是施密特触发器输入。我们不建议在 RC 模式下采用外部时钟对 PIC16F7X7 器件进行驱动。
- 2: MCLR 引脚上的漏电流很大程度上取决于应用电压等级。上述参数电压等级表征正常运行条件。输入电压不同时漏电流可能较大。
- 3: 负电流定义为引脚灌电流。

表 18-1: 比较器参数

运行条件: 3.0V < VDD < 5.5V, -40°C < TA < +85°C (除非另外声明)。							
参数编号	符号	特性	最小值	典型值	最大值	单位	注释
D300	VI _{OFF}	偏移输入电压	—	± 5.0	± 10	mV	
D301	VI _{CM}	共模输入电压 *	0	-	VDD - 1.5	V	
D302	CMRR	共模抑制比 *	55	-	—	dB	
300 300A	TRESP	相应时间 (1)*	—	150	400 600	ns	PIC16F7X7 PIC16LF7X7
301	TMC20V	比较器模式转换到输出有效 *	—	—	10	μs	

* 这些参数为特性参数, 未经测试。

注 1: 当一个比较器的输入为 (VDD - 1.5) / 2, 而另一个的输入从 VSS 转换到 VDD 时测量相应时间。

表 18-2: 参考电压规范

运行条件: 3.0V < VDD < 5.5V, -40°C < TA < +85°C (除非特别声明)。							
参数编号	符号	特性	最小值	典型值	最大值	单位	注释
D310	VRES	分辨率	VDD/24	—	VDD/32	LSb	
D311	VR _{AA}	绝对精度	—	—	1/4 1/2	LSb LSb	低量程 (VRR = 1) 高量程 (VRR = 0)
D312	VR _{UR}	单位电阻值 (R) *	—	2 k	—	Ω	
310	TSET	稳定时间 (1)*	—	—	10	μs	

* 这些参数为特性参数, 未经测试。

注 1: 稳定时间是在 VRR = 1 并且 VR<3:0> 从 '0000' 跳变到 '1111' 时测得的。

PIC16F7X7

图 18-3: 低电压检测特性

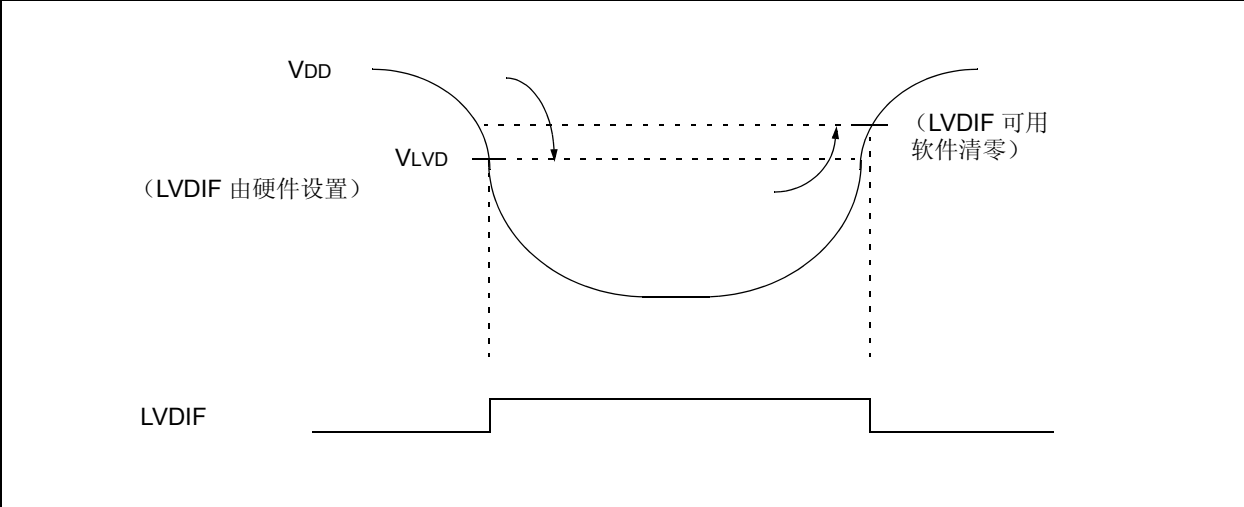


表 18-3: 低电压检测特性

PIC16LF7X7 (工业级)			标准运行环境 （除非另外声明） 运行温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ ，工业级					
PIC16F7X7 (工业级，扩展级)			标准运行环境 （除非另外声明） 运行温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ ，工业级 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ ，工业级					
参数 编号	符号	特性	最小值	典型值 †	最大值	单位	条件	
D420		LVD 电压由 VDD 从高转换到低	工业级					
		PIC16LF7X7	LVDL<3:0> = 0000	N/A	N/A	N/A	V	保留
			LVDL<3:0> = 0001	N/A	N/A	N/A	V	保留
			LVDL<3:0> = 0010	2.15	2.26	2.37	V	
			LVDL<3:0> = 0011	2.33	2.45	2.58	V	
			LVDL<3:0> = 0100	2.43	2.55	2.68	V	
			LVDL<3:0> = 0101	2.63	2.77	2.91	V	
			LVDL<3:0> = 0110	2.73	2.87	3.01	V	
			LVDL<3:0> = 0111	2.91	3.07	3.22	V	
			LVDL<3:0> = 1000	3.20	3.36	3.53	V	
			LVDL<3:0> = 1001	3.39	3.57	3.75	V	
			LVDL<3:0> = 1010	3.49	3.67	3.85	V	
			LVDL<3:0> = 1011	3.68	3.87	4.07	V	
			LVDL<3:0> = 1100	3.87	4.07	4.28	V	
			LVDL<3:0> = 1101	4.06	4.28	4.49	V	
LVDL<3:0> = 1110	4.37	4.60	4.82	V				
D420		VDD 上的 LVD 电压由从高转换到低	工业级					
		PIC16F7X7	LVDL<3:0> = 1011	3.68	3.87	4.07	V	
			LVDL<3:0> = 1100	3.87	4.07	4.28	V	
			LVDL<3:0> = 1101	4.06	4.28	4.49	V	
			LVDL<3:0> = 1110	4.37	4.60	4.82	V	

图注: 各行的阴影是为增加表的易读性。

† 生产测试是在 $T_{\text{AMB}} = 25^{\circ}\text{C}$ 时进行的。温度极限参数须经过检测才可保证。

18.5 定时参数符号体系

定时参数符号创建为以下格式之一：

1. TppS2ppS
2. TppS
3. Tcc:ST（仅限 I²C 规范）
4. Ts（仅限 I²C 规范）

T			
F	频率	T	时间

小写字母（pp）及其含义：

pp			
cc	CCP1	osc	OSC1
ck	CLKO	rd	$\overline{RD}$
cs	$\overline{CS}$	rw	$\overline{RD}$ 或 $\overline{WR}$
di	SDI	sc	SCK
do	SDO	ss	$\overline{SS}$
dt	数据输入	t0	T0CKI
io	I/O 端口	t1	T1CKI
mc	$\overline{MCLR}$	wr	$\overline{WR}$

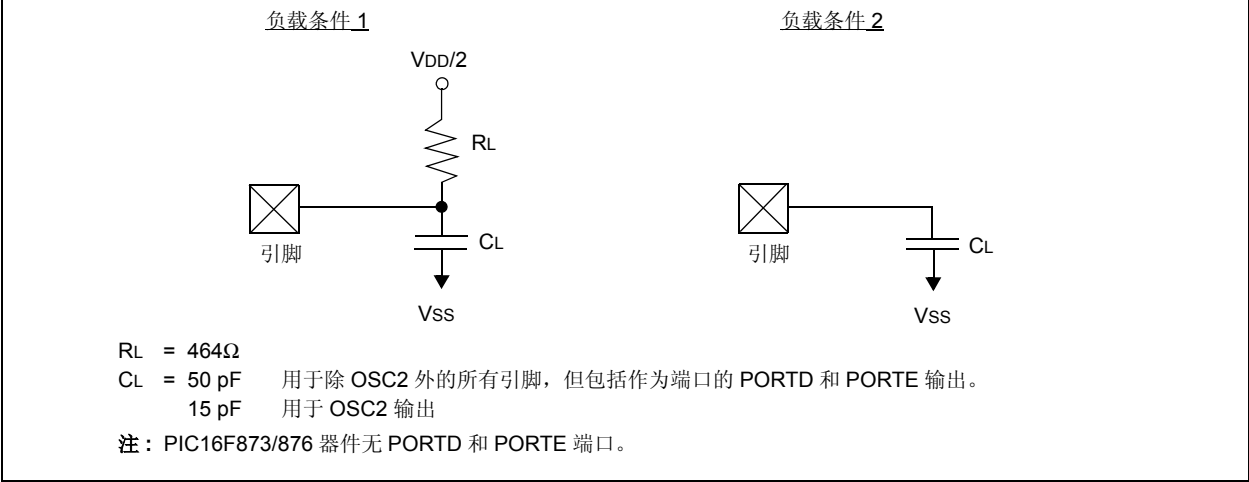
大写字母及其含义：

S			
F	下降	P	周期
H	高	R	上升
I	无效（高阻态）	V	有效
L	低	Z	高阻态
仅 I²C			
AA	输出通道	High	高
BUF	总线释放	Low	低

Tcc:ST（仅限 I²C 规范）

CC			
HD	保持	SU	建立
ST			
DAT	数据输入保持	STO	停止条件
STA	启动条件		

图 18-4：负载条件



PIC16F7X7

图 18-5: 外部时钟时序图

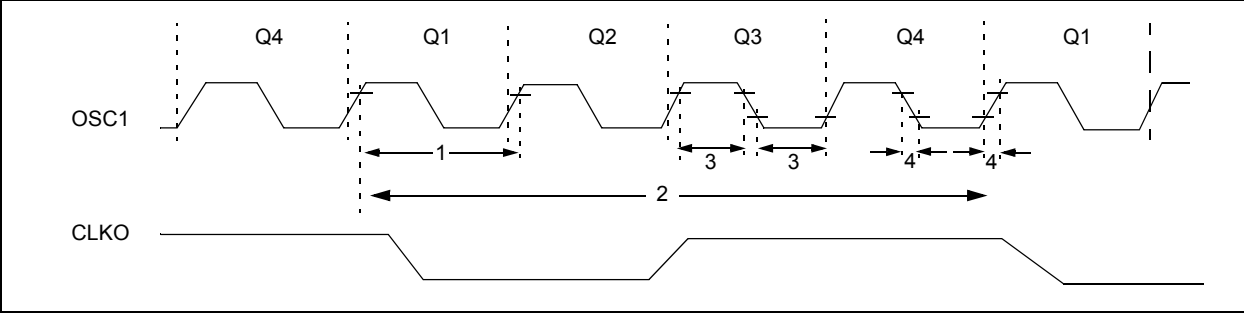


表 18-4: 外部时钟时序要求

参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
	FOSC	外部时钟频率 (注 1)	DC	—	1	MHz	XT 振荡模式
			DC	—	20	MHz	HS 振荡模式
			DC	—	32	kHz	LP 振荡模式
		振荡频率 (注 1)	DC	—	4	MHz	RC 振荡模式
			0.1	—	4	MHz	XT 振荡模式
			4	—	20	MHz	HS 振荡模式
			5	—	200	kHz	LP 振荡模式
1	TOSC	外部时钟 CLKI 周期 (注 1)	1000	—	—	ns	XT 振荡模式
			50	—	—	ns	HS 振荡模式
			5	—	—	ms	LP 振荡模式
		振荡周期 (注 1)	250	—	—	ns	RC 振荡模式
			250	—	10,000	ns	XT 振荡模式
			50	—	250	ns	HS 振荡模式
			5	—	—	ms	LP 振荡模式
2	TCY	指令周期时间 (注 1)	200	TCY	DC	ns	TCY = 4/FOSC
3	TosL, TosH	外部时钟 (OSC1) 的高电平 时间或低电平时间	500	—	—	ns	XT 振荡器
			2.5	—	—	ms	LP 振荡器
			15	—	—	ns	HS 振荡器
4	TosR, TosF	外部时钟 (OSC1) 的上升时 间或下降时间	—	—	25	ns	XT 振荡器
			—	—	50	ns	LP 振荡器
			—	—	15	ns	HS 振荡器

† 除非另外声明，否则，“典型值”中的数据为 5V、25°C 的条件下测得的。这些参数仅供设计参考，未经测试。

注 1: 指令循环周期 (Tcy) 等于输入振荡器时基的 4 倍。所有规定值均基于在标准运行条件下器件代码执行过程中，特定振荡器类型的特性数据。超过规定极限可导致振荡器运行不稳定，和 / 或高于预期的电流损耗。所有器件在“最小值”条件下的运行均经过测试，此时外部时钟施加于 OSC1/CLKI 引脚。对所有的器件而言，当采用外部时钟输入时，周期时间“最大值”极限为“DC”（无时钟）。

图 18-6: CLKO 和 I/O 时序图

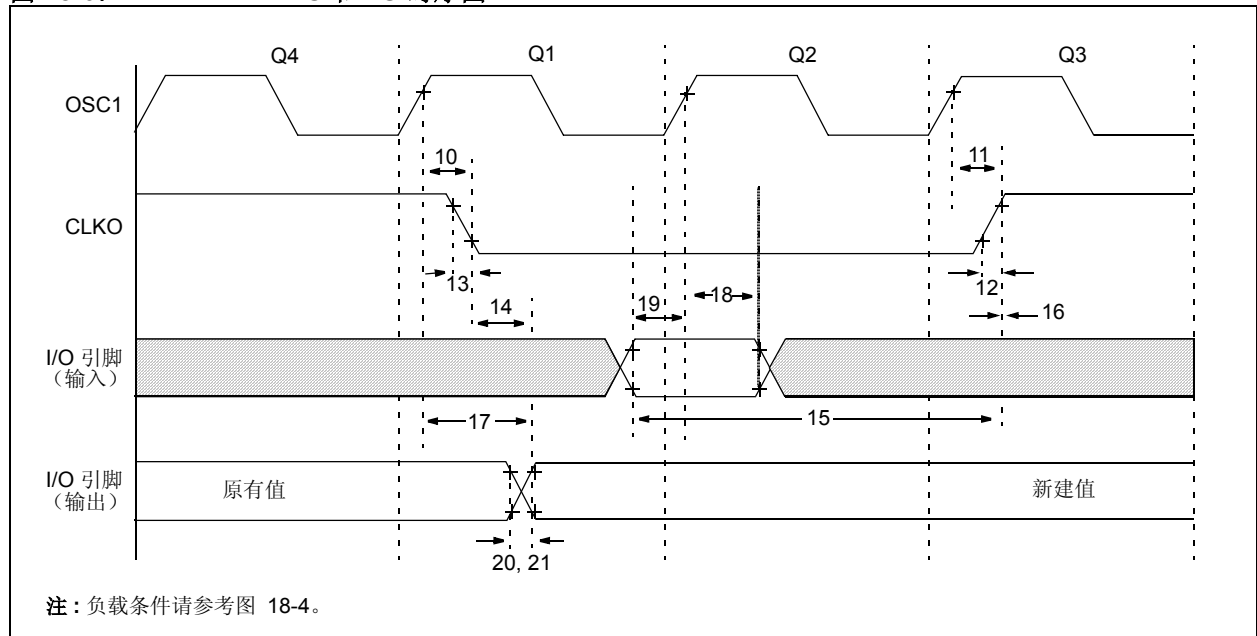


表 18-5: CLKO 和 I/O 时序要求

参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
10*	TosH2ckL	OSC1 ↑ 到 CLKO ↓	—	75	200	ns	(注 1)
11*	TosH2ckH	OSC1 ↑ 到 CLKO ↑	—	75	200	ns	(注 1)
12*	TckR	CLKO 上升时间	—	35	100	ns	(注 1)
13*	TckF	CLKO 下降时间	—	35	100	ns	(注 1)
14*	TckL2ioV	CLKO ↓ 到端口输出有效	—	—	0.5 Tcy + 20	ns	(注 1)
15*	TioV2ckH	在 CLKO ↑ 前端口输入有效	Tosc + 200	—	—	ns	(注 1)
16*	TckH2ioI	在 CLKO ↑ 后端口输入保持	0	—	—	ns	(注 1)
17*	TosH2ioV	OSC1 ↑ (Q1 周期) 到端口输出有效	—	100	255	ns	
18*	TosH2ioI	OSC1 ↑ (Q2 周期) 到端口输入无效 (I/O 输入保持时间)	PIC16F7X7	100	—	ns	
			PIC16LF7X7	200	—	ns	
19*	TioV2osH	端口输入有效到 OSC1 ↑ (I/O 输入启动时间)	0	—	—	ns	
20*	TioR	端口输出上升时间	PIC16F7X7	—	10	ns	
			PIC16LF7X7	—	145	ns	
21*	TioF	端口输出下降时间	PIC16F7X7	—	10	ns	
			PIC16LF7X7	—	145	ns	
22††	TINP	INT 引脚高电平或低电平时间	Tcy	—	—	ns	
23††	TRBP	RB7:RB4 电平变化中断高电平或低电平时间	Tcy	—	—	ns	

* 这些参数为特性参数，未经测试。

† 除非另外声明，否则，“典型值”中的数据为 5V、25°C 的条件下测得的。这些参数仅供设计参考，未经测试。

†† 这些参数为异步事件，与任一内部时钟边沿无关。

注 1: 测定是在 RC 模式下进行的，此时，CLKO 输出为 4 x Tosc。

PIC16F7X7

图 18-7: 复位、看门狗定时器、振荡器起振定时器和上电延时定时器时序图

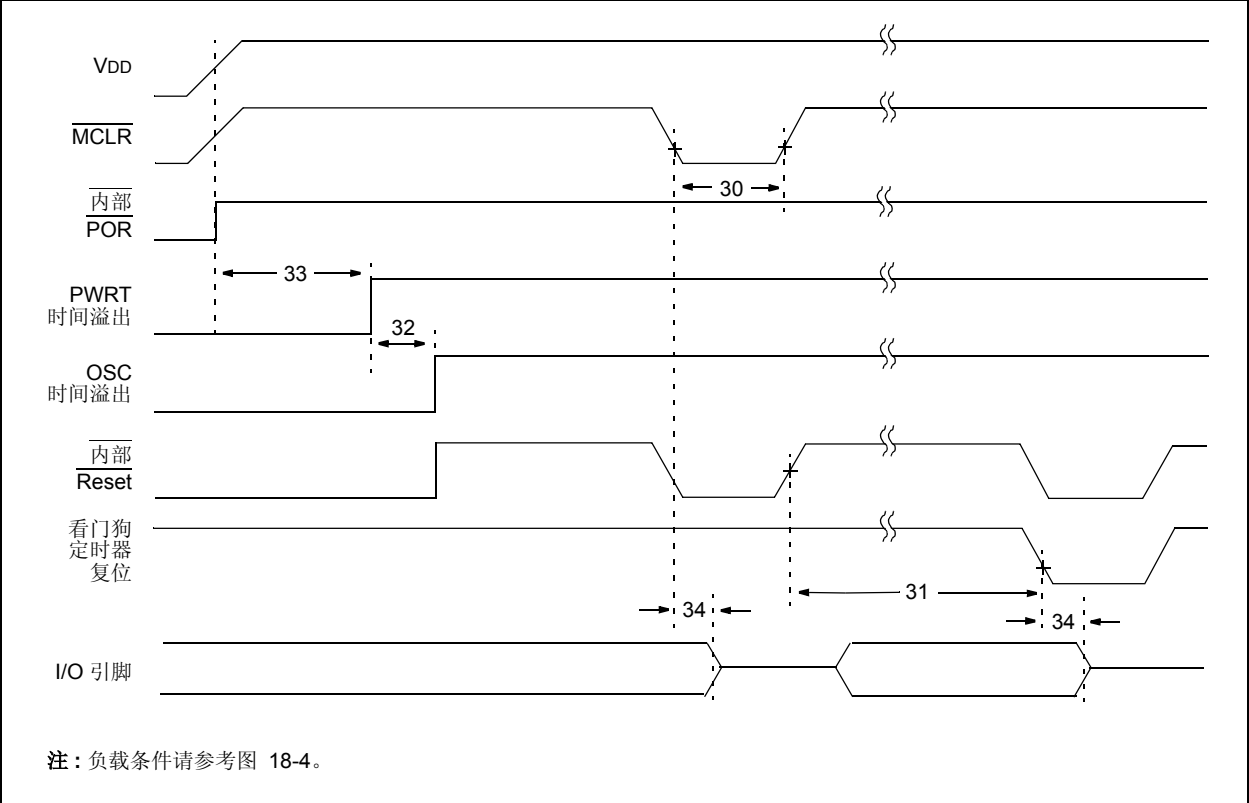


图 18-8: 欠压复位时序图

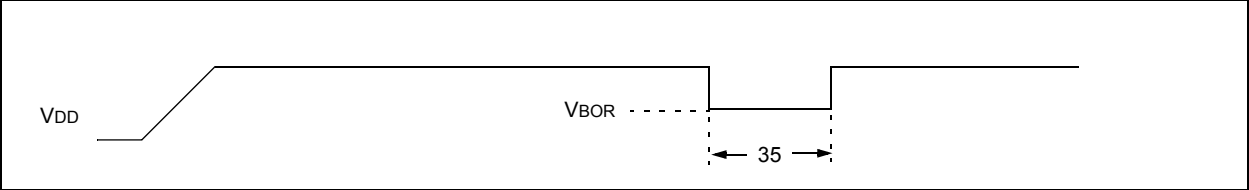


表 18-6: 复位、看门狗定时器（WDT）、振荡器起振定时器、上电延时定时器和欠压复位条件

参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
30	TMCL	MCLR 脉冲宽度（低电平）	2	—	—	μs	VDD = 5V, -40°C 至 +85°C
31*	TWDT	看门狗定时器时间溢出周期（不带预分频器）	7	18	33	ms	VDD = 5V, -40°C 至 +85°C
32	TOST	振荡器起振定时器周期	—	1024 TOSC	—	—	TOSC = OSC1 周期
33*	TPWRT	上电延时定时器周期	28	72	132	ms	VDD = 5V, -40°C 至 +85°C
34	TIOZ	MCLR 低电平或看门狗定时器复位时 I/O 处于高阻态的时间	—	—	2.1	μs	
35	TBOR	欠电复位脉冲宽度	100	—	—	μs	VDD ≤ VBOR (D005)

* 这些参数为表征特性的参数，未经测试。

† 除非另外声明，否则，“典型值”中的数据为 5V、25°C 的条件下测得的。这些参数仅供设计参考，未经测试。

图 18-9: **TIMER0 和 TIMER1 外部时钟时序图**

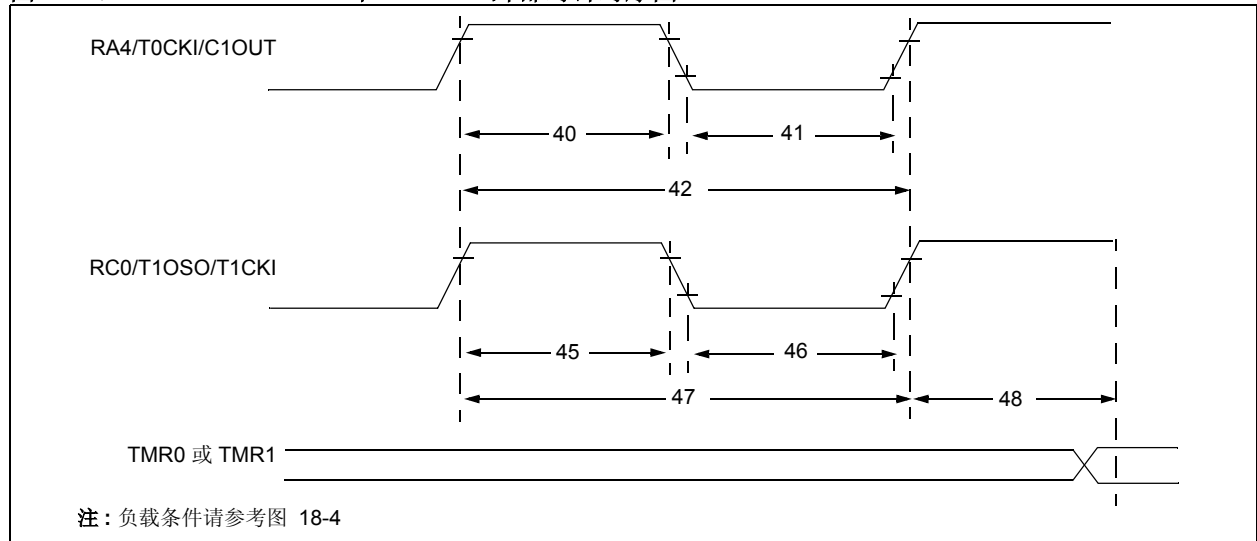


表 18-7: **TIMER0 和 TIMER1 外部时钟要求**

参数编号	符号	特性			最小值	典型值†	最大值	单位	条件
40*	Tt0H	T0CKI 高脉冲宽度		无预分频器	0.5 Tcy + 20	—	—	ns	必须同时满足参数 42
	有预分频器			10	—	—	ns		
41*	Tt0L	T0CKI 低脉冲宽度		无预分频器	0.5 Tcy + 20	—	—	ns	必须同时满足参数 42
	有预分频器			10	—	—	ns		
42*	Tt0P	T0CKI 周期		无预分频器	Tcy + 40	—	—	ns	
	有预分频器			取大值： 20 或 $\frac{Tcy + 40}{N}$	—	—	ns	N = 预分频器值（2, 4, ..., 256）	
45*	Tt1H	T1CKI 高电平时间	同步，预分频器 = 1	0.5 Tcy + 20	—	—	ns	必须同时满足参数 47	
			同步， 预分频器 = 2, 4, 8	PIC16F7X7	15	—	—		ns
				PIC16LF7X7	25	—	—		ns
			异步	PIC16F7X7	30	—	—		ns
				PIC16LF7X7	50	—	—		ns
46*	Tt1L	T1CKI 低电平时间	同步，预分频器 = 1	0.5 Tcy + 20	—	—	ns	必须同时满足参数 47	
			异步， 预分频器 = 2, 4, 8	PIC16F7X7	15	—	—		ns
				PIC16LF7X7	25	—	—		ns
			异步	PIC16F7X7	30	—	—		ns
				PIC16LF7X7	50	—	—		ns
47*	Tt1P	T1CKI 输入周期	同步	PIC16F7X7	取大值： 30 或 $\frac{Tcy + 40}{N}$	—	—	ns	N = 预分频器值（1, 2, 4, 8）
				PIC16LF7X7	取大值： 50 或 $\frac{Tcy + 40}{N}$				N = 预分频器值（1, 2, 4, 8）
			异步	PIC16F7X7	60	—	—	ns	
				PIC16LF7X7	100	—	—	ns	
	Ft1	Timer1 振荡器输入频率范围 (将 T1OSCEN 位置 1，振荡器起振)			DC	—	200	kHz	
48	TCKEZTMR1	从外部时钟边沿都定时器增长延时			2 TOSC	—	7TOSC	—	

* 这些参数为特性参数，未经测试。

† 除非另外声明，否则，“典型值”中的数据为 5V、25°C 的条件下测得的。这些参数仅供设计参考，未经测试。

PIC16F7X7

图 18-10: 捕捉 / 比较 / PWM 时序 (CCP1 和 CCP2)

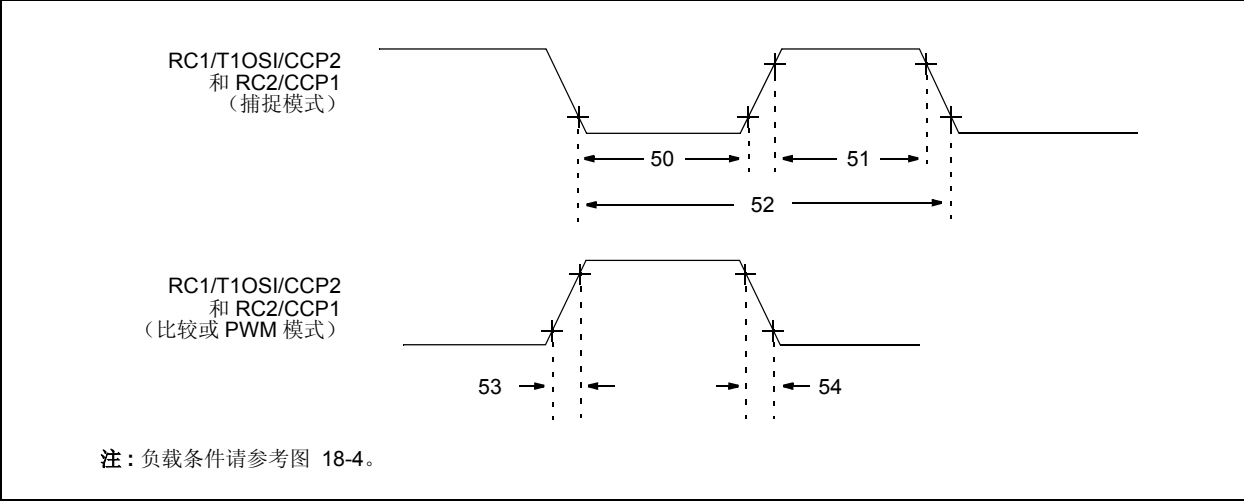


表 18-8: 捕捉 / 比较 / PWM 要求 (CCP1 和 CCP2)

参数编号	符号	特性		最小值	典型值†	最大值	单位	条件	
50*	TccL	CCP1, CCP2 和 CCP3 输入低电平时间	无预分频器		0.5 Tcy + 20	—	—	ns	
			有预分频器	PIC16F7X7	10	—	—	ns	
				PIC16LF7X7	20	—	—	ns	
51*	TccH	CCP1, CCP2 和 CCP3 输入高电平时间	无预分频器		0.5 Tcy + 20	—	—	ns	
			有预分频器	PIC16F7X7	10	—	—	ns	
				PIC16LF7X7	20	—	—	ns	
52*	TccP	CCP1, CCP2 和 CCP3 输入周期			$\frac{3 Tcy + 40}{N}$	—	—	ns	N = 分频器值 (1, 4 或 16)
53*	TccR	CCP1, CCP2 和 CCP3 输出上升时间		PIC16F7X7	—	10	25	ns	
				PIC16LF7X7	—	25	50	ns	
54*	TccF	CCP1, CCP2 and CCP3 输出下降时间		PIC16F7X7	—	10	25	ns	
				PIC16LF7X7	—	25	45	ns	

* 这些参数为表征特性的参数，未经测试。

† 除非另外声明，否则，“典型值”中的数据为 5V、25°C 的条件下测得的。这些参数仅供设计参考，未经测试。

图 18-11: 并行从动端口时序 (仅限 PIC16F747/777)

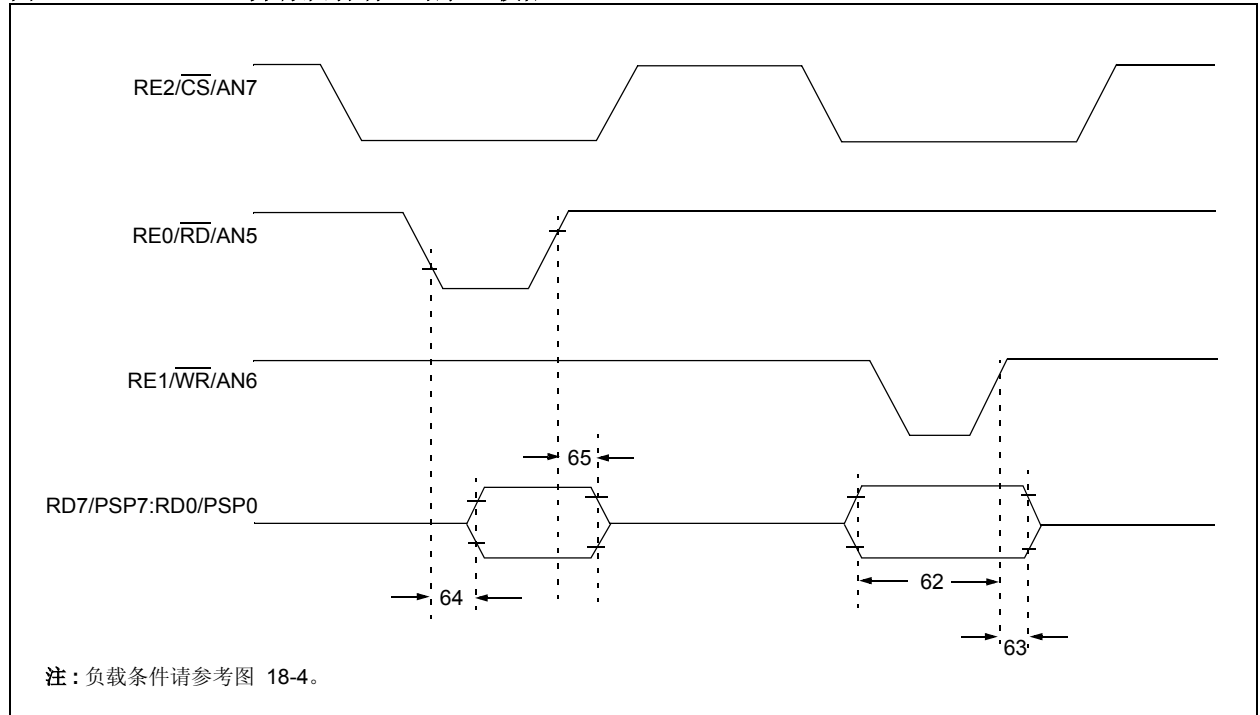


表 18-9: 并行从动端口要求 (仅限 PIC16F747/777)

参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
62	TdTV2WRH	在 $\overline{WR} \uparrow$ 或 $\overline{CS} \uparrow$ 前数据输入有效 (设置时间)	20 25	— —	— —	ns ns	仅限扩展量程
63*	TWRH2DTI	$\overline{WR} \uparrow$ 或 $\overline{CS} \uparrow$ 到数据输入无效 (保持时间)	PIC16F7X7: 20 PIC16LF7X7: 35	— —	— —	ns ns	
64	TRDL2DTV	$\overline{RD} \downarrow$ 和 $\overline{CS} \downarrow$ 到数据输出有效	— —	— —	80 90	ns ns	仅限扩展量程
65	TRDH2DTI	$\overline{RD} \uparrow$ 或 $\overline{CS} \downarrow$ 到数据输出无效	10	—	30	ns	

* 这些参数为表征特性的参数，未经测试。

† 除非另外声明，否则，“典型值”中的数据为 5V、25°C 的条件下测得的。这些参数仅供设计参考，未经测试。

PIC16F7X7

图 18-12: SPI 主控方式时序 (CKE = 0, SMP = 0)

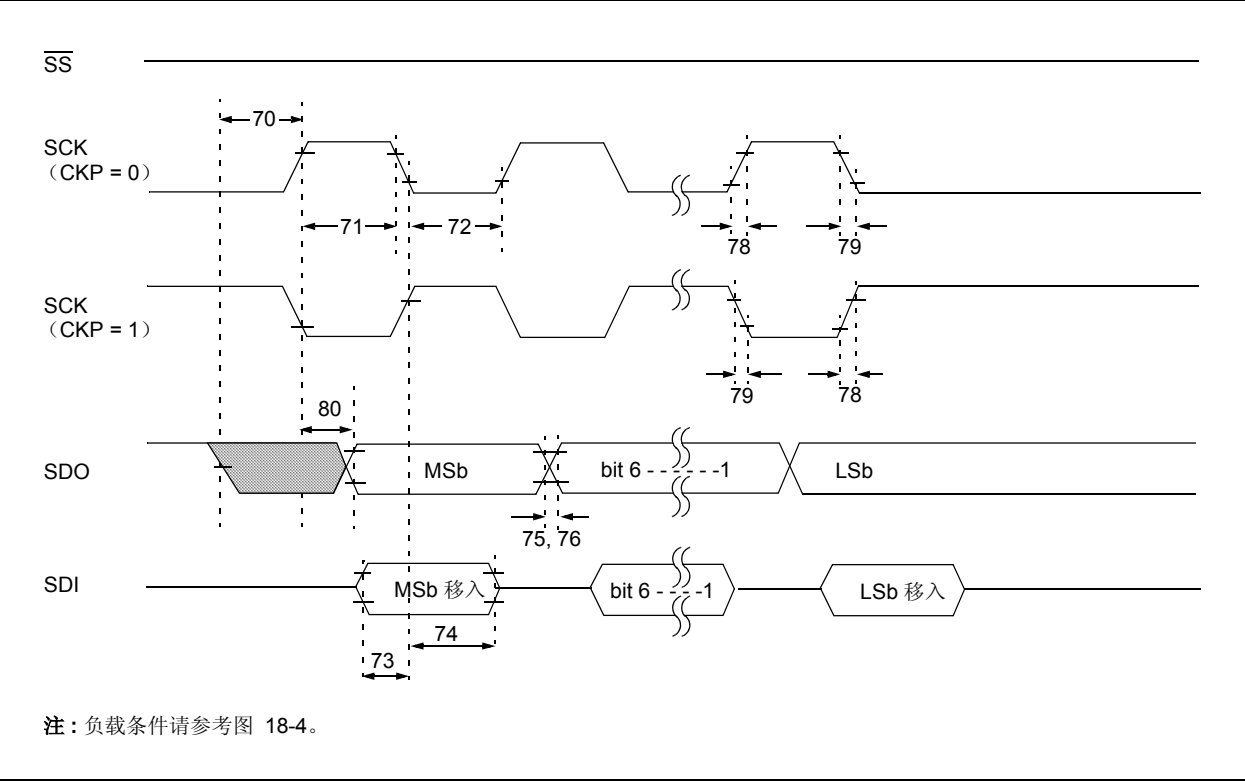


图 18-13: SPI 主控方式时序 (CKE = 1, SMP = 1)

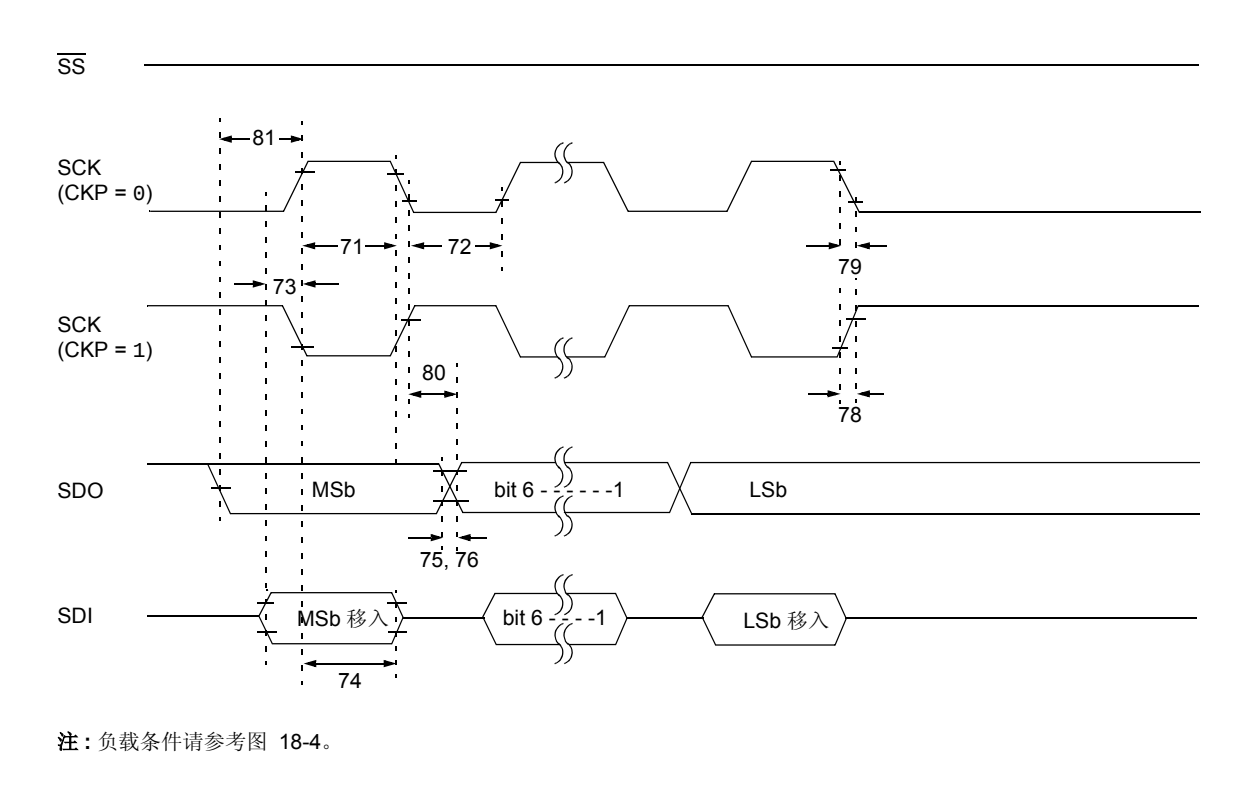


图 18-14: SPI 从动方式时序 (CKE = 0)

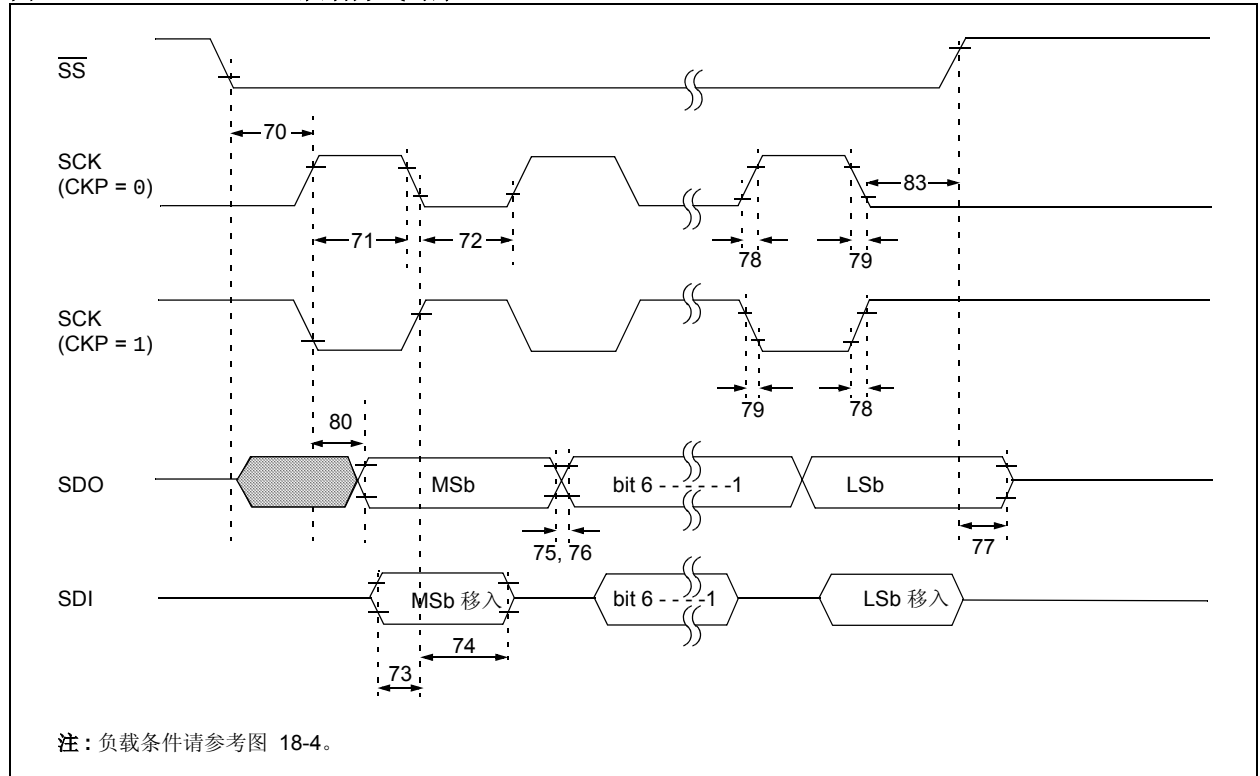
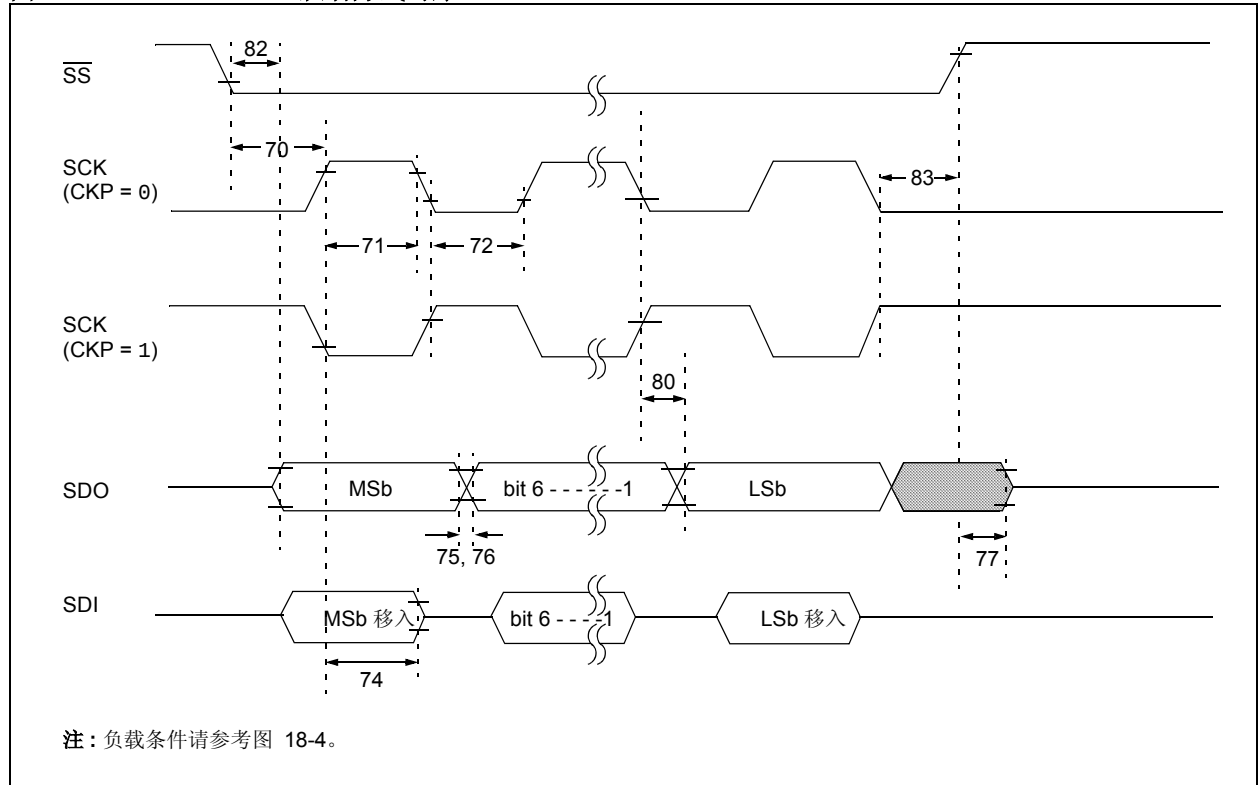


图 18-15: SPI 从动方式时序 (CKE = 1)



PIC16F7X7

表 18-10: SPI 模式要求

参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
70*	TssL2scH, TssL2scL	$\overline{SS}$ ↓ 到 SCK ↓ 或 SCK ↑ 输入	Tcy	—	—	ns	
71*	Tsch	SCK 输入高电平时间 (从模式)	Tcy + 20	—	—	ns	
72*	Tscl	SCK 输入低电平时间 (从模式)	Tcy + 20	—	—	ns	
73*	TdIV2scH, TdIV2scL	SDI 数据输入到 SCK 边沿的设置时间	100	—	—	ns	
74*	Tsch2diL, Tscl2diL	SDI 数据输入到 SCK 边沿的保持时间	100	—	—	ns	
75*	TdoR	SDO 数据输出上升时间	PIC16F7X7 — PIC16LF7X7	10 25	25 50	ns ns	
76*	TdoF	SDO 数据输出下降时间	—	10	25	ns	
77*	TssH2doZ	$\overline{SS}$ ↑ 到 SDO 输出高阻态	10	—	50	ns	
78*	TscR	SCK 输出上升时间 (主控方式)	PIC16F7X7 — PIC16LF7X7	10 25	25 50	ns ns	
79*	TscF	SCK 输出上升时间 (主模式)	—	10	25	ns	
80*	Tsch2doV, Tscl2doV	SCK 边沿到达后的 SDO 数据 输出有效	PIC16F7X7 — PIC16LF7X7	— —	50 145	ns ns	
81*	TdoV2scH, TdoV2scL	SDO 数据输出设置到 SCK 边沿	Tcy	—	—	ns	
82*	TssL2doV	$\overline{SS}$ ↓ 边沿到达后 SDO 数据输出有效	—	—	50	ns	
83*	Tsch2ssH, Tscl2ssH	在 SCK 边沿到达后 $\overline{SS}$ ↑	1.5 Tcy + 40	—	—	ns	

- * 这些参数为特性参数，未经测试。
- * 除非另外声明，否则，“典型值”中的数据为 5V、25°C 的条件下测得的。这些参数仅供设计参考，未经测试。

图 18-16: I²C 总线起始 (START) / 停止 (STOP) 位时序图

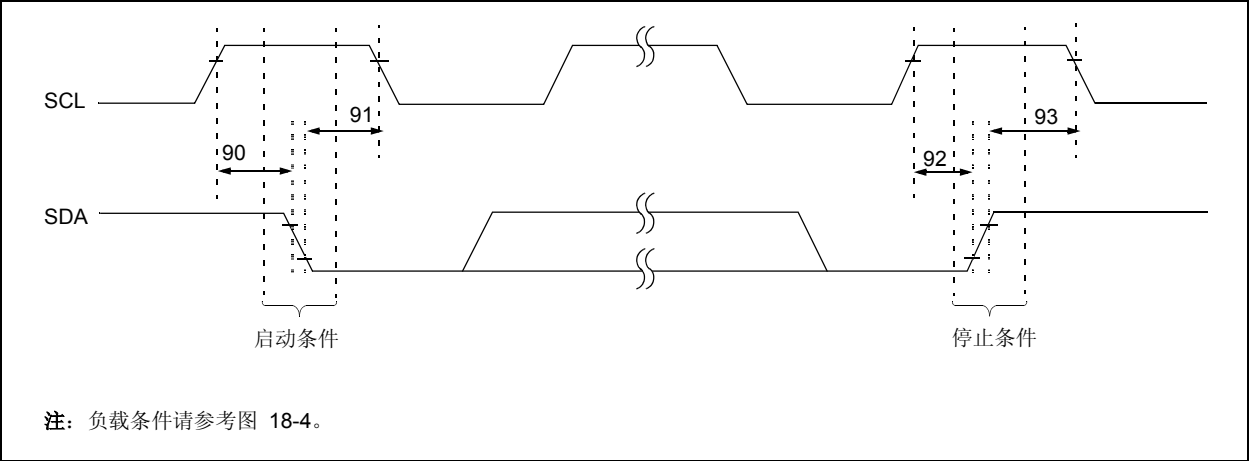
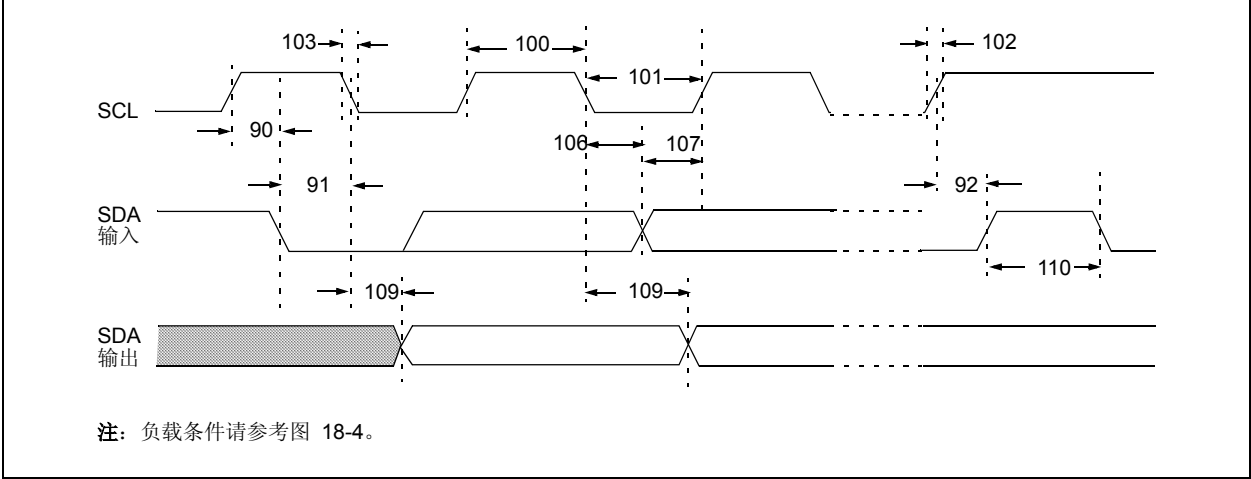


表 18-11: I²C 总线起始 (START) / 停止 (STOP) 位要求

参数编号	符号	特性	最小值	典型值	最大值	单位	条件
90*	TSU:STA	启动条件	100 kHz 模式	4700	—	ns	仅与重复启动时间有关
		设置时间	400 kHz 模式	600	—		
91*	THD:STA	启动条件	100 kHz 模式	4000	—	ns	在此周期之后, 产生第一个时钟脉冲
		保持时间	400 kHz 模式	600	—		
92*	TSU:STO	停止条件	100 kHz 模式	4700	—	ns	
		启动时间	400 kHz 模式	600	—		
93	THD:STO	停止条件	100 kHz 模式	4000	—	ns	
		保持时间	400 kHz 模式	600	—		

* 这些参数为特性参数, 未经测试。

图 18-17: I²C 总线数据时序图



PIC16F7X7

表 18-12: I²C 总线数据要求

参数编号	符号	特性		最小值	最大值	单位	条件
100*	THIGH	时钟高电平时间	100 kHz 模式	4.0	—	μs	器件的最小工作频率为 1.5 MHz
			400 kHz 模式	0.6	—	μs	器件的最小工作频率为 10 MHz
			SSP 模块	1.5 Tcy	—		
101*	TLOW	时钟低电平时间	100 kHz 模式	4.7	—	μs	器件的最小工作频率为 1.5 MHz
			400 kHz 模式	1.3	—	μs	器件的最小工作频率为 10 MHz
			SSP 模块	1.5 Tcy	—		
102*	Tr	SDA 和 SCL 上升时间	100 kHz 模式	—	1000	ns	
			400 kHz 模式	20 + 0.1 Cb	300	ns	Cb 规定范围为 10-400 pF
103*	TF	SDA 和 SCL 下降时间	100 kHz 模式	—	300	ns	
			400 kHz 模式	20 + 0.1 Cb	300	ns	Cb 规定范围为 10-400 pF
90*	TSU:STA	启动条件设置时间	100 kHz 模式	4.7	—	μs	仅在重复启动条件有用
			400 kHz 模式	0.6	—	μs	
91*	THD:STA	启动条件保持时间	100 kHz 模式	4.0	—	μs	此周期之后, 产生第一个时钟脉冲
			400 kHz 模式	0.6	—	μs	
106*	THD:DAT	数据输入保持时间	100 kHz 模式	0	—	ns	
			400 kHz 模式	0	0.9	μs	
107*	TSU:DAT	数据输入设置时间	100 kHz 模式	250	—	ns	(注 2)
			400 kHz 模式	100	—	ns	
92*	TSU:STO	停止条件设置时间	100 kHz 模式	4.7	—	μs	
			400 kHz 模式	0.6	—	μs	
109*	TAA	时钟输出有效	100 kHz 模式	—	3500	ns	(注 1)
			400 kHz 模式	—	—	ns	
110*	TBUF	总线空闲时间	100 kHz 模式	4.7	—	μs	在新的传送开始前总线必须保持空闲的时间
			400 kHz 模式	1.3	—	μs	
	Cb	总线容性负载		—	400	pF	

* 这些参数为特性参数, 未经测试。

- 注 1:** 作为发送器, 为了避免意外产生启动和停止条件, 器件必须提供该内部最小延迟时间, 以弥补 SCL 下降沿的非定义区域 (最小 300 ns)。
- 2:** 快速模式 (400 kHz) I²C 总线器件可用于标准模式 (100 kHz) I²C 总线系统, 但是必须满足 T_{SU:DAT} ≥ 250 ns 的要求。如果器件不扩展 SCL 低电平信号的周期, 将自动满足这种情况。如果此时器件不扩展 SCL 低电平信号的周期, 那么在释放 SCL 线之前, 它必须输出下一个数据位到 SDA 线
 $T_{R\ max.} + T_{SU:DAT} = 1000 + 250 = 1250\ ns$ (根据标准方式 I²C 总线规范)。

图 18-18: USART 同步发送（主控 / 从动）时序图

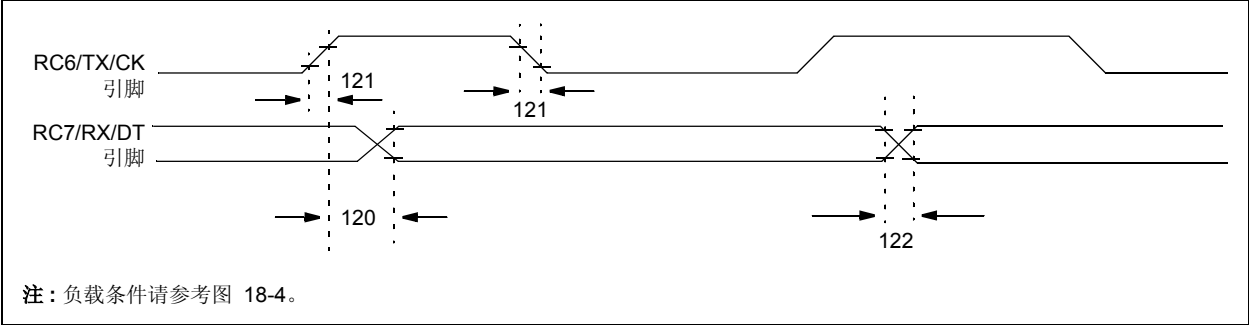


表 18-13: USART 同步发送要求

参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
120	TckH2dTV	SYNC XMIT（主控和从动）					
		时钟高电平到数据输出有效					
121	TckRF	时钟输出上升和下降时间（主模式）					
122	TdTRF	数据输出上升和下降时间					

† 除非另外声明，否则，“典型值”中的数据为 5V、25°C 的条件下测得的。这些参数仅供设计参考，未经测试。

图 18-19: USART 同步接收（主控 / 从动）时序图

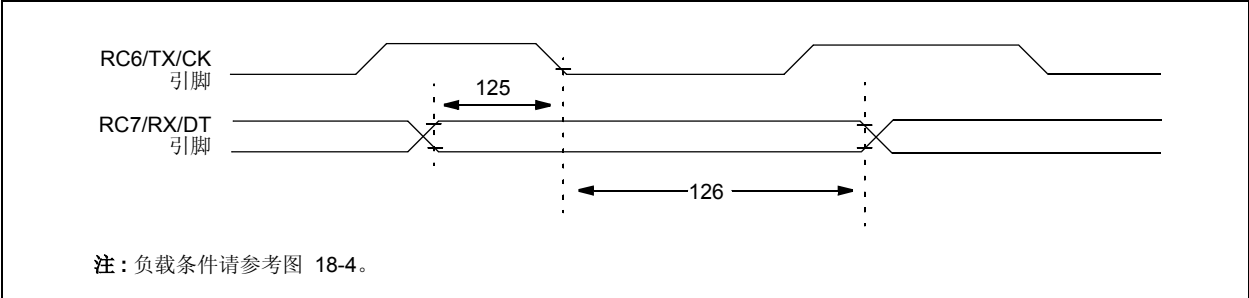


表 18-14: USART 同步接收要求

参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
125	TdTV2ckL	SYNC RCV（主控和从动）					
		在 CK↓前数据设置（DT 设置时间）					
126	TckL2DTL	在 CK↓后数据保持（DT 保持时间）					

† 除非另外声明，否则，“典型值”中的数据为 5V、25°C 的条件下测得的。这些参数仅供设计参考，未经测试。

PIC16F7X7

**表 18-15: A/D 转换特性: PIC16F7X7 (工业级, 扩展级)
PIC16LF7X7 (工业级)**

参数编号	符号	特性		最小值	典型值†	最大值	单位	条件
A01	NR	分辨率	PIC16F7X7	—	—	8 位	位	VREF = VDD = 5.12V, VSS ≤ VAIN ≤ VREF
			PIC16LF7X7	—	—	8 位	位	VREF = VDD = 2.2V
A02	EABS	总绝对错误		—	—	< ±1	LSb	VREF = VDD = 5.12V, VSS ≤ VAIN ≤ VREF
A03	EIL	积分线性错误		—	—	< ±1	LSb	VREF = VDD = 5.12V, VSS ≤ VAIN ≤ VREF
A04	EDL	微分线性错误		—	—	< ±1	LSb	VREF = VDD = 5.12V, VSS ≤ VAIN ≤ VREF
A05	EFS	满量程错误		—	—	< ±1	LSb	VREF = VDD = 5.12V, VSS ≤ VAIN ≤ VREF
A06	EOFF	偏移错误		—	—	< ±1	LSb	VREF = VDD = 5.12V, VSS ≤ VAIN ≤ VREF
A10	—	单调性（注 3）		—	保证	—	—	VSS ≤ VAIN ≤ VREF
A20	VREF	参考电压		2.5 2.2	— —	5.5 5.5	V V	-40°C 至 +125°C 0°C 至 +125°C
A25	VAIN	模拟输入电压		VSS – 0.3	—	VREF + 0.3	V	
A30	ZAIN	模拟电压源的 建议阻抗		—	—	10.0	kΩ	
A40	IAD	A/D 转换电流 （VDD）	PIC16F7X7	—	180	—	μA	当 A/D 开通时的 平均电流损耗（注 1）
			PIC16LF7X7	—	90	—	μA	
A50	IREF	VREF 输入电流（注 2）		N/A —	— —	±5 500	μA μA	在 VAIN 采集期间 在 A/D 转换周期期间

* 这些参数为特性参数, 未经测试。

† 除非另外声明, 否则, “典型值” 中的数据为 5V、25°C 的条件下测得的。这些参数仅供设计参考, 未经测试。

注 1: 当 A/D 关断时, 它除了消耗很少的漏电流外, 不消耗任何其他电流。掉电电流参数中包括任何这种源自 A/D 模块的漏电流。

2: VREF 电流均源自于 RA3 引脚或 VDD 引脚, 取决于选择了哪个引脚作为参考输入引脚。

3: A/D 转换结果的精度不会随着输入电压的增加而减小, 且不会丢失代码。

图 18-20: A/D 转换时序

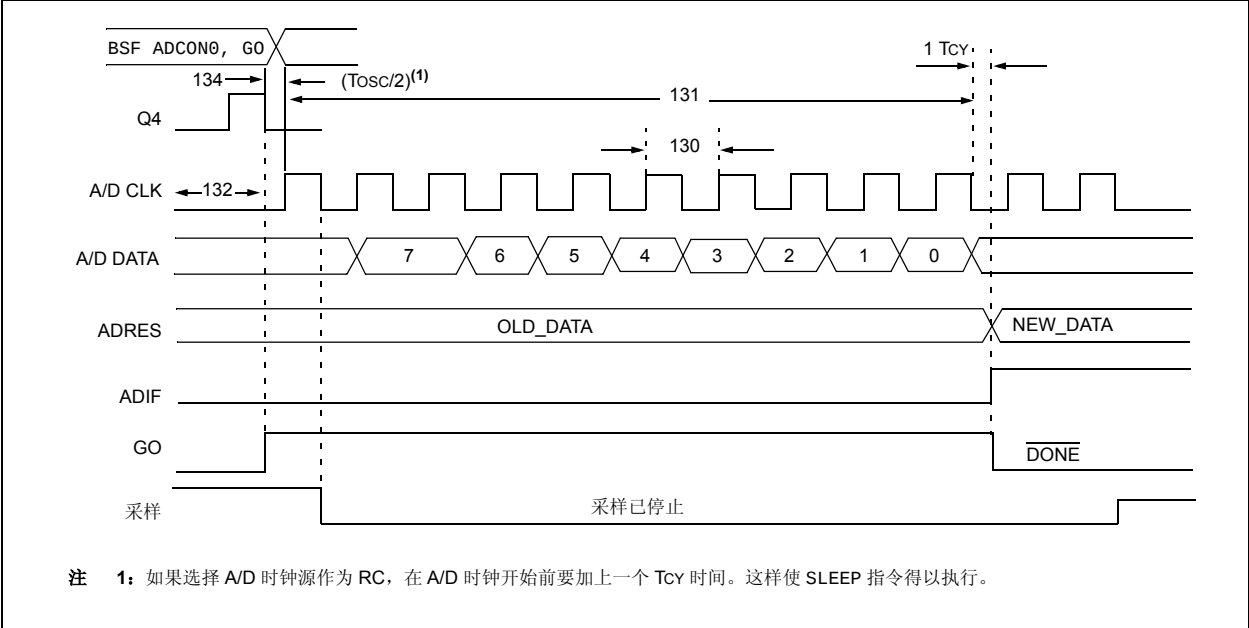


表 18-16: A/D 转换要求

参数编号	符号	特性		最小值	典型值†	最大值	单位	单位
130	TAD	A/D 时钟周期	PIC16F7X7	1.6	—	—	μs	基于 TOSC，VREF ≥ 3.0V
			PIC16LF7X7	2.0	—	—	μs	基于 TOSC，2.0V ≤ VREF ≤ 5.5V
			PIC16F7X7	2.0	4.0	6.0	μs	A/D RC 模式
			PIC16LF7X7	3.0	6.0	9.0	μs	A/D RC 模式
131	TCNV	转换时间（不包括采样 / 保持时间）（注 1）		9	—	9	TAD	
132	TACQ	数据采集时间		5*	—	—	μs	最小时间值是放大器的设置时间。如果“新的”输入电压相对于上一采样电压的改变不超过 1 LSb（即上次采样电压为 5.12V 时 20.0 mV）便可采用此时间（如 CHOLD 中所规定）。
134	TGO	Q4 到 A/D 时钟开始		—	Tosc/2	—	—	如果选择 AD 时钟源作为 RC，在 A/D 时钟开始前将加上一段 Tcy 时间，这样可使 SLEEP 指令得以执行。

* 这些参数为特性参数，未经测试。
† 除非另外声明，否则，“典型值”中的数据为 5V、25°C 条件下测得的。这些参数仅供设计参考，未经测试。

注 1: ADRES 寄存器可在下一个 Tcy 周期中读出。
2: 最小条件请参见第 12.1 节“A/D 采集时间要求”。

PIC16F7X7

注:

19.0 直流和交流特性图表

目前没有图表。

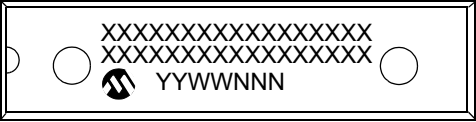
PIC16F7X7

注:

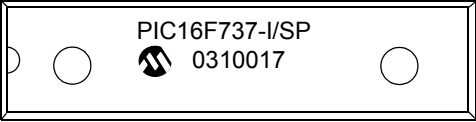
20.0 封装信息

20.1 封装标识信息

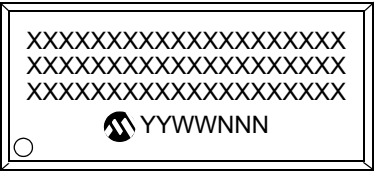
28 引脚 PDIP（窄体积 DIP）



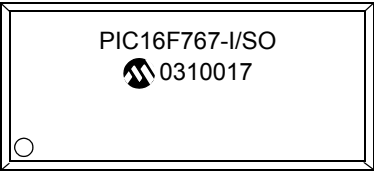
示例



28 引脚 SOIC



示例



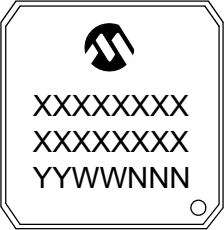
28 引脚 SSOP



示例



28 引脚 QFN



示例



图注: XX...X 用户指定信息*。
 Y 年份代码（年份的最后一个数字位）。
 YY 年份代码（年份的后两个数字位）。
 WW 星期代码（1月1日的星期代码为‘01’）。
 NNN 字母数字追踪代码。

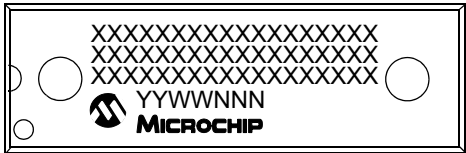
注: 若 Microchip 芯片部件编号无法在一行内完全标出，它将换行继续标出，因此限制了用户指定信息的可用字符数量。

* 标准 PICmicro 器件标识由 Microchip 元器件编号、年份代码、星期代码和追踪代码组成。若 PICmicro 器件标识超出上述内容，需支付一定的附加费用。请向当地的 Microchip 销售办事处了解确认。对于 QTP 器件，任何特殊标记的费用都已包含在 QTP 价格中。

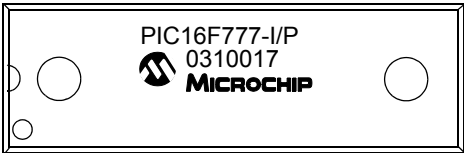
PIC16F7X7

封装标识信息（续）

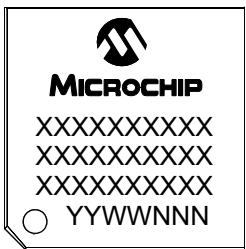
40 引脚 PDIP



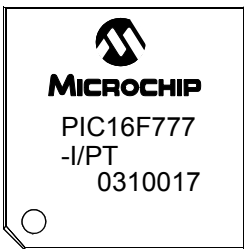
示例



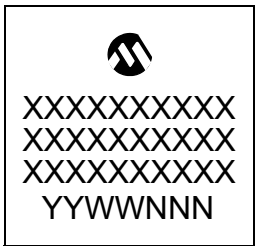
44 引脚 TQFP



示例



44 引脚 QFN



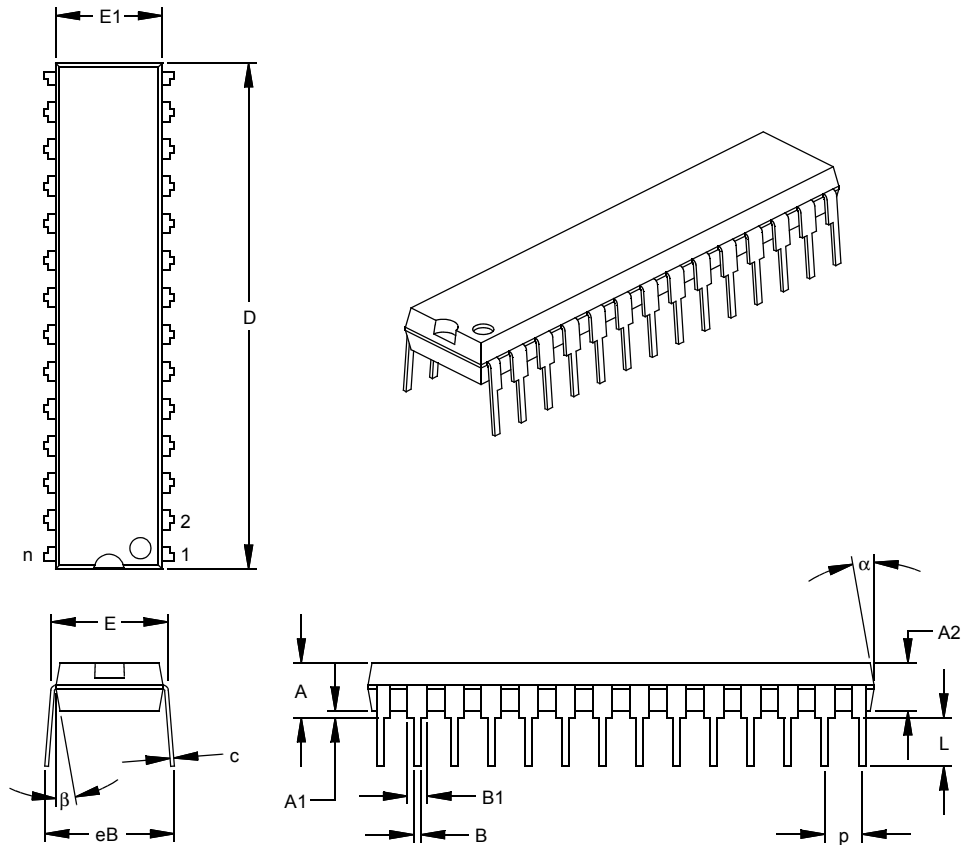
示例



20.2 封装详细信息

以下各节将介绍封装的技术细节。

28 引脚窄型塑封双列直插 (SP) – 300 mil (PDIP)



单位		英寸 *			毫米		
尺寸范围		最小值	正常值	最大值	最小值	正常值	最大值
引脚数	n		28			28	
引脚间距	p		.100			2.54	
顶端到底座平面距离	A	.140	.150	.160	3.56	3.81	4.06
模块封装厚度	A2	.125	.130	.135	3.18	3.30	3.43
基座到底座平面距离	A1	.015			0.38		
肩角与肩角之间的宽度	E	.300	.310	.325	7.62	7.87	8.26
模块封装宽度	E1	.275	.285	.295	6.99	7.24	7.49
总长度	D	1.345	1.365	1.385	34.16	34.67	35.18
端头到底座平面距离	L	.125	.130	.135	3.18	3.30	3.43
引脚厚度	c	.008	.012	.015	0.20	0.29	0.38
上部引脚宽度	B1	.040	.053	.065	1.02	1.33	1.65
下部引脚宽度	B	.016	.019	.022	0.41	0.48	0.56
总的行间距 §	eB	.320	.350	.430	8.13	8.89	10.92
模块顶端斜度角	α	5	10	15	5	10	15
模块底端斜度角	β	5	10	15	5	10	15

* 控制参数

§ 重要特征

注

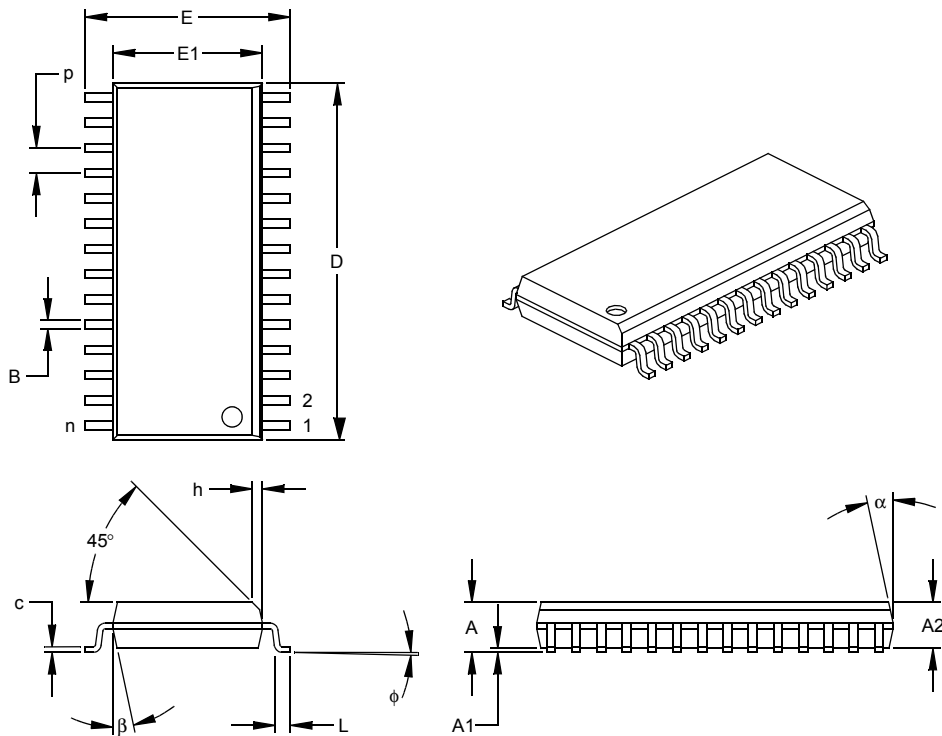
尺寸“D”和“E1”不包括模块毛边或突起的尺寸。毛边或突起的尺寸应不超过每侧 .010” (0.254mm)。

同等 JEDEC 号: MO-095

图纸号: C04-070

PIC16F7X7

28 引脚小型塑封（SO）– 宽，300 mil（SOIC）



单位		英寸*			毫米		
尺寸范围		最小值	正常值	最大值	最小值	正常值	最大值
引脚数	n		28			28	
引脚间距	p		.050			1.27	
总高度	A	.093	.099	.104	2.36	2.50	2.64
模块封装厚度	A2	.088	.091	.094	2.24	2.31	2.39
支座脚 §	A1	.004	.008	.012	0.10	0.20	0.30
总宽度	E	.394	.407	.420	10.01	10.34	10.67
模块封装宽度	E1	.288	.295	.299	7.32	7.49	7.59
总长度	D	.695	.704	.712	17.65	17.87	18.08
倒棱距离	h	.010	.020	.029	0.25	0.50	0.74
底脚长度	L	.016	.033	.050	0.41	0.84	1.27
底脚尖端角度	φ	0	4	8	0	4	8
引脚厚度	c	.009	.011	.013	0.23	0.28	0.33
引脚宽度	B	.014	.017	.020	0.36	0.42	0.51
模块顶端椎度	α	0	12	15	0	12	15
模块底端椎度	β	0	12	15	0	12	15

* 控制参数

§ 重要特征

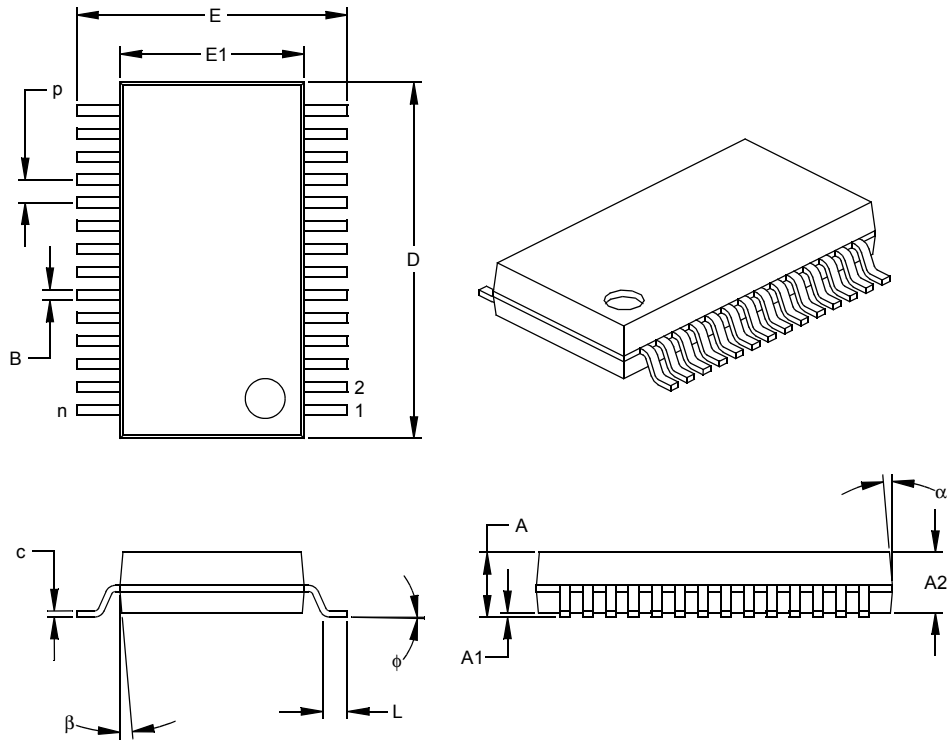
注:

尺寸“D”和“E1”不包括模块毛边或伸出的尺寸。毛边或伸出的尺寸应不超过每侧 .010”（0.254mm）。

同等 JEDEC 号: MS-013

图纸号: C04-052

28 引脚紧缩塑料小型封装（SS）– 209 mil, 5.30 mm（SSOP）



单位		英寸			毫米*		
尺寸范围		最小值	正常值	最大值	最小值	正常值	最大值
引脚数	n		28			28	
引脚间距	p		.026			0.65	
总高度	A	.068	.073	.078	1.73	1.85	1.98
模块封装厚度	A2	.064	.068	.072	1.63	1.73	1.83
支座脚 §	A1	.002	.006	.010	0.05	0.15	0.25
总宽度	E	.299	.309	.319	7.59	7.85	8.10
模块封装宽度	E1	.201	.207	.212	5.11	5.25	5.38
总长度	D	.396	.402	.407	10.06	10.20	10.34
底脚长度	L	.022	.030	.037	0.56	0.75	0.94
引脚厚度	c	.004	.007	.010	0.10	0.18	0.25
底脚尖端角度	φ	0	4	8	0.00	101.60	203.20
引脚宽度	B	.010	.013	.015	0.25	0.32	0.38
模块顶端椎度	α	0	5	10	0	5	10
模块底端椎度	β	0	5	10	0	5	10

* 控制参数

§ 重要特征

注

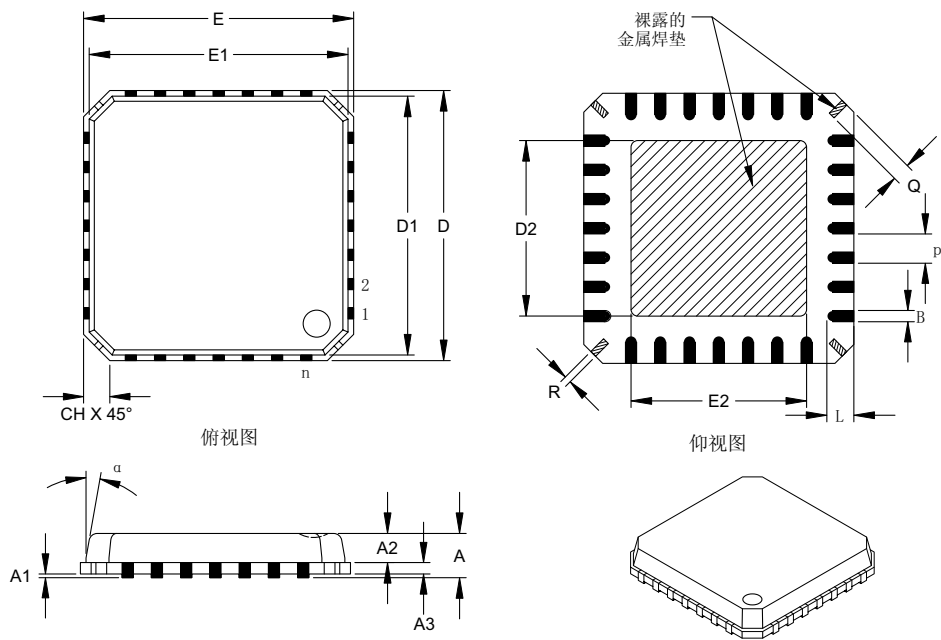
尺寸“D”和“E1”不包括模块毛边或伸出的尺寸。毛边或伸出的尺寸应不超过每侧 .010" (0.254mm)。

同等 JEDEC 号: MS-150

图纸号: C04-073

PIC16F7X7

28 引脚无引线方形扁平封装（ML）6x6 mm 主体（QFN）



单位		英寸			毫米*		
尺寸范围		最小值	正常值	最大值	最小值	正常值	最大值
引脚数	n		28			28	
引脚间距	p		.026 BSC			0.65 BSC	
总高度	A		.033	.039		0.85	1.00
塑模封装厚度	A2		.026	.031		0.65	0.80
悬空间隙	A1	.000	.0004	.002	0.00	0.01	0.05
底座厚度	A3		.008 REF			0.20 REF	
总宽度	E		.236 BSC			6.00 BSC	
塑模封装宽度	E1		.226 BSC			5.75 BSC	
裸露的焊热宽度	E2	.140	.146	.152	3.55	3.70	3.85
总长度	D		.236 BSC			6.00 BSC	
塑模封装长度	D1		.226 BSC			5.75 BSC	
裸露的焊热长度	D2	.140	.146	.152	3.55	3.70	3.85
引脚宽度	B	.009	.011	.014	0.23	0.28	0.35
引脚长	L	.020	.024	.030	0.50	0.60	0.75
连接柱宽度	R	.005	.007	.010	0.13	0.17	0.23
连接柱长度	Q	.012	.016	.026	0.30	0.40	0.65
倒角	CH	.009	.017	.024	0.24	0.42	0.60
塑模顶端椎度	α			12°			12°

*控制参数

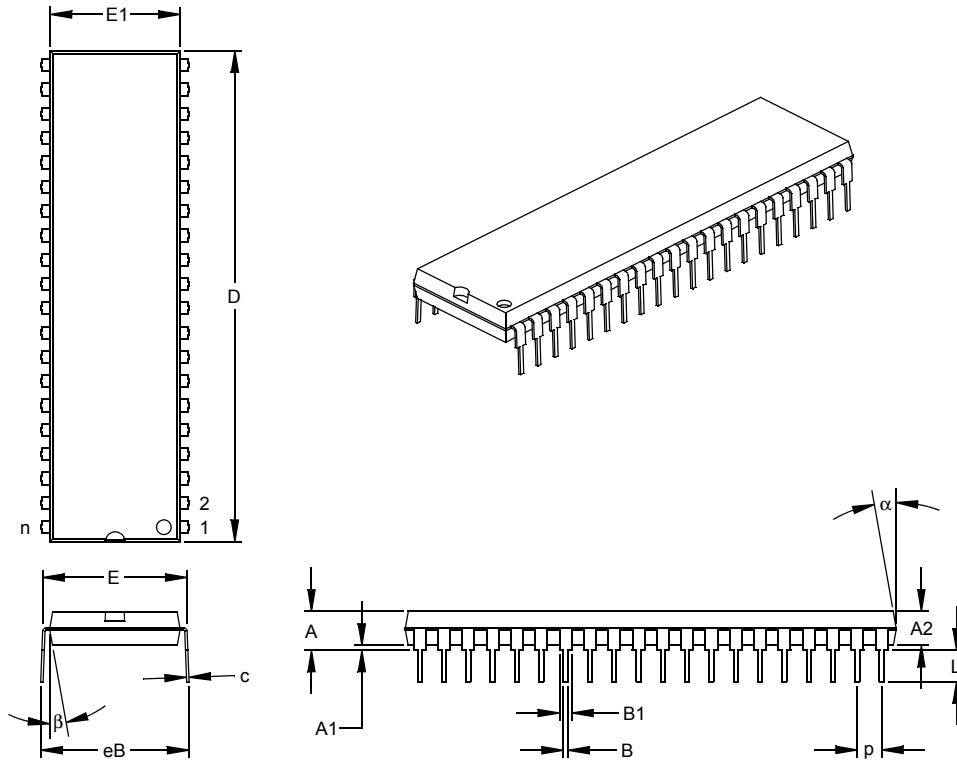
注:

D和E1的尺寸不包含塑模的毛边或突起。塑模的毛边或突起不应超过每侧0.10" (0.254毫米)。

同等JEDEC号: mMO-220

图号: C04-114

40 引脚塑封双列直插 (P) – 600 mil (PDIP)



单位		英寸 *			毫米		
尺寸范围		最小值	正常值	最大值	最小值	正常值	最大值
引脚数	n		40			40	
引脚间距	p		.100			2.54	
顶端到底座平面距离	A	.160	.175	.190	4.06	4.45	4.83
模块封装厚度	A2	.140	.150	.160	3.56	3.81	4.06
基座到底座平面距离	A1	.015			0.38		
肩角与肩角之间的宽度	E	.595	.600	.625	15.11	15.24	15.88
模块封装宽度	E1	.530	.545	.560	13.46	13.84	14.22
总长度	D	2.045	2.058	2.065	51.94	52.26	52.45
端头到底座平面距离	L	.120	.130	.135	3.05	3.30	3.43
引脚厚度	c	.008	.012	.015	0.20	0.29	0.38
上部引脚宽度	B1	.030	.050	.070	0.76	1.27	1.78
下部引脚宽度	B	.014	.018	.022	0.36	0.46	0.56
总的行间距 §	eB	.620	.650	.680	15.75	16.51	17.27
模块顶端锥度	α	5	10	15	5	10	15
模块底端锥度	β	5	10	15	5	10	15

* 控制参数

§ 重要特征

注

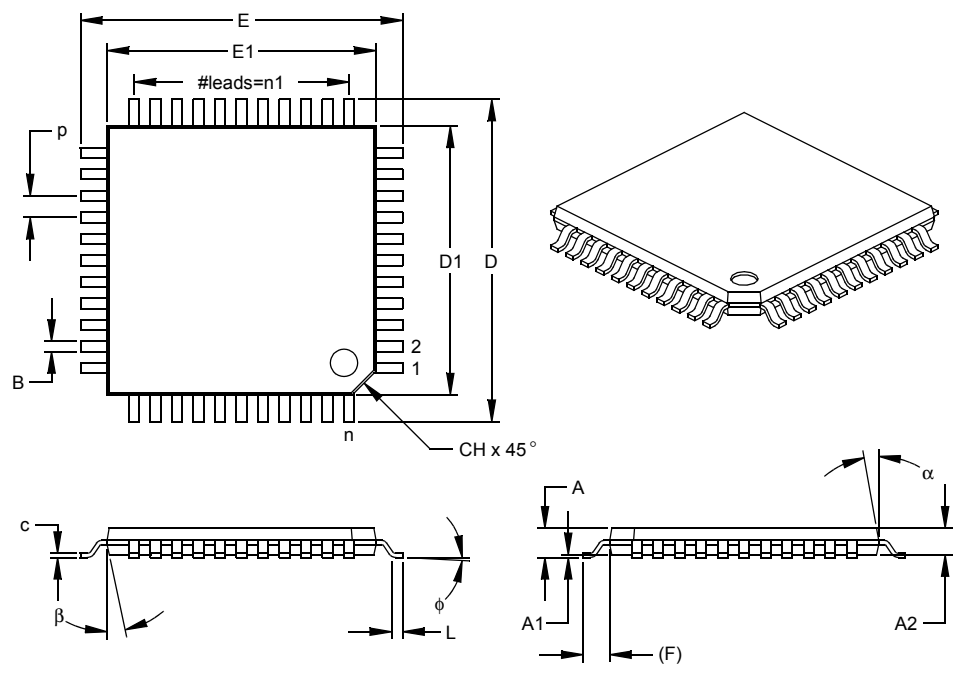
尺寸“D”和“E1”不包括模块毛边或突起的尺寸。毛边或突起的尺寸应不超过每侧 .010" (0.254mm)。

同等 JEDEC 号: MO-011

图纸号: C04-016

PIC16F7X7

44 引脚塑封四方薄型扁平（PT）10x10x1 mm 主体，1.0/0.10 mm 线型（TQFP）



单位		英寸			毫米*		
尺寸范围		最小值	正常值	最大值	最小值	正常值	最大值
引脚数	n		44			44	
引脚间距	p		.031			0.80	
每边引脚数	n1		11			11	
总高度	A	.039	.043	.047	1.00	1.10	1.20
模块封装厚度	A2	.037	.039	.041	0.95	1.00	1.05
支座角 §	A1	.002	.004	.006	0.05	0.10	0.15
底脚长度	L	.018	.024	.030	0.45	0.60	0.75
封装（参考）	(F)		.039		1.00		
底脚角度	φ	0	3.5	7	0	3.5	7
总宽度	E	.463	.472	.482	11.75	12.00	12.25
总长度	D	.463	.472	.482	11.75	12.00	12.25
模块封装宽度	E1	.390	.394	.398	9.90	10.00	10.10
模块封装长度	D1	.390	.394	.398	9.90	10.00	10.10
引脚厚度	c	.004	.006	.008	0.09	0.15	0.20
引脚宽度	B	.012	.015	.017	0.30	0.38	0.44
引脚 1 斜边转角	CH	.025	.035	.045	0.64	0.89	1.14
模块顶端椎度	α	5	10	15	5	10	15
模块底端椎度	β	5	10	15	5	10	15

* 控制参数

§ 重要特征

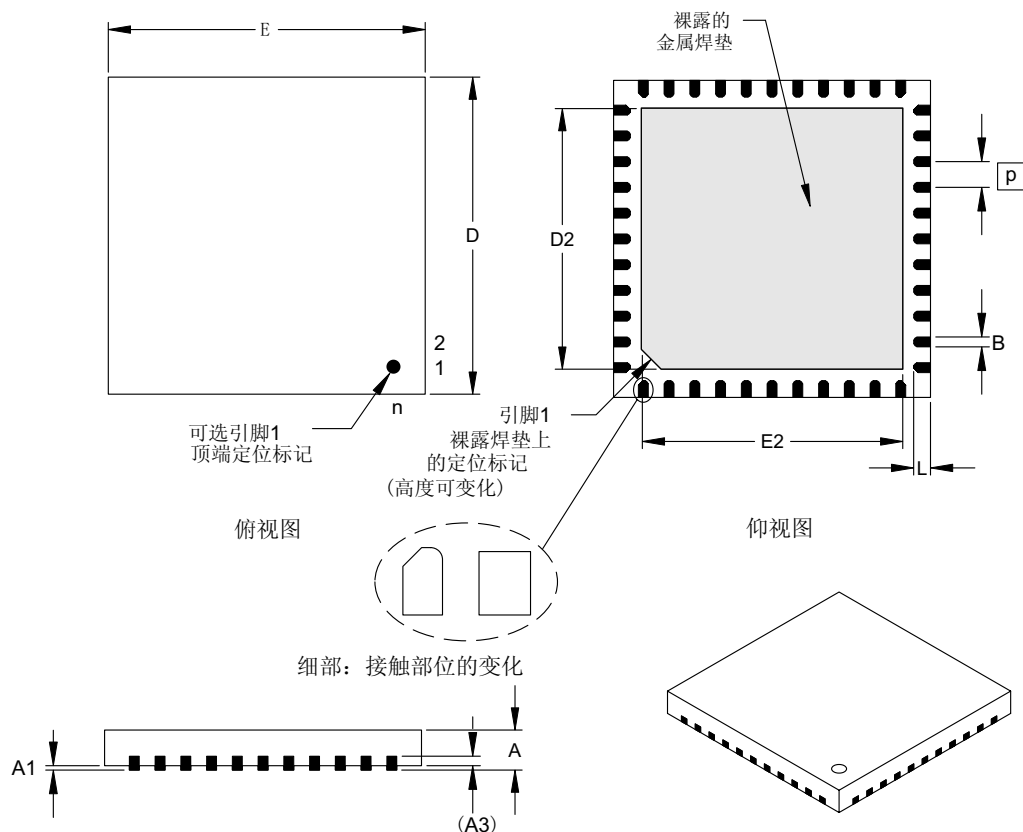
注

尺寸“D”和“E1”不包括模块毛边或突起的尺寸。毛边或突起的尺寸应不超过每侧 .010"（0.254mm）。

同等 JEDEC 号：MS-026

图纸号：C04-076

44 引脚无引线方形扁平封装（ML）8x8 mm 主体（QFN）



单位		英寸			毫米*		
尺寸限制		最小值	正常值	最大值	最小值	正常值	最大值
触点数量	n	44			44		
间距	P	.026 BSC ¹			0.65 BSC ¹		
总高度	A	.031	.035	.039	0.80	0.90	1.00
悬空间隙	A1	.000	.001	.002	0	0.02	0.05
基座厚度	(A3)	.010 REF ²			0.25 REF ²		
总宽度	E	.309	.315	.321	7.85	8.00	8.15
裸露的焊垫宽度	E2	.246	.268	.274	6.25	6.80	6.95
总长度	D	.309	.315	.321	7.85	8.00	8.15
裸露的焊垫长度	D2	.246	.268	.274	6.25	6.80	6.95
触点宽度	B	.008	.013	.013	0.20	0.33	0.35
	L	.014	.016	.019	0.35	0.40	0.48

*控制参数

注:

1. BSC: 基本尺寸。理论上显示的是没有公差精确值。

参见ASME Y14.5M

2. REF: 参考尺寸, 通常无公差, 仅供参考。

参见ASME Y14.5M

3. 接触部位高度可能有所变化。

4. 同等JEDEC号: M0-220

图号: C04-103

PIC16F7X7

注:

附录 A：版本历史

版本 A（2003 年 6 月）

这是一本新的数据手册。然而，本手册中的器件与 PIC16C7X 数据手册（DS30390）中的 PIC16C7X 器件或 PIC16F87X 数据手册（DS30292）中的 PIC16F87X 器件相类似。

版本 B（2003 年 11 月）

该版本包含了对第18.0章“电气特性”电气规范的更新以及对数据手册文本的多处小更正。

附录 B：器件区别

该数据手册中的器件之间的区别如表 B-1 所示。

表 B-1：器件区别

区别	PIC16F737	PIC16F747	PIC16F767	PIC16F777
闪存程序存储器（14 位字）	4K	4K	8K	8K
数据存储器（字节）	368	368	368	368
I/O 端口	3	5	3	5
A/D	11 通道， 10 位	14 通道， 10 位	11 通道， 10 位	14 通道， 10 位
并行从动端口	无	有	无	有
中断源	16	17	16	17
封装	28 引脚 PDIP 28 引脚 SOIC 28 引脚 SSOP 28 引脚 QFN	40 引脚 PDIP 44 引脚 QFN 44 引脚 TQFP	28 引脚 PDIP 28 引脚 SOIC 28 引脚 SSOP 28 引脚 QFN	40 引脚 PDIP 44 引脚 QFN 44 引脚 TQFP

PIC16F7X7

附录 C：器件转换的注意事项

有关从早期版本的器件更换到本数据手册中的器件的注意事项如表 C-1 所示。

表 C-1：版本更改注意事项

特征	PIC16C7X	PIC16F87X	PIC16F7X7
引脚	28/40	28/40	28/40
定时器	3	3	3
中断	11 或 12 个	13 或 14 个	16 或 17 个
通信	PSP、USART、SSP (SPI、I ² C 从动)	PSP、USART、SSP (SPI、I ² C 主控 / 从动)	PSP、AUSART、MSSP (SPI、I ² C 从动)
频率	20 MHz	20 MHz	20 MHz
A/D	8 位	10 位	10 位
CCP	2	2	3
程序存储器	4K、8K EPROM	4K、8K 闪存 (1,000 次擦写周期)	4K、8K 闪存 (100 次擦写周期)
RAM	192,368 字节	192,368 字节	368 字节
EEPROM 数据	无	128,256 字节	无
其他	—	在线调试器 低电压编程	—

索引

A

A/D

A/D 转换器中断, 配置	155
ADRESH 寄存器	154
CCP 触发器的使用	160
采集时间要求	156
电源管理模式下的操作	158
复位的影响	160
计算采集时间	156
模拟端口引脚	68
模数转换器	151
内部采样开关 (Rss) 阻抗	156
配置模块	155
配置模拟端口引脚	158
时间延时	156
相关寄存器	160
休眠状态下的操作	160
延时	156
源阻抗	156
转换	159
转换时钟	157
转换特性	234
转换要求	235
转换状态 (GO/DONE 位)	154
自动采集时间	157
ACKSTAT	123
ADCON0 寄存器	
GO/DONE 位	154
ADRESL 寄存器	154
B	
BF	123
BOR。见欠压复位。	
BRGH 位	135
BRG。见波特率发生器。	
版本历史	249
比较器参考电压	167
相关寄存器	168
比较器参数	219
比较器模块	161
参考电压	163
操作	163
复位的影响	165
模拟输入连接注意事项	165
配置	162
输出	163
相关寄存器	165
响应时间	163
休眠期间的操作	165
中断	164
编程, 器件指令	193
并行从动口	
相关寄存器	71
并行从动口 (PSP)	67, 70
RE0/RD/AN5 引脚	68
RE1/WR/AN6 引脚	68
RE2/CS/AN7 引脚	68
选择 (PSPMODE 位)	67, 68
波特率发生器	119

捕捉 / 比较 / PWM (CCP)	87
比较模式	89
软件中断模式	90
Timer1 模式的选择	90
特殊事件触发信号输出	90
捕捉模式	89
预分频器	89
CCP 引脚配置	89, 90
定时器资源	87
两个 CCP 模块的相互作用	87
PWM 操作设置	92
PWM 工作周期	91
PWM 模式	91
PWM 频率和分辨率关系的举例	92
PWM 周期	91
特殊事件触发	90
与捕捉比较和 Timer1 相关的寄存器	90
与 PWM 和 Timer2 相关的寄存器	92

C

C 编译器

MPLAB C17	202
MPLAB C18	202
MPLAB C30	202
CCP1 模块	87
CCP2 模块	87
CCP3 模块	87
CCPR1H 寄存器	87
CCPR1L 寄存器	87
CCPxM<3:0> 位	88
CCPxX 和 CCPxY 位	88
CPU 的特殊功能	169
参考电压规范	219
操作码字段说明	193
程序存储器	
存储器和堆栈映射	15
代码保护期间的操作	32
读取	31
读取, PMADRH 寄存器	31
读取, PMADR 寄存器	31
读取, PMCON1 寄存器	31
读取, PMDATA 寄存器	31
读取, PMDATH 寄存器	31
读取闪存	32
分页	29
复位矢量	15
PMADRH 寄存器	31
PMADR 寄存器	31
闪存	
相关寄存器	32
中断矢量	15
组织结构	15
程序计数器	
复位条件	179
程序验证	192
串行时钟, SCK	93
串行数据输出, SDO	93
串行数据输入, SDI	93
串行通讯接口。见 USART。	
串行外设接口。见 SPI。	

PIC16F7X7

从动选择, $\overline{SS}$	93
从休眠状态唤醒	169, 190
MCLR 复位	180
WDT 复位	180
中断	179, 180
从选择同步	99
存储器分区, 数据存储器 15	
存储器组织结构	15
程序存储器	15
程序存储器和堆栈映射	15
数据存储器	15
D	
代码保护	169, 192
代码示例	
初始化 PORTA	49
从第 0 页调用第 1 页的子程序	29
读取闪存	32
对运行中的 16 位定时器的写操作	80
间接寻址	30
将预分频器从 WDT 分配到 Timer0	76
将状态寄存器和 W 寄存器的值存入 RAM	185
使用 Timer1 中断服务实现实时时钟	82
在捕捉预分频器间切换	89
装载 SSPBUF (SSPSR) 寄存器	96
低电压检测	174
操作	177
参考电压设置点	178
电流消耗	178
复位的影响	178
特性	220
休眠期间的操作	178
低电压检测 (LVD)	169
电气特性	207
电源管理模式	41
RC_RUN	41
SEC_RUN	42
SEC_RUN/RC_RUN 切换到主时钟源 43	
定时参数符号体系	221
读 - 修改 - 写操作	193
堆栈	29
未溢出	29
溢出	29
多主模式	127
F	
FSR 寄存器	30
分页, 程序存储器	29
复位	169, 172
程序计数器的复位条件	179
MCLR 复位。见 MCLR。	
PCON 寄存器的复位条件	179
欠压复位 (BOR)。见欠压复位 (BOR)。	
上电延时复位 (POR)。见上电延时复位 (POR)。	
所有寄存器的复位条件	180, 181
WDT 复位。见看门狗定时器 (WDT)。	
状态寄存器的复位条件	179
负载条件	221
G	
固件指令	193
故障保护监视器	189
故障保护时钟监视器	169

H

后分频器, WDT	
速度选择 (PS2:PS0 位)	22
汇编器	
MPASM 汇编器	201
I	
I/O 端口	49
I ² C 模式	102
ACK 脉冲	107
ACK 脉冲	106
波特率发生器	119
串行时钟 (RC3/SCK/SCL)	107
从模式	106
发送	107
接收	107
寻址	106
读 / 写位信息 (R/W 位)	106, 107
多主模式	127
多主通信, 总线冲突和仲裁	127
复位的影响	127
寄存器	102
时钟仲裁	120
停止条件时序	126
休眠操作	127
应答序列时序	126
支持广播呼叫地址	116
主模式	117
操作	118
重复起始控制时序	122
主模式发送	123
主模式接收	123
主模式起始条件	121
总线冲突	
起始条件	128
停止条件	131
重复起始条件	130
ID 存储单元	169, 192
INDF 寄存器	30
INTCON 寄存器	
GIE 位	23
INT0IE 位	23
INT0IF 位	23
PEIE 位	23
RBIF 位	56
RBIF 位	23
TMR0IE 位	23
INTRC 模式	
调整	36
INT 中断 (RB0/INT)。见中断源。	
J	
寄存器	
ADCON0 (A/D 控制 0)	152
ADCON1 (A/D 控制 1)	153
CCPxCON (CCPx 的控制)	88
CMCON (比较器控制)	161
CVRCON (参考电压控制)	167
初始化条件 (表)	180 - 181
INTCON (中断控制)	23
LVDCON (LVD 控制)	176
OPTION_REG	22, 75

PIC16F7X7

OSCCON (振荡器控制)	38
OSCTUNE (振荡器的调整)	36
PCON (电源控制)	28
PIE1 (外设中断使能 1)	24
PIE2 (外设中断使能 2)	26
PIR1 (外设中断请求 1)	25
PIR2 (外设中断请求 2)	27
PMCON1 (程序存储器控制 1)	31
RCSTA (接收状态和控制)	134
SSPCON (MSSP Control) 寄存器 1 (I ² C 模式)	104
SSPCON (MSSP 控制) 寄存器 1 (SPI 模式)	95
SSPCON2 (MSSP Control) 寄存器 2 (I ² C 模式)	105
SSPSTAT (MSSP 状态), I ² C 模式	103
SSPSTAT (MSSP 状态), SPI 模式	94
T1CON (Timer1 的控制)	78
T2CON (Timer2 的控制)	86
TRISE	69
TXSTA (发送状态和控制)	133
特殊功能, 汇总	18 - 20
WDTCON (WDT 控制)	187
状态	21
计算 GOTO	29
间接寻址	30
FSR 寄存器	15
晶振和陶瓷谐振器	33
绝对极限参数	207
K	
看门狗定时器 (WDT)	169, 186
WDT 复位, 休眠	172
WDT 复位, 休眠	179, 180
WDT 复位, 正常操作	172, 179, 180
相关寄存器	187
勘误表 4	
可寻址通用同步异步收发器。见 USART	
框图	
A/D	155
比较模式的操作	89
比较器的参考电压	168
比较器 I/O 的操作模式	162
比较器输出	164
波特率发生器	119
捕捉模式的操作	89
带外部输入的低电压检测 (LVD)	175
低电压检测 (LVD)	175
故障保护时钟监视	189
建议 MCLR 电路	173
看门狗定时器 (WDT)	186
MSSP (I ² C 模式)	102
MSSP (I ² C 主模式)	117
MSSP (SPI 模式)	93
模拟输入模型	156, 165
OSC1/CLKI/RA7 引脚	54
OSC2/CLKO/RA6 引脚	53
PIC16F737 和 PIC16F767	6
PIC16F747 和 PIC16F777	7
PORTC (外设输出覆盖) RC<2:0>, RC<7:5> 引脚	65
PORTC (外设输出覆盖) RC<4:3> 引脚	65
PORTD (I/O 端口模式)	67
PORTD 和 PORTE (并行从动口)	70
PORTE (I/O 端口模式)	68
PWM 模式	91
片上复位电路	172

RA0/AN0:RA1/AN1 引脚	50
RA2/AN2/VREF-/CVREF 引脚	51
RA3/AN3/VREF+ 引脚	50
RA4/T0CKI/C1OUT 引脚	51
RA5/AN4/LVDIN/SS/C2OUT 引脚	52
RB0/INT/AN12 引脚	57
RB1/AN10 引脚	57
RB2/AN8 引脚	58
RB3/CCP2/AN9 引脚	59
RB4/AN11 引脚	60
RB5/AN13/CCP3 引脚	61
RB6/PGC 引脚	62
RB7/PGD 引脚	63
Timer0/WDT 预分频器	73
Timer2	85
Timer1	79
USART 发送	138
USART 接收	140, 142
系统时钟	39
在线串行编程的连接	192
中断逻辑	184

L

LVD。见低电压检测。	174
-------------------	-----

M

MCLR/VPP/RE3 引脚	8
MCLRpp/RE3 引脚	11
MPLAB ASM30 汇编器, 链接器和库	202
MPLAB ICD 2 在线调试器	203
MPLAB ICE 2000 高性能通用在线仿真器	203
MPLAB ICE 4000 高性能通用在线仿真器	203
MPLAB 集成开发环境软件	201
MSSP	93
I ² C 模式。见 I ² C	
SPI 模式	93
SPI 模式。见 SPI	

MSSP 模块

操作	106
控制寄存器 (通用)	93
SPI 主模式	98
SSPBUF	98
SSPSR	98
时钟扩展	112
10 位从发送模式	112
10 位从接收模式 (SEN = 1)	112
7 位从发送模式	112
7 位从接收模式 (SEN = 1)	112
时钟同步及 CKP 位	113

MSSP 模式

概述	93
SPI 从模式	99

N

内部参考信号	163
内部集成电路。见 I ² C。	
内部振荡器模块	35
INTRC 模式	36

O

OPTION_REG 寄存器

INTEDG 位	22
PS2:PS0 位	22
PSA 位	22
RBPU 位	22

PIC16F7X7

T0CS 位	22
T0SE 位	22
OSC1/CLKI/RA7 引脚	8, 11
OSC2/CLKO/RA6 引脚	8, 11
P	
PCLATH 寄存器	29
PCL 寄存器	29
PCON 寄存器	178
POR 位	28
Pickit 1 闪存入门工具包	205
PICSTART Plus 开发编程器	203
PMADR 寄存器	31
POP	29
PORTA	8, 11
PORTA 寄存器	49
TRISA 寄存器	49
相关寄存器	55
PORTA 寄存器	49
PORTB	9, 12
PORTB 寄存器	56
RB0/INT 边沿选择 (INTEDG 位)	22
RB0/INT 引脚, 外部	185
RB7:RB4 电平变化中断标志 (RBIF 位)	23, 56, 185
RB7:RB4 电平变化中断使能 (RBIE 位)	185
RB7:RB4 电平变化中断	185
上拉使能 (RBPUE 位)	22
TRISB 寄存器	56
相关寄存器	64
PORTB 寄存器	56
PORTC	10, 13
PORTC 寄存器	65
RC3/SCK/SCL 引脚	107
RC6/TX/CK 引脚	134
RC7/RX/DT 引脚	134, 135
TRISC 寄存器	65, 133
相关寄存器	66
PORTC 寄存器	65
PORTD	14
并行从动口 (PSP) 功能	67
PORTD 寄存器	67
TRISD 寄存器	67
相关寄存器	67
PORTD 寄存器	67
PORTE	14
模式端口引脚	68
PORTE 寄存器	68
PSP 模式选择 (PSPMODE 位)	67, 68
RE0/RD/AN5 引脚	68
RE1/WR/AN6 引脚	68
RE2/CS/AN7 引脚	68
输入缓冲器满状态 (IBF 位)	69
输入缓冲器溢出 (IBOV 位)	69
TRISE 寄存器	68
相关寄存器	68
PORTE 寄存器	68
POR。见上电延时复位。	
PR2 寄存器	85
PRO MATE II 通用器件编程器	203
PUSH	29
配置位	169
评估和编程工具	205

Q

器的写操作	80
器件差异	249
器件概述	5
特性	5
器件转换的注意事项	250
起始条件下的总线冲突	128
欠压复位	172
欠压复位 (BOR)	169, 173, 179, 180
R	
RA0/AN0 引脚	8, 11
RA1/AN1 引脚	8, 11
RA2/AN2/VREF-/CVREF 引脚	8, 11
RA3/AN3/VREF+ 引脚	8, 11
RA4/T0CKI/C1OUT 引脚	8, 11
RA5/AN4/LVDIN/SS/C2OUT 引脚	8, 11
RAM。见数据存储器。	
RB0/INT/AN12 引脚	9, 12
RB1/AN10 引脚	9, 12
RB2/AN8 引脚	9, 12
RB3/CCP2/AN9 引脚	9, 12
RB4/AN11 引脚	9, 12
RB5/AN13/CCP3 引脚	9, 12
RB6/PGC 引脚	9, 12
RB7/PGD 引脚	12
RB7/PGD 引脚	9
RC0/T1OSO/T1CKI 引脚	13
RC0/T1OSO/T1CKI 引脚	10
RC1/T1OSI/CCP2 引脚	10, 13
RC2/CCP1 引脚	10, 13
RC3/SCK/SCL 引脚	10, 13
RC4/SDI/SDA 引脚	10, 13
RC5/SDO 引脚	10, 13
RC6/TX/CK 引脚	10, 13
RC7/RX/DT 引脚	10, 13
RCIO 振荡器	35
RCSTA 寄存器	
ADDEN 位	134
CREN 位	134
FERR 位	134
OERR 位	134
RX9D 位	134
RX9 位	134
SPEN 位	133, 134
SREN 位	134
RD0/PSP0 引脚	14
RD1/PSP1 引脚	14
RD2/PSP2 引脚	14
RD3/PSP3 引脚	14
RD4/PSP4 引脚	14
RD5/PSP5 引脚	14
RD6/PSP6 引脚	14
RD7/PSP7 引脚	14
RE0/RD/AN5 引脚	14
RE1/WR/AN6 引脚	14
RE2/CS/AN7 引脚	14
软件模拟器 (MPLAB SIM)	202
软件模拟器 (MPLAB SIM30)	202

PIC16F7X7

S

SCI。见 USART。

SKC 93

SDI 93

SDO 93

SPI 模式 93, 99

 串行时钟 93

 串行数据输出 93

 串行数据输入 93

 从动选择 93

 从选择同步 99

 典型连接 97

 复位的影响 101

 兼容的总线模式 101

 SPI 时钟 98

 使能 SPI I/O 97

 相关寄存器 101

 休眠模式 101

 主 / 从连接 97

 主模式 98

SS 93

SSP

 SPI 主 / 从连接 97

SSPIF 位 25

SSPOV 123

SSPSTAT 寄存器

 R/W 位 106, 107

上电, 唤醒和时钟切换时的振荡器延时 40

上电复位 (POR)

 延时 (TO 位) 172

上电延时定时器 (PWRT) 169, 173

上电延时复位 (POR) 169, 172, 173, 179, 180

 超时 (TO 位) 21

 电源控制 (PCON) 寄存器 178

 掉电 (PD 位) 172

 POR 状态 (POR 位) 28

省电模式。见休眠。

时序图

 A/D 转换 235

 并行从动口 227

 捕捉 / 比较 / PWM (CCP1 和 CCP2) 226

 CLKO 和 I/O 223

 从模式下广播呼叫地址序列 (7 位或 10 位地址模式) 116

 从同步 99

 带地址检测的异步接收 143

 带时钟仲裁的波特率发生器 120

 低电压检测 177

 地址字节在前的异步接收 143

 读取并行从动口 71

 发送和应答的总线冲突 127

 复位 224

 复位后从 LP 时钟切换至主系统时钟 (EC, RC, INTRC) ...

 46

 复位后从 LP 时钟切换至主系统时钟 (HS, XT, LP) 45

 故障保护时钟监视器 189

 缓慢上升图 (MCLR 通过 RC 网络与 DD 相连) 183

 I²C 从模式 (发送, 10 位地址) 111

 I²C 从模式 (发送, 7 位地址) 109

 I²C 从模式且 SEN = 0 (接收, 10 位地址) 110

 I²C 从模式且 SEN = 0 (接收, 7 位地址) 108

 I²C 从模式且 SEN = 1 (接收, 10 位地址) 115

 I²C 从模式且 SEN = 1 (接收, 7 位地址) 114

I²C 主模式 (发送, 7 位或 10 位地址) 124

I²C 主模式 (接收, 7 位地址) 125

I²C 总线起始 / 停止位 230

I²C 总线数据 231

看门狗定时器 224

PWM 输出 91

起动定时器 224

起始条件下的总线冲突 (仅限 SDA) 128

起始条件下的总线冲突 (SCL = 0) 129

起始条件下由 SDA 仲裁导致的 BRG 复位 129

欠压复位 224

切换到 SEC_RUN 模式 42

SEC_RUN/RC_RUN 与主时钟之间的转换 44

SPI 从模式 (CKE = 0) 229

SPI 从模式 (CKE = 1) 229

SPI 模式 (主模式) 98

SPI 模式 (从模式且 CKE = 0) 100

SPI 模式 (从模式且 CKE = 1) 100

SPI 主模式 (CKE = 0, SMP = 0) 228

SPI 主模式 (CKE = 1, SMP = 1) 228

上电延时定时器 224

上电延时顺序 (MCLR 通过 RC 网络) 与 VDD<DEFAULT

 PARA FONT> 相连

 情形 1 182

 情形 2 182

上电延时顺序 (MCLR 通过上拉电阻与 VDD 相连) 182

时钟同步 113

首个起始位 121

双时钟启动 188

Timer0 225

Timer1 225

Timer1 的递增沿 79

停止条件接收或发送模式 126

停止条件下的总线冲突 (情形 1) 131

停止条件下的总线冲突 (情形 2) 131

同步发送 145

同步发送 (通过 TXEN) 145

同步接收 (主模式, SREN) 147

通过中断从休眠状态唤醒 191

USART 同步发送 (主动 / 从动) 233

USART 同步接收 (主动 / 从动) 233

外部时钟 222

XT, HS, LP, EC, EXTRC 至 RC_RUN 模式 41

写入并行从动口 71

异步接收 140

异步主控发送 139

异步主控发送 (背靠背方式) 139

应答序列 126

重复起始条件 122

重复起始条件下的总线冲突 (情形 1) 130

重复起始条件下的总线冲突 (情形 2) 130

时序要求

 并行从动口 227

 捕捉 / 比较 / PWM (CCP1 和 CCP2) 226

 CLKO 和 I/O 223

 复位, 看门狗定时器, 振荡器起振定时器, 上电延时定时

 器和欠压复位 224

 I²C 总起始 / 停止位 231

 I²C 总线数据 232

 SPI 模式 230

 Timer0 和 Timer1 的外部时钟 225

 USART 同步发送 233

 USART 同步接收 233

 外部时钟 222

PIC16F7X7

时钟切换	37	TRISE 寄存器	68
模式 (表)	47	IBF 位	69
转变及看门狗定时器	38	IBOV 位	69
时钟源	37	PSPMODE 位	67, 68
利用 OSCCON 寄存器进行选择	37	TXSTA 寄存器	
数据存储	15	BRGH 位	133
存储区选择 (RP1:RP0 位)	15	CSRC 位	133
PIC16F737 和 PIC16F767 的映射	16	TRMT 位	133
PIC16F747 和 PIC16F777 的映射	16	TX9D 位	133
特殊功能寄存器	18	TX9 位	133
通用寄存器	15	TXEN 位	133
双时钟启动	169	特殊功能寄存器	18, 18 - 20
双时钟启动模式	188	停止条件下的总线冲突	131
T		同步串行口中断标志位 (SSPIF)	25
T1CKPS0 位	78	同步从动发送	
T1CKPS1 位	78	相关寄存器	148
T1OSCEN 位	78	同步从动接收	
T1SYNC 位	78	相关寄存器	149
T2CKPS0 位	86	同步主控发送	
T2CKPS1 位	86	相关寄存器	145
TAD	157	同步主控接收	
Timer0	73	相关寄存器	146
操作	73	W	
时钟边沿选择 (T0SE 位)	22	WCOL	121, 123, 126
时钟源选择 (T0CS 位)	22	WCOL 状态标志	121
T0CK	74	USART	133
外部时钟	74	波特率发生器 (BRG)	135
相关寄存器	76	波特率, 异步模式 (BRGH = 0)	136
溢出标志 (TMR0IF 位)	185	波特率, 异步模式 (BRGH = 1)	136
溢出使能 (TMR0IE 位)	23	波特率公式	135
溢出中断	185	采样	135
预分频器	74	INTRC 波特率, 异步模式 (BRGH = 0)	137
中断	73	INTRC 波特率, 异步模式 (BRGH = 1)	137
Timer2	85	相关寄存器	135
后分频器	85	选择高波特率 (BRGH 位)	133
输出	85	串行端口使能 (SPEN 位)	133, 134
相关寄存器	86	带地址检测的异步接收 异步接收 (9 位模式)	
预分频器	85	单字节接收使能 (SREN 位)	134
预分频器和后分频器	85	地址检测使能 (ADDEN 位)	134
Timer1	77	发送使能 (TXEN 位)	133
操作	77	发送使能, 9 位 (TX9 位)	133
电容的选择	81	发送数据, 第 9 位 (TX9D)	133
定时器工作模式	79	发送移位寄存器状态 (TRMT 位)	133
复位 Timer1 寄存器组	82	接收使能, 9 位 (RX9 位)	134
计数器工作模式	79	接收数据, 第 9 位 (RX9D 位)	134
利用 CCP 触发器输出使 Timer1 复位	81	连续接收使能 (CREN 位)	134
同步计数器操作模式	79	时钟源选择 (CSRC 位)	133
相关寄存器	83, 86	同步从动发送	148
异步计数器模式	80	同步从动接收	149
预分频器	82	同步从模式	148
振荡器	81	同步主控发送	144
振荡器布局的注意事项	81	同步主控接收	146
作为实时时钟使用	82	异步发送器	138
TMR1CS 位	78	异步接收	141
TMR1ON 位	78	异步接收 (9 位模式)	142
TMR2ON 位	86	异步接收器	140
TOUTPS<3:0> 位	86	异步模式	138
TRISA 寄存器	49	溢出错误 (OERR 位)	134
TRISB 寄存器	56	帧错误 (FERR 位)	134
TRISC 寄存器	65	WWW 在线技术支持	4
TRISD 寄存器	67	外部参考信号	163

PIC16F7X7

外部时钟输入.....	34
外设中断 (PEIE 位).....	23
文件寄存器.....	15
X	
休眠.....	169, 172, 190
Y	
演示板	
PICDEM 1.....	204
PICDEM 17.....	204
PICDEM 18R PIC18C601/801.....	205
PICDEM 2 Plus.....	204
PICDEM 3 PIC16C92X.....	204
PICDEM 4.....	204
PICDEM LIN PIC16C43X.....	205
PICDEM USB PIC16C7X5.....	205
PICDEM.net 因特网 / 以太网.....	204
延时顺序.....	178
异步发送	
相关寄存器.....	139
异步接收	
相关寄存器.....	141, 143
引脚排列描述	
PIC16F737/PIC16F767.....	8 - 10
PIC16F747/PIC16F777.....	11 - 14
应用笔记	
AN552 (Implementing Wake-up on Key Stroke).....	56
AN556 (Implementing a Table Read).....	29
AN607 (Power-up Trouble Shooting).....	173
用中断唤醒器件.....	191
预分频器, Timer0	
分配 (PSA 位).....	22
速度选择 (PS2:PS0 位).....	22
预分频器, WDT	
分配 (PSA 位).....	22
Z	
在线串行编程.....	169
在线串行编程 (ICSP).....	192
在线调试器.....	192
振荡器的切换.....	37
振荡器控制寄存器	
更改 IRCF 位	
时钟转变顺序.....	40
修改 IRCF 位.....	39
振荡器配置.....	33
ECIO.....	33
EXTRC.....	179
HS.....	33, 179
INTIO1.....	33
INTIO2.....	33
INTRC.....	179
LP.....	33, 179
RC.....	33, 35
RCIO.....	33
XT.....	33, 179
振荡器起振定时器 (OST).....	169, 173
支持广播呼叫地址.....	116
指令格式.....	193
指令集.....	193
ADDLW.....	195
ADDWF.....	195
ANDLW.....	195

ANDWF.....	195
BCF.....	195
BSF.....	195
BTFSC.....	195
BTFSS.....	195
CALL.....	196
CLRF.....	196
CLRWF.....	196
CLRWDI.....	196
COMF.....	196
DECF.....	196
DECFSZ.....	197
GOTO.....	197
INCF.....	197
INCFSZ.....	197
IORLW.....	197
IORWF.....	197
MOVF.....	198
MOVLW.....	198
MOVWF.....	198
NOP.....	198
RETFIE.....	198
RETLW.....	198
RETURN.....	199
RLF.....	199
RRF.....	199
SLEEP.....	199
SWAPF.....	200
SUBLW.....	199
SUBWF.....	199
XORLW.....	200
XORWF.....	200
汇总表.....	194
直流和交流特性	
图表.....	237
直流特性.....	209, 217
掉电和供电电流.....	210
内部 RC 精度.....	216
中断	
同步串行口中断.....	25
退出休眠.....	48
中断, 标志位	
电平变化中断 (RB7:RB4) 标志 (RBIF 位).....	23
电平变化中断 (RB7:RB4) 标志 (RBIF 位).....	56, 185
RB0/INT 标志 (INT0IF 位).....	23
TMR0 溢出标志 (TMR0IF 位).....	185
中断, 使能位	
电平变化中断 (RB7:RB4) 使能 (RBIE 位).....	185
全局中断使能 (GIE 位).....	23, 184
RB0/INT 使能 (INT0IE 位).....	23
TMR0 溢出使能 (TMR0IE 位).....	23
外设中断使能 (PEIE 位).....	23
中断, 现场保护.....	185
中断源.....	169, 184
A/D 转换完成.....	155
电平变化中断 (RB7:RB4).....	56
RB0/INT 引脚, 外部.....	185
TMR0 溢出.....	185
USART 接收 / 发送完成.....	133
重复起始条件下的总线冲突.....	130

PIC16F7X7

主清除 ($\overline{\text{MCLR}}$)	
操作及 ESD 保护	173
$\overline{\text{MCLR}}$ 复位, 休眠	172, 179, 180
$\overline{\text{MCLR}}$ 复位, 正常操作	172, 179, 180
主同步串行口 (MSSP)。见 MSSP。	
主同步串行口。见 MSSP。	
状态寄存器	
C 位	21
DC 位	21
IRP 位	21
$\overline{\text{PD}}$ 位	21, 172
TO 位	21, 172
Z 位	21
装载 PC	29

MICROCHIP 网站

Microchip 网站 (www.microchip.com) 为客户提供在线支持。客户可通过该网站方便地获取文件和信息。只要使用常用的因特网浏览器即可访问。网站提供以下信息:

- **产品支持**——数据手册和勘误表、应用笔记和样本程序、设计资源、用户指南以及硬件支持文档、最新的软件版本以及存档软件
- **一般技术支持**——常见问题 (FAQ)、技术支持请求、在线讨论组以及 Microchip 顾问计划成员名单
- **Microchip 业务**——产品选型和订购指南、最新 Microchip 新闻稿、研讨会和活动安排表、Microchip 销售办事处、代理商以及工厂代表列表

变更通知客户服务

Microchip 的变更通知客户服务有助于客户了解 Microchip 产品的最新信息。注册客户可在他们感兴趣的某个产品系列或开发工具发生变更、更新、发布新版本或勘误表时, 收到电子邮件通知。

欲注册, 请登录 Microchip 网站 www.microchip.com, 点击“变更通知客户 (Customer Change Notification)”服务后按照注册说明完成注册。

客户支持

Microchip 产品的用户可通过以下渠道获得帮助:

- 代理商或代表
- 当地销售办事处
- 应用工程师 (FAE)
- 技术支持
- 开发系统信息热线

客户应联系其代理商、代表或应用工程师 (FAE) 寻求支持。当地销售办事处也可为客户提供帮助。本文档后附有销售办事处的联系方式。

也可通过 <http://support.microchip.com> 获得网上技术支持

此外, 我们还设有一条开发系统信息热线, 列出了 Microchip 开发系统软件产品的最新版本。此热线还向客户提供如何取得当前可用的升级软件包的信息。

开发系统信息热线号码为:

1-800-755-2345 —— 美国和加拿大大部分地区

800-820-6247 —— 中国免费技术咨询热线

1-480-792-7302 —— 其他国家或地区。

PIC16F7X7

读者反馈表

我们努力为您提供最佳文档，以确保您能够成功使用 **Microchip** 产品。如果您对文档的组织、条理性、主题及其他有助于提高文档质量的方面有任何意见或建议，请填写本反馈表并传真给我公司 **TRC** 经理，传真号码为 **86-21-5407-5066**。

请填写以下信息，并从下面各方面提出您对本文档的意见。

致: **TRC 经理** 总页数 _____
关于: 读者反馈
发自: 姓名 _____
公司 _____
地址 _____
国家 / 省份 / 城市 / 邮编 _____
电话 (_____) _____ 传真 (_____) _____

应用 (选填):

您希望收到回复吗? 是____ 否____

器件: **PIC16F7X7** 文献编号: **DS30498B_CN**

问题

1. 本文档中哪些部分最有特色?

2. 本文档是否满足了您的软硬件开发要求? 如何满足的?

3. 您认为本文档的组织结构便于理解吗? 如果不便于理解, 那么问题何在?

4. 您认为本文档应该添加哪些内容以改善其结构和主题?

5. 您认为本文档中可以删减哪些内容, 而又不会影响整体使用效果?

6. 本文档中是否存在错误或误导信息? 如果存在, 请指出是什么信息及其具体页数。

7. 您认为本文档还有哪些方面有待改进?

PIC16F7X7 产品标识体系

欲订货，或获取价格、交货等信息，请与我公司生产厂或各销售办事处联系。

PART NO.	X	XX	XXX
器件	温度范围	封装	图案
器件	PIC16F7X7 ⁽¹⁾ , PIC16F7X7T ⁽¹⁾ ; VDD 范围 4.0V 至 5.5V PIC16LF7X7 ⁽¹⁾ , PIC16LF7X7T ⁽¹⁾ ; VDD 范围 2.0V 至 5.5V		
温度范围	I = -40°C 至 +85°C (工业级) E = -40°C 至 +125°C (扩展级)		
封装	ML = QFN (微引线框) PT = TQFP (薄型四方扁平) SO = SOIC SP = 窄型塑封 DIP P = PDIP SS = SSOP		
图案	QTP, SQTP, 代码或特殊要求 (否则为空)		

示例：

a) PIC16F777-I/P 301 = 工业级温度范围，PDIP 封装，正常 VDD 范围，QTP 图案号 #301。

b) PIC16LF767-I/SO = 工业级温度范围，SOIC 封装，扩展 VDD 范围。

c) PIC16F747-E/P = 扩展级温度范围，PDIP 封装，正常 VDD 范围。

注 1: F = CMOS 闪存
LF = 低功耗 CMOS 闪存

2: T = 卷带式 – 仅限 SOIC, SSOP, TQFP 封装。

* JW 器件可用紫外线擦除并编程为任何器件配置。JW 器件达到了各种振荡类型下的电气要求。

销售与技术支持

数据手册 初始数据手册中所述的产品可能会有一份勘误表，其中描述了较小的运行差异和推荐的工作环境。要了解是否存在某一器件的勘误表，可通过以下方式联系我们： - Microchip 在当地的销售办事处 - Microchip 美国总部的文献中心，传真：1-480-792-7277 - Microchip 网站（www.microchip.com） 请指明您使用的器件名称、芯片型号和数据手册的版本（包括文献编号）。 最新信息客户通知系统 只要在我公司网站（www.microchip.com）上注册，就能获得产品的最新信息。
--



全球销售及服务中心

美洲

公司总部 **Corporate Office**
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277

技术支持:
<http://support.microchip.com>
网址: www.microchip.com

亚特兰大 Atlanta
Alpharetta, GA
Tel: 1-770-640-0034
Fax: 1-770-640-0307

波士顿 Boston
Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

芝加哥 Chicago
Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

达拉斯 Dallas
Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 Detroit
Farmington Hills, MI
Tel: 1-248-538-2250
Fax: 1-248-538-2260

科科莫 Kokomo
Kokomo, IN
Tel: 1-765-864-8360
Fax: 1-765-864-8387

洛杉矶 Los Angeles
Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608

圣何塞 San Jose
Mountain View, CA
Tel: 1-650-215-1444
Fax: 1-650-961-0286

加拿大多伦多 Toronto
Mississauga, Ontario,
Canada
Tel: 1-905-673-0699
Fax: 1-905-673-6509

亚太地区

中国 - 北京
Tel: 86-10-8528-2100
Fax: 86-10-8528-2104

中国 - 成都
Tel: 86-28-8676-6200
Fax: 86-28-8676-6599

中国 - 福州
Tel: 86-591-8750-3506
Fax: 86-591-8750-3521

中国 - 香港特别行政区
Tel: 852-2401-1200
Fax: 852-2401-3431

中国 - 上海
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

中国 - 沈阳
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

中国 - 深圳
Tel: 86-755-8203-2660
Fax: 86-755-8203-1760

中国 - 顺德
Tel: 86-757-2839-5507
Fax: 86-757-2839-5571

中国 - 青岛
Tel: 86-532-502-7355
Fax: 86-532-502-7205

台湾地区 - 高雄
Tel: 886-7-536-4818
Fax: 886-7-536-4803

台湾地区 - 台北
Tel: 886-2-2500-6610
Fax: 886-2-2508-0102

台湾地区 - 新竹
Tel: 886-3-572-9526
Fax: 886-3-572-6459

亚太地区

澳大利亚 **Australia - Sydney**
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

印度 **India - Bangalore**
Tel: 91-80-2229-0061
Fax: 91-80-2229-0062

印度 **India - New Delhi**
Tel: 91-11-5160-8631
Fax: 91-11-5160-8632

日本 **Japan - Kanagawa**
Tel: 81-45-471-6166
Fax: 81-45-471-6122

韩国 **Korea - Seoul**
Tel: 82-2-554-7200
Fax: 82-2-558-5932 或
82-2-558-5934

马来西亚 **Malaysia - Penang**
Tel: 011-604-646-8870
Fax: 011-604-646-5086

菲律宾 **Philippines - Manila**
Tel: 011-632-634-9065
Fax: 011-632-634-9069

新加坡 **Singapore**
Tel: 65-6334-8870
Fax: 65-6334-8850

欧洲

奥地利 **Austria - Weis**
Tel: 43-7242-2244-399
Fax: 43-7242-2244-393

丹麦 **Denmark - Ballerup**
Tel: 45-4450-2828
Fax: 45-4485-2829

法国 **France - Massy**
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 **Germany - Ismaning**
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

意大利 **Italy - Milan**
Tel: 39-0331-742611
Fax: 39-0331-466781

荷兰 **Netherlands - Drunen**
Tel: 31-416-690399
Fax: 31-416-690340

英国 **England - Berkshire**
Tel: 44-118-921-5869
Fax: 44-118-921-5820

04/20/05