



# LD3320

## 设计 PCB 时对于 LD3320 芯片的 说明

ICRoute      用声音去沟通  
VUI (Voice User Interface)

Web : [www.icroute.com](http://www.icroute.com)  
Tel : 021-68546025  
Mail: [info@icroute.com](mailto:info@icroute.com)

# LD3320 芯片说明

Cadence: 原理图 LD3320.OLB, PCB 封装 QFN.dra, 版本: Cadence 15.2

Protel99SE: LD3320.ddb 包含原理图和 PCB 封装, 版本: Protel99 SE

## 一、原理图

LD3320 管脚主要分成数字与模拟两部分, 各有自己的电源管脚, 下面是管脚概述:


管脚	名称	传输方向	类型	描述
1, 32	VDDIO		数字电源	I/O 电源 (1.65V ~ VDD)
2~5	保留管脚		D	悬空
6	保留管脚		D	悬空
7	VDD		数字电源	数字逻辑电路用电源 (3.0V ~ 3.3V)
8, 33	GNDD		D	I/O 和数字电路地
9, 10	MIC[P, N]	I	A	麦克风输入 (P 表示正极, N 表示负极)
11	MONO	I	A	单声道线路输入 Mono LineIn
12	MBS		A	麦克风偏置
13, 14	LIN[L, R]	I	A	双声道线路输入 (左右端) LineIn
15, 16	HPO[L, R]	O	A	耳机输出 (左右端)
17, 24	GNDA		A	模拟地
18	VREF		A	声音信号参考电压
19, 23	VDDA		A	模拟电路电源 (3.0V ~ 4.0V)
20	EQ1	O	A	喇叭音量外部控制 1
21	EQ2	I	A	喇叭音量外部控制 2
22	EQ3	O	A	喇叭音量外部控制 3
25, 26	SPO[N, P]	O	A	喇叭输出 (P 表示正极, N 表示负极)
27, 28	LOUT[L, R]	O	A	线路输出 LineOut
29, 30	保留管脚	O	D	参考数据手册相关说明 附录 B.4
31	CLK	I	D	输入时钟 (4~48MHz)
34	P7	I/O	I/O	并行口 (第 7 位), 接上拉电阻

35	P6	I/O	I/O	并行口（第 6 位），接上拉电阻
36	P5	I/O	I/O	并行口（第 5 位），接上拉电阻
37	P4	I/O	I/O	并行口（第 4 位），接上拉电阻
38	P3	I/O	I/O	并行口（第 3 位），接上拉电阻
39	P2/SDCK	I/O	I/O	并行口（第 2 位），接上拉电阻 或者 SPI 口时钟
40	P1/SDO	I/O	I/O	并行口（第 7 位），接上拉电阻 或者 SPI 口数据输出
41	P0/SDI	I/O	I/O	并行口（第 7 位），接上拉电阻 或者 SPI 口数据输入
42	WRB*/SPIS*	I	D	并行写信号（低有效），接上拉电阻 或者 SPI 允许（低有效）
43	CSB*/SCS*	I	D	并行片选信号（低有效），接上拉电阻 或者 SPI 片选信号
44	A0	I	D	地址或者数据选择，接上拉电阻 并行访问时，在 CSB*/WRB*有效时，高电平表示 P0~P7 是地址；而低电平表示 P0~P7 是数据
45	RDB*	I	D	并行读信号（低有效），接上拉电阻
46	MD	I	D	模式选择（0=并行访问；1= SPI 串行访问）
47	RSTB*	I	D	复位输入信号（低有效）
48	INTB*	O	D	中断输出信号（低有效）

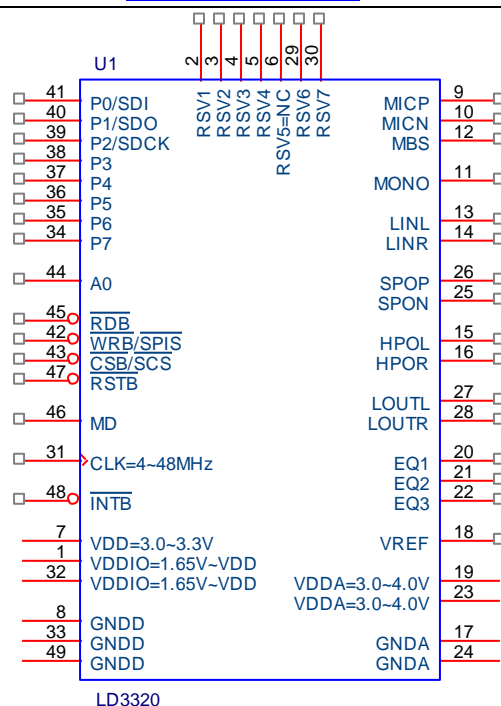
注 1：类型中‘D’表示数字信号，‘A’表示模拟信号，在 PCB 布线时数字电路区域与模拟电路区域最好彼此分开，避免干扰

注 2：QFN 芯片底部有 1 个金属衬底，作为第 49 脚，和芯片内部没有电气连接，建议可以连接 GNDD 作散热，也可以悬空

注 3：芯片的部分管脚需要接上拉电阻（通常在  $1K\Omega \sim 10K\Omega$  之间），具体阻值需要与控制 LD3320 的单片机的设计统一考虑。如果使用宏晶电子的 STC 单片机，则详见参考电路（评估板原理图）

注 4：为了简化设计，VDD/VDDIO/VDDA 可都连接+3.3V，GND 和 GNDA 连接。但是为了减少数字电路对模拟电路的干扰，VDDA 建议使用  型滤波电路，详见参考电路（评估板原理图）

下面是 LD3320 原理图的示意：左边是数字部分，右边是模拟部分。



## 二、PCB 图

LD3320 采用 QFN48 封装，QFN48 封装的相关参数详见数据手册，但在硬件设计中，PCB 封装的参数会略有差异。QFN48 芯片底部有 1 个金属衬底，作为第 49 脚。

LD3320 的 PCB 封装是上下左右对称，中心坐标是 (0, 0)，单位：mm。

管脚	坐标 X	坐标 Y	焊盘（表贴焊盘）	备注
49	0	0	5.7 × 5.7 正方形 <sup>①</sup>	正中心
1	-3.5	2.75	0.9 × 0.35 长方形 <sup>②</sup>	2~11 脚的 X 坐标不变，Y 坐标递减 0.5mm
12	-3.5	-2.75	0.9 × 0.35 长方形	
13	-2.75	-3.5	0.9 × 0.35 长方形	14~23 脚的 Y 坐标不变，X 坐标递增 0.5mm
24	2.75	-3.5	0.9 × 0.35 长方形	
25	3.5	-2.75	0.9 × 0.35 长方形	26~35 脚的 X 坐标不变，Y 坐标递增 0.5mm
36	3.5	2.75	0.9 × 0.35 长方形	
37	2.75	3.5	0.9 × 0.35 长方形	38~47 脚的 Y 坐标不变，X 坐标递减 0.5mm
48	-2.75	3.5	0.9 × 0.35 长方形	

注 1：5.7mm × 5.7mm 正方形焊盘实际设计中可以使用 225mil × 225mil 正方形焊盘。

注 2：0.9mm × 0.35mm 长方形焊盘实际设计中可以使用 37mil × 14mil 长方形焊盘。

PCB 封装的外框也是正方形，边长 8mm，比数据手册芯片尺寸多 1mm。