

Xilinx ISE Design Suite 13.4 软件使用流程

(EDK 与 SDK 部分)

ISE 的全称为 Integrated Software Environment，即“集成软件环境”，是 Xilinx 公司的硬件设计工具。相对容易使用的、首屈一指的 PLD 设计环境！ISE 将先进的技术与灵活性、易使用性的图形界面结合在一起，不管您的经验如何，都让您在最短的时间，以最少的努力，达到最佳的硬件设计。

EDK=Embedded Development Kit, 嵌入式开发套件。EDK 是 xilinx 公司开发嵌入式系统的工具。比起 xilinx 的 ISE，二者不同在于，如果仅仅是使用 xilinx 的 fpga 做逻辑设计，只需要 ISE 开发环境。但是如果使用 powerpc 或者 microblaze 处理器，从硬件到软件设计的整个嵌入式系统设计，就需要 EDK。

SDK (Software Development Kit, 即软件开发工具包) 一般是一些被软件工程师用于为特定的软件包、软件框架、硬件平台、操作系统等建立应用软件的开发工具的集合。

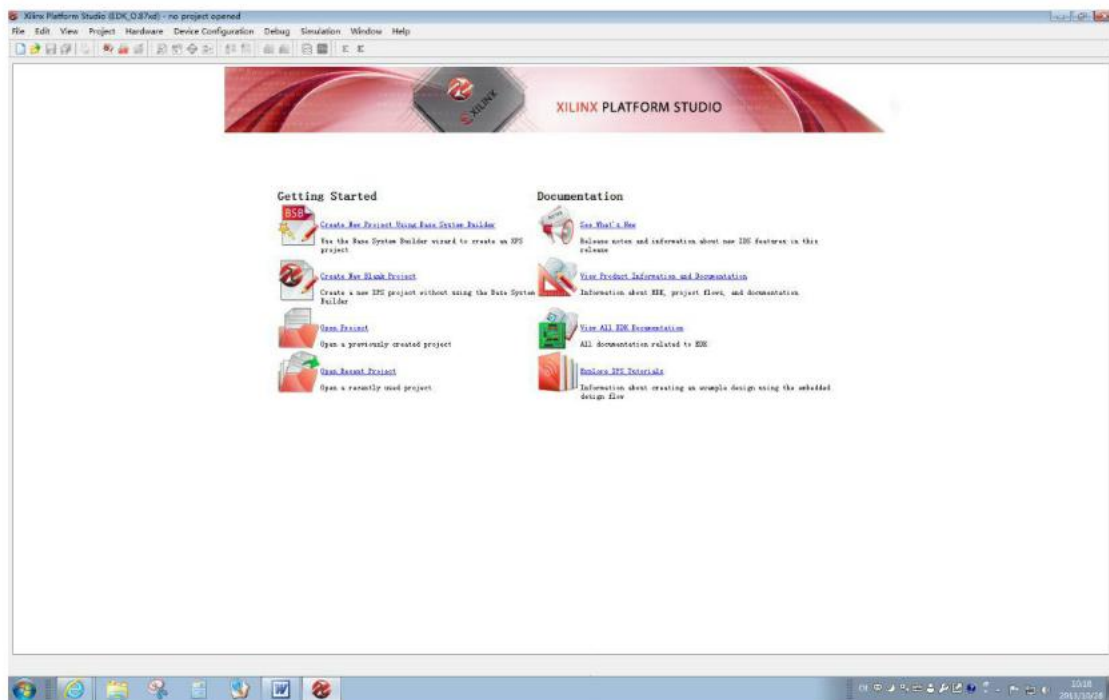
我是一个刚刚接触 Xilinx 公司开发的 fpga。在对软件使用中遇到很多问题，在网上很难找到完全匹配的教程。特别是在 EDK 的使用过程中，网上流传的教程都是基于老版本的。步骤上有一些差异，对初学者来说往往不知所云，官网上的英文资料也存在一定的理解问题。因此在此介绍一些 EDK 的使用步骤。在老版本的 EDK 中。硬件逻辑和软件工程是在一个 EDK 软件中的。而版本比较新一点的，需要 EDK 硬件工程部分和 SDK 软件工程部分结合使用。

以下为具体的使用步骤，在解说的过程中不免出现错误。还希望朋友们给以宝贵的意见。

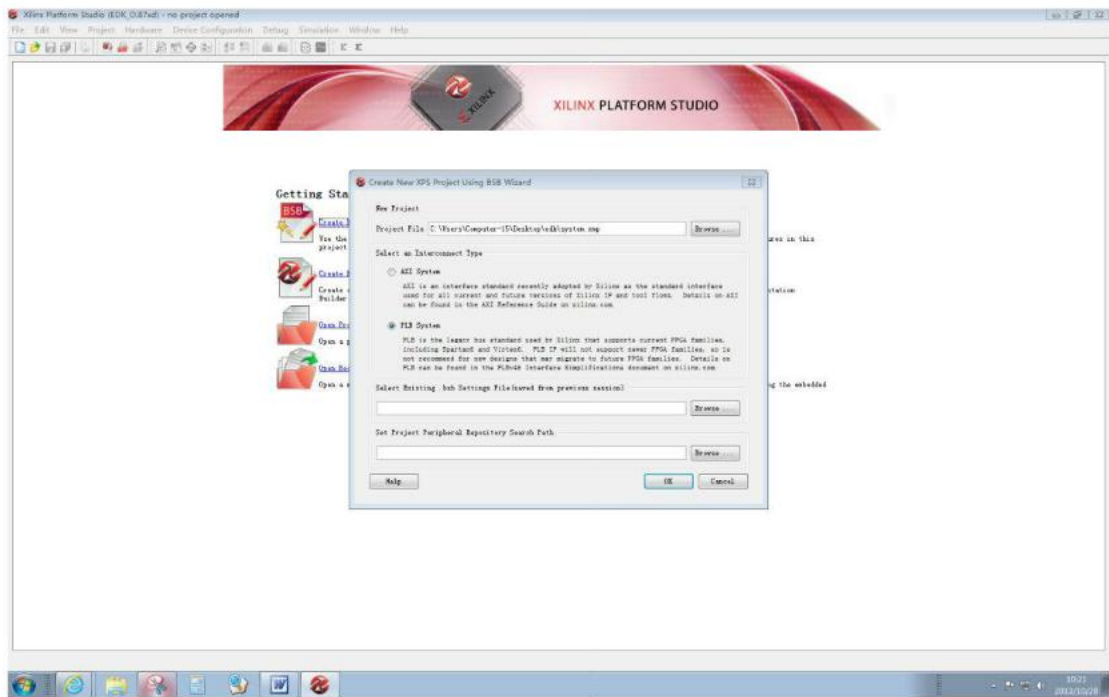
1.首先点击电脑中的 Xilinx Platform Studio 快捷方式，打开 EDK 软件。如果桌面上没有快捷方式，也可以在开始——所有程序——Xilinx ISE Design Suite 13.4——EDK——Xilinx Platform Studio。图标如下图中间完整的显示。



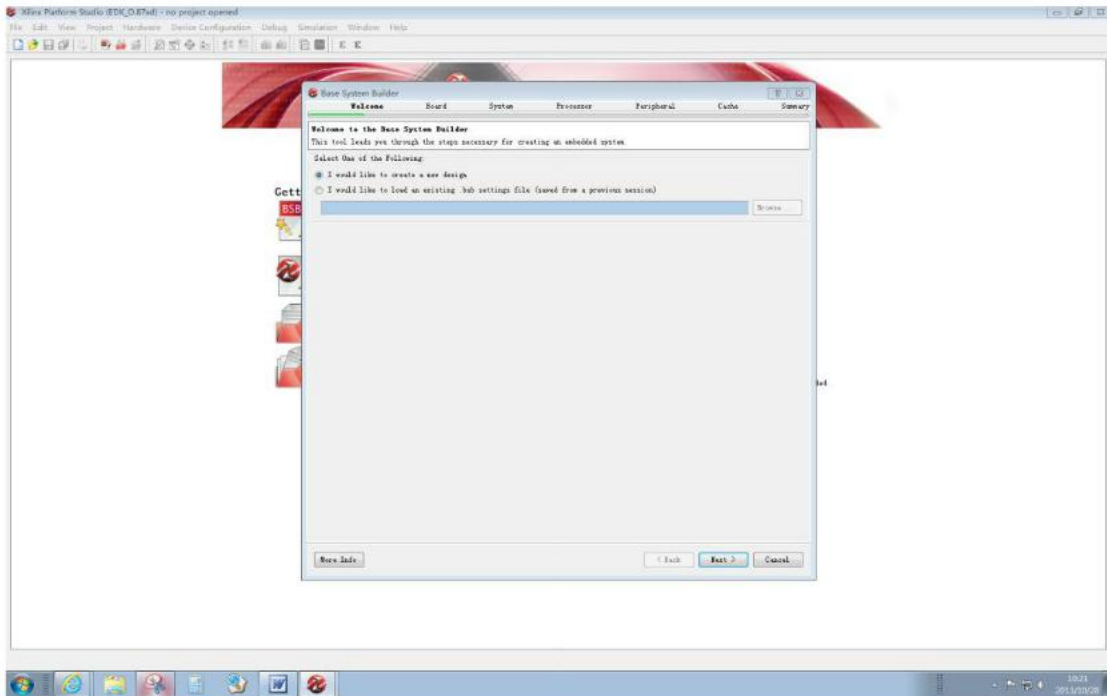
2. 打开软件后出现下面界面，选择 Create New project... 建立新工程。



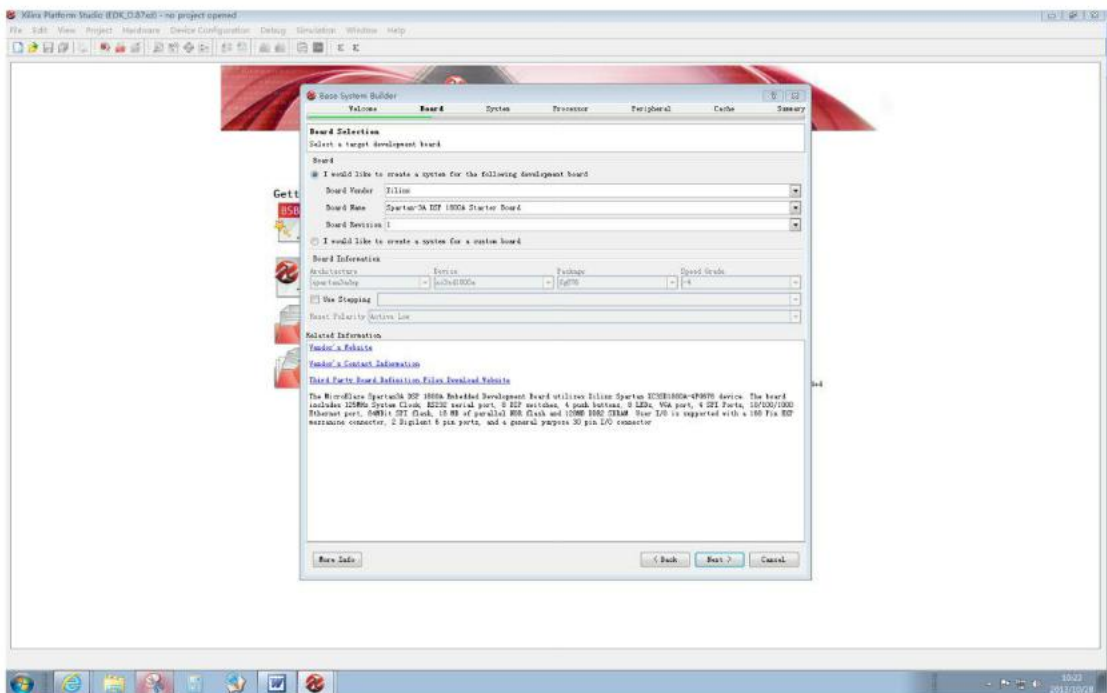
3. 出现下面界面，这里我们选择 PLB System。这里面介绍一下，PLB 和 AXI 是总线类型。Xilinx 公司开发的 FPGA 等，低型号的一般都是 PLB 式，高级的如 V5 等是 AXI 式，这个要根据自己选择的器件来确定，在这不用过多介绍，以后大家慢慢就会知道。



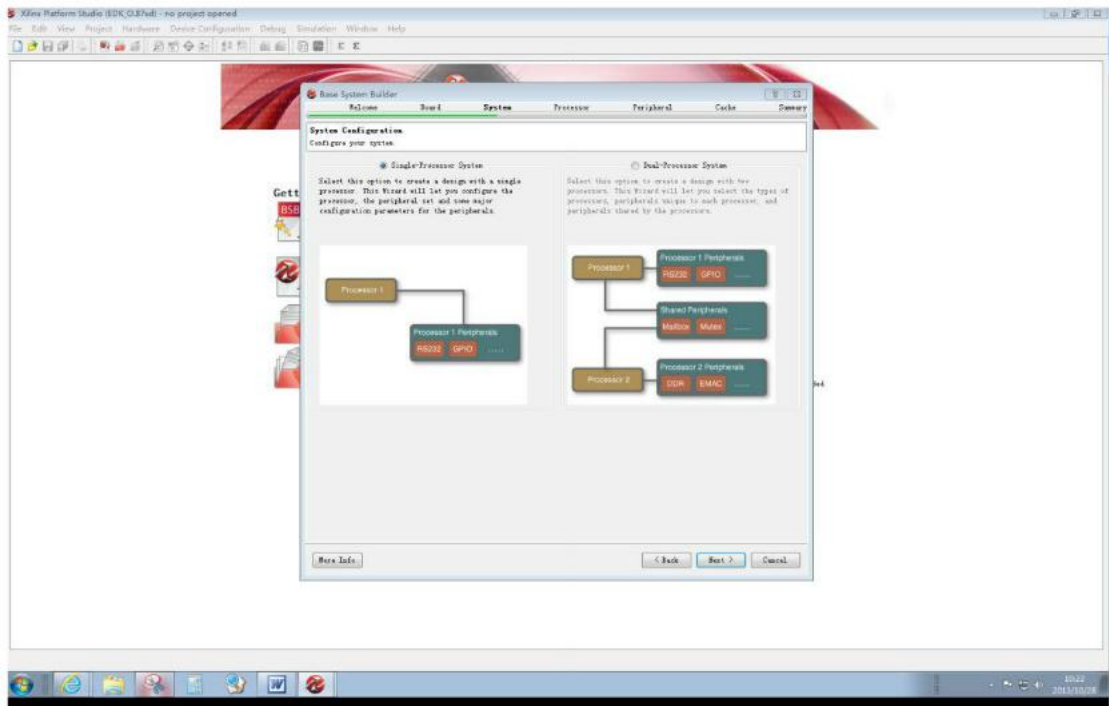
4. 下面的界面没有什么太多的东西，我们要新建一个系统工程，选第一项，点击 next 就好。



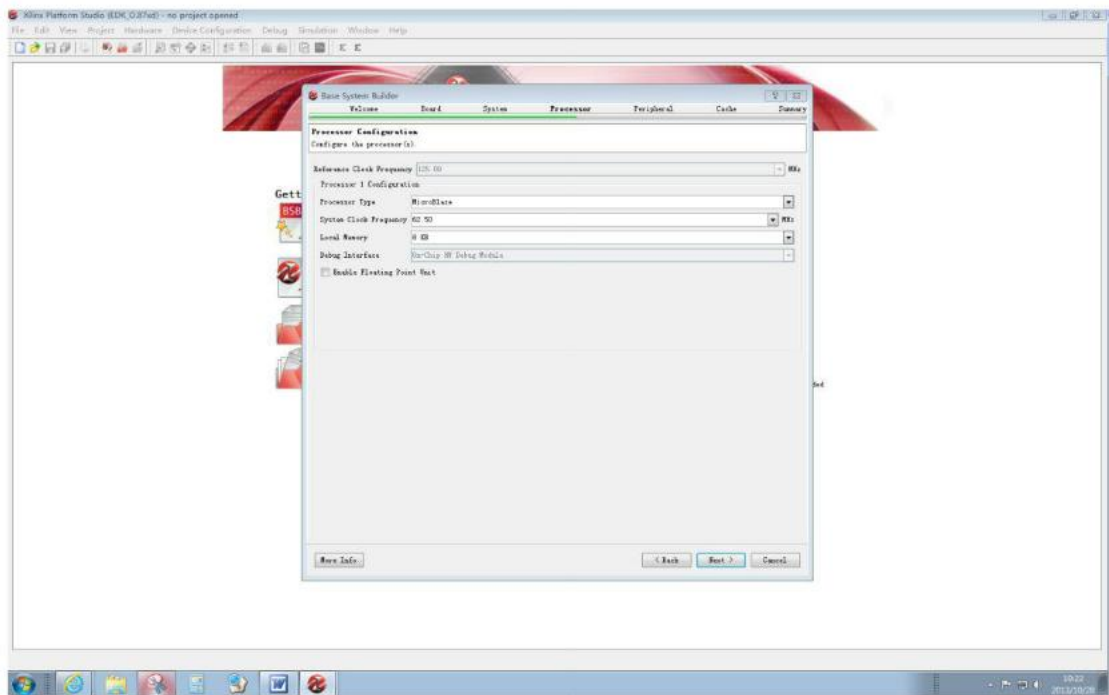
5. 下面的界面比较重要，是用来选择你所用的片子的型号，大家点开看一看就会理解，这里我们只对使用步骤进行讲解，不做任何功能，所以默认就好。点击 next。



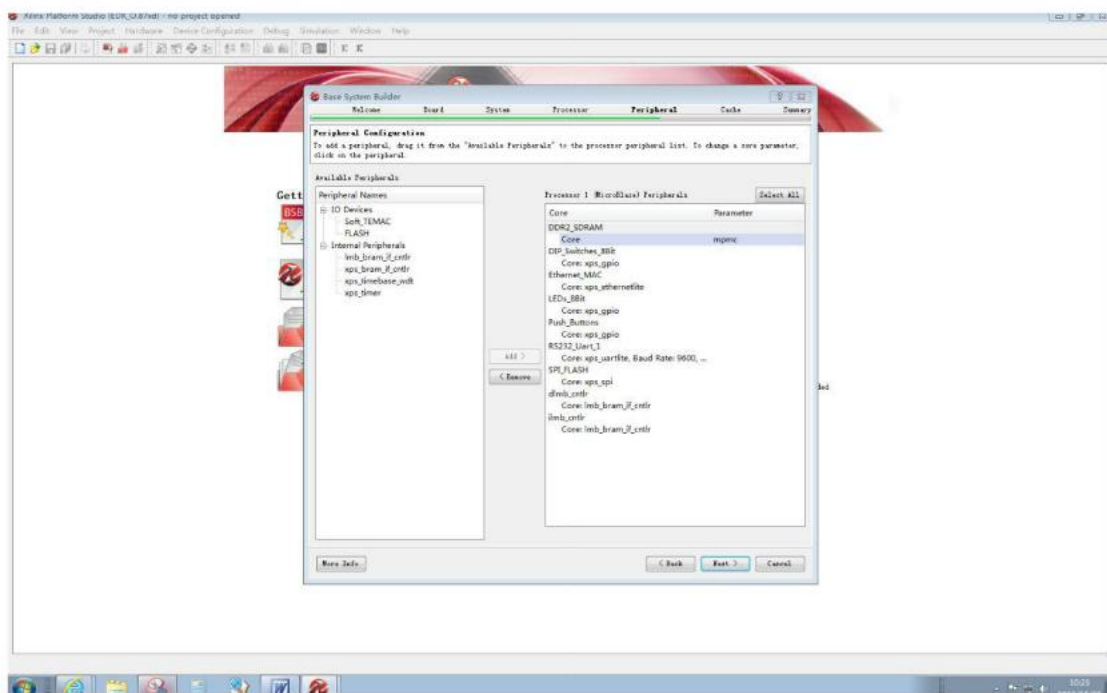
6.下面的界面是选择核心数的，我们选择单核即可，根据具体的目的可以进行不同的选择，图形上表现的是核心的结构。点击 next。



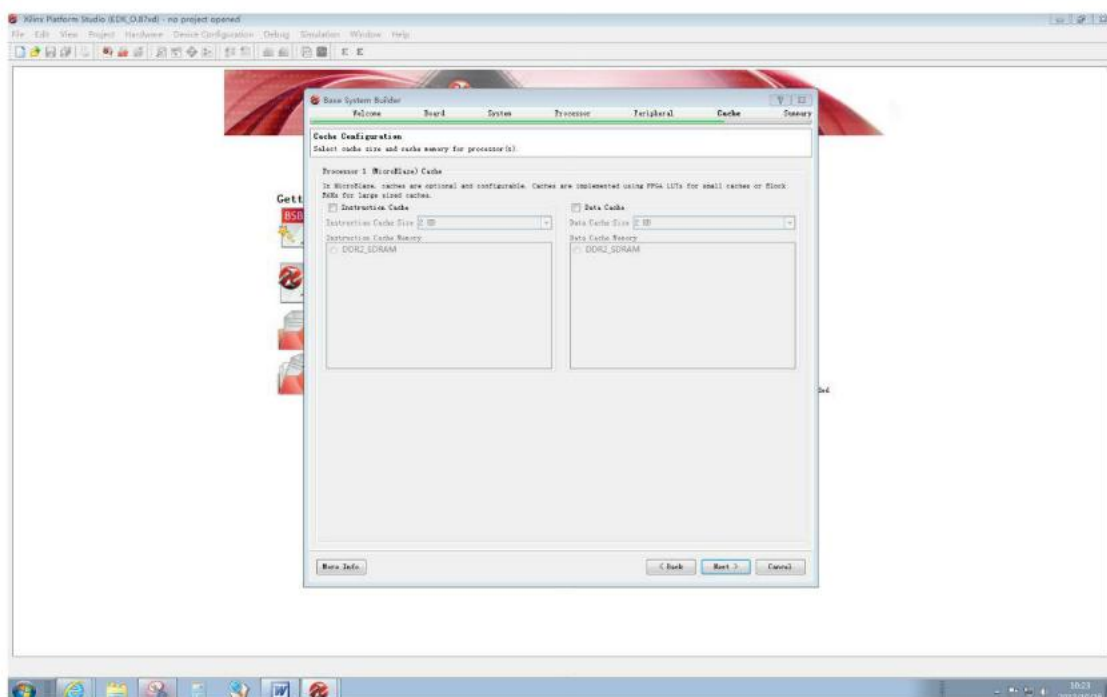
7.下面的界面也不需要过多的设置，英文标识已经很明显了，一般可能需要对 Local Memory 进行设置。点击 next 就好



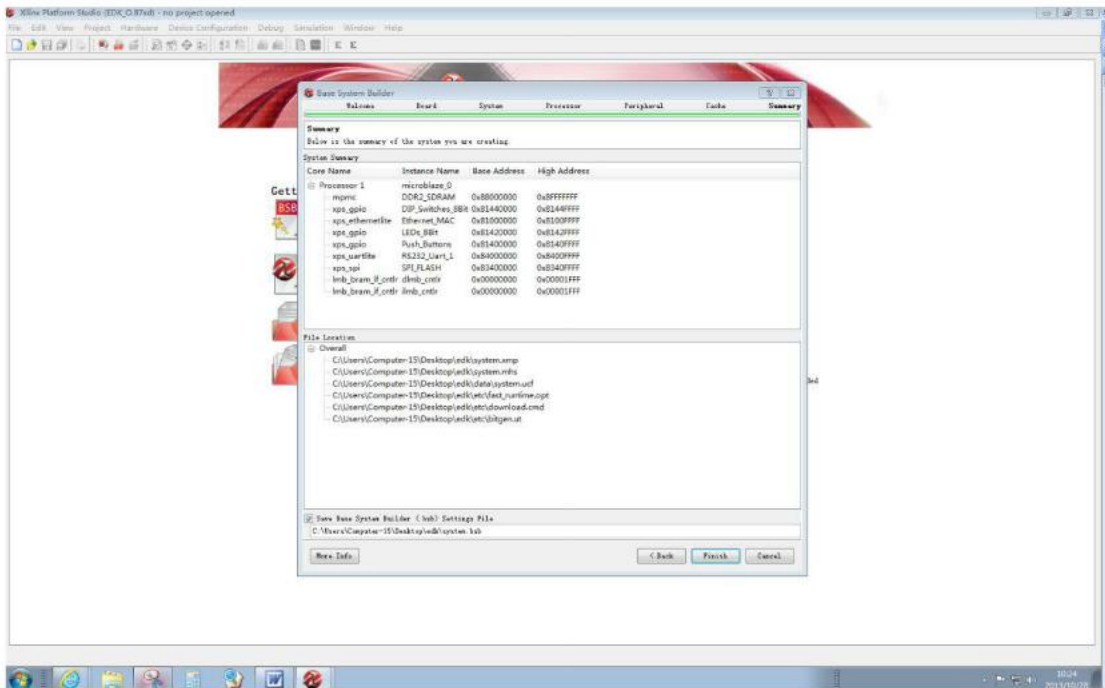
8.下面的界面，我们看右面的框框里，里面都是一些熟悉的 iP 核。点击每个核心都会有一些设置，都是简单的参数。可以用 Add 和 Remove 进行移除和添加，大家操作一下就明白了。



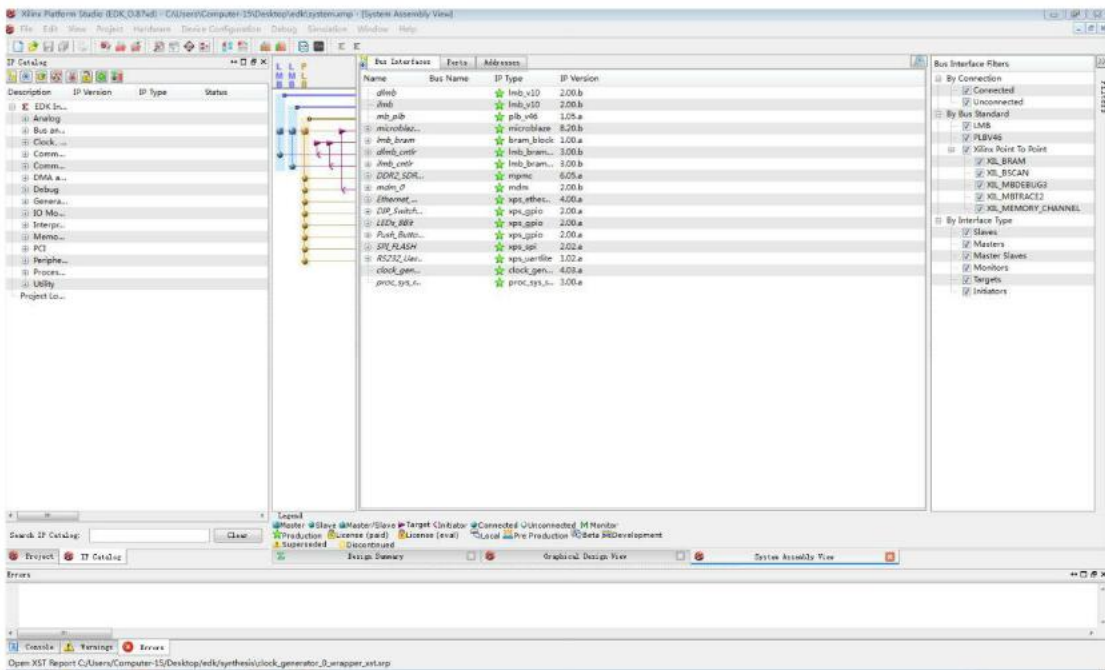
9.下面的界面，点击 next。选择处理器高速缓存大小和高速缓存存储器，这个看功能情况，弄不明白的也可以先不看，了解的深一点后就了解了。



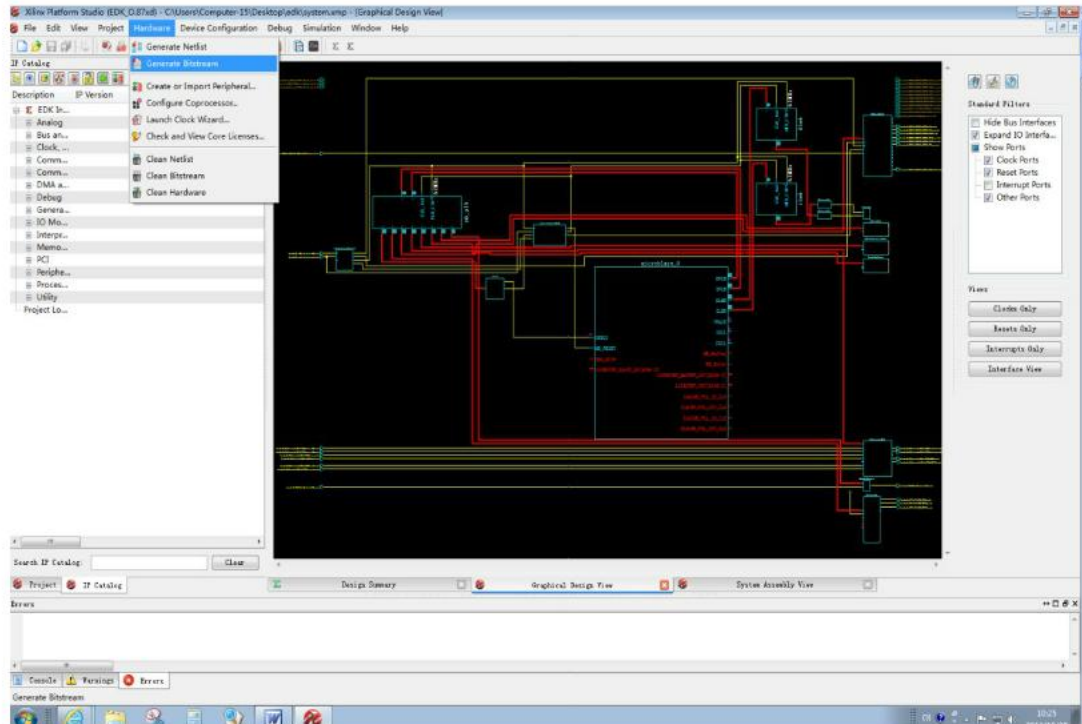
10. 创建的信息，可以看看，点击 Finish



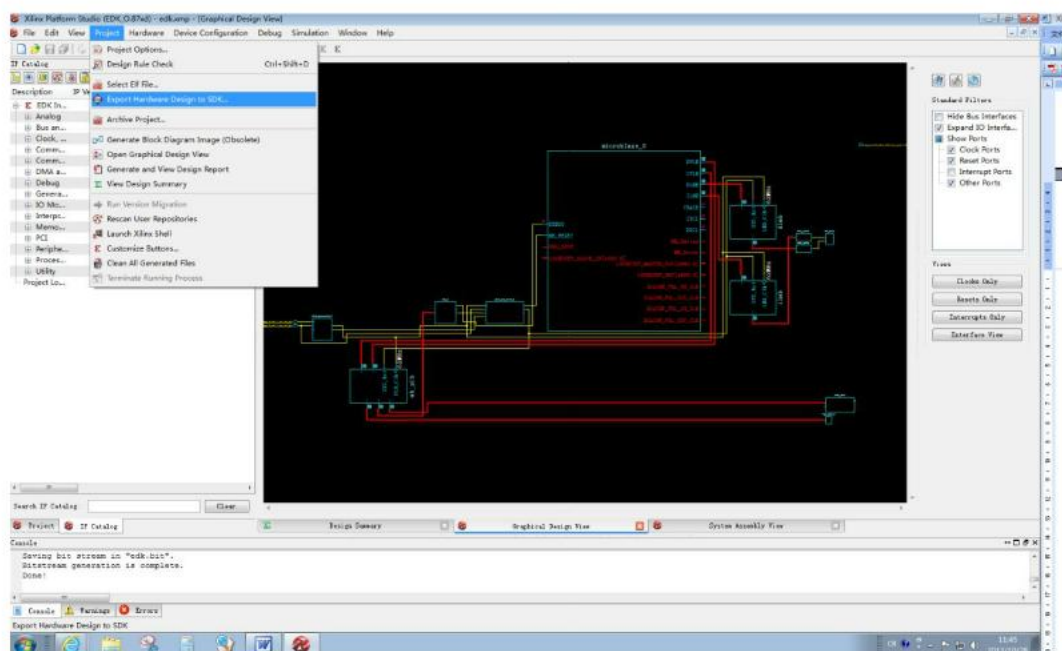
11. 出现生成的工程界面，这里面知识点很多，IP Catalog 这里面全是一些 IP 核，大家可以进行设置，操作方式无外乎点击，右击，说明也很简单，Project 中有很多文件，这些文件后缀注意的有.Mhs 和.Cmd，里面包含了一些下载，结构等信息。Port, addresses 这里面是管脚和地址。这些知识网上详细的解说相对较多。



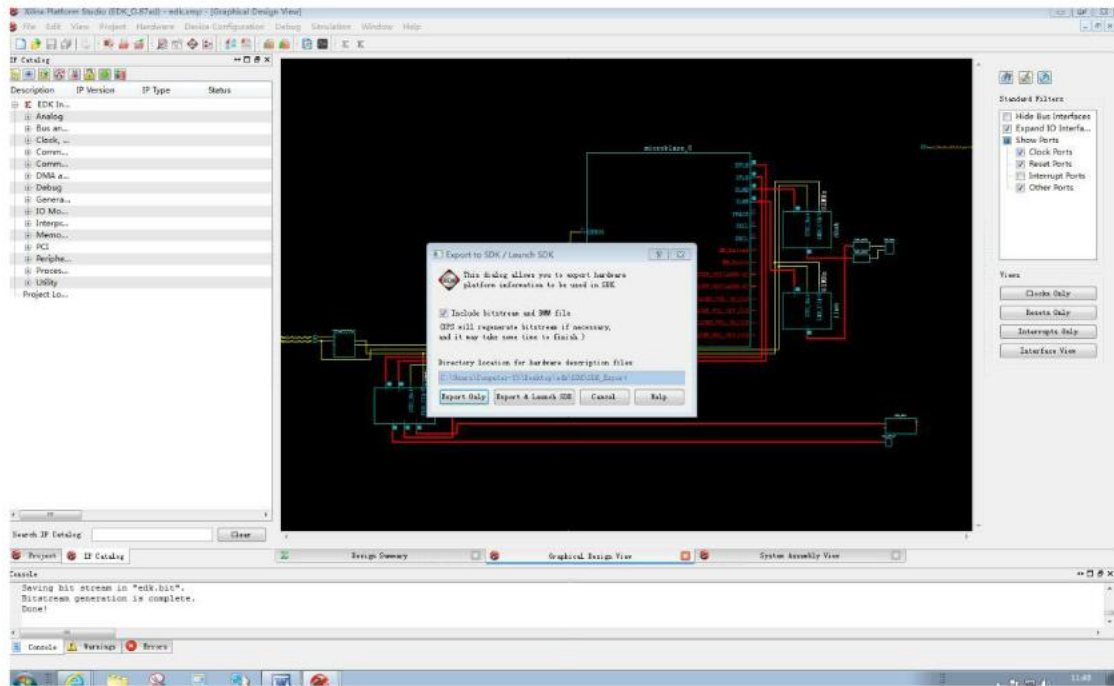
12. 点击 Graphical Design view 可以看到结构图，中间的那个大的就是 microblaze，其他的是一些外围电路。没有问题的话，点击 Hardware---Genetate bitstream。生成。Bit 等文件。也可以先点击 Genetate netlist 再点击 bitstream。生成这些文件的目的是用来下载到板子上的，这个过程较慢，要几分钟或更长时间。大家可以干点其他的事情。



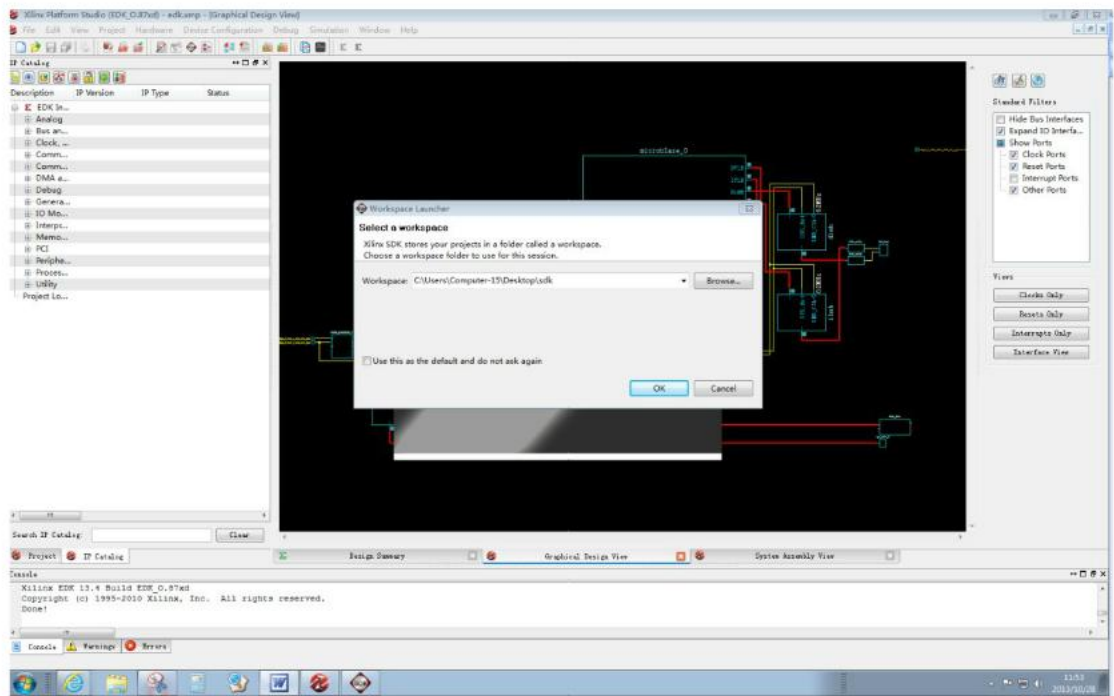
13. 上面的过程结束后，我们点击 project—export hardware.... 如下图所示。



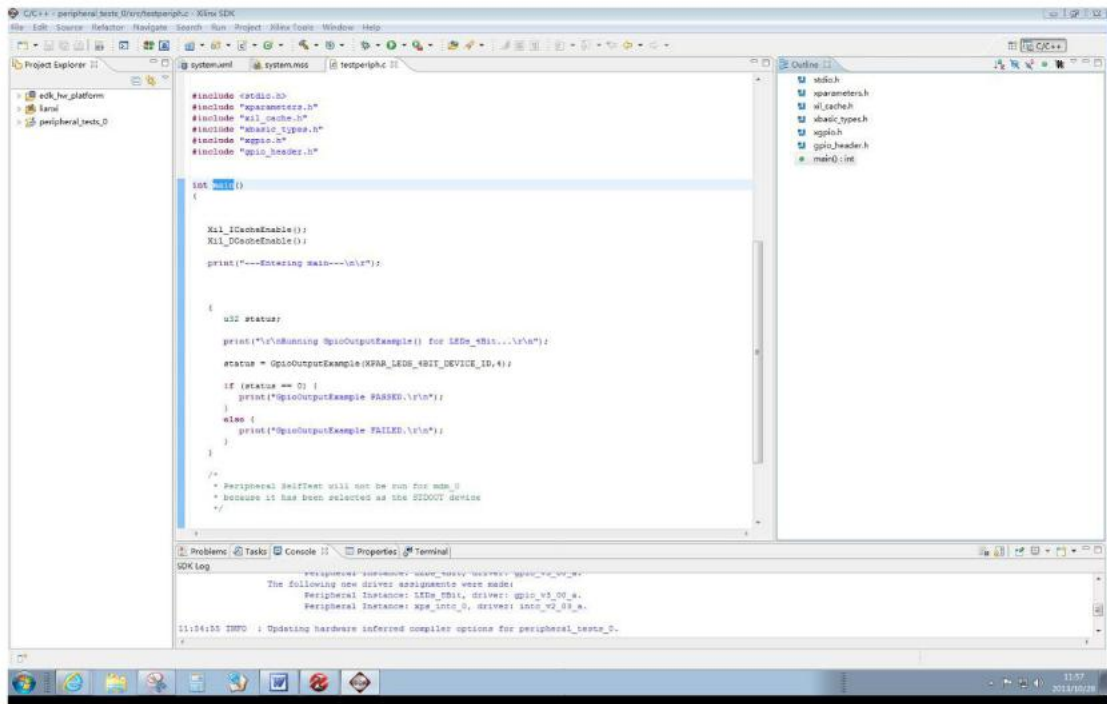
14.弹出下面对话框，我们点选对号，在选择 export& launch SDK .这样会自动跳转到 SDK。其他的大家可以点击试试，或者等以后更了解了再用。



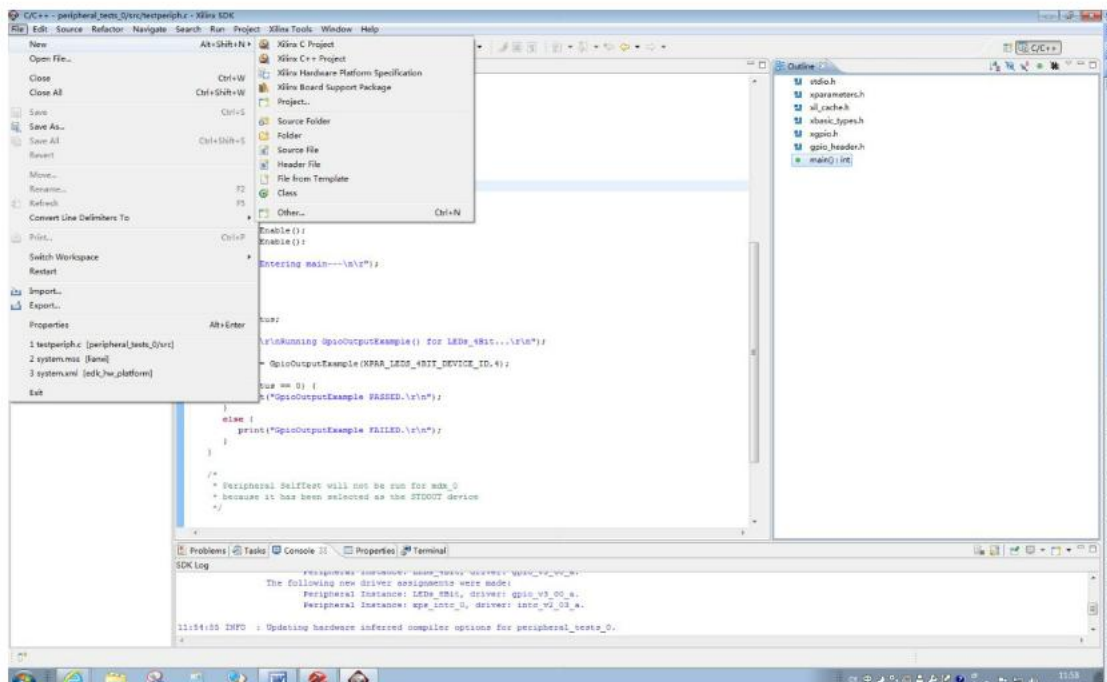
15.在这里设置 SDK 工程的存储路径。点击 OK。



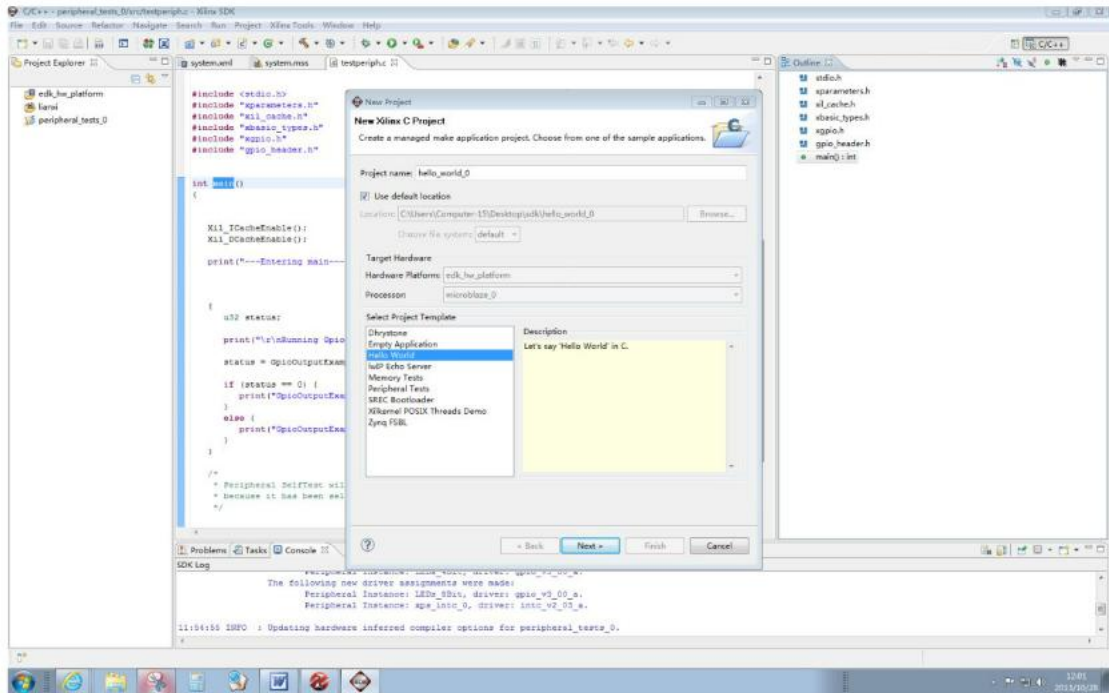
16.进入 SDK 界面，这个地方可能出现的和我的界面不太一样，没有关系，我的改过选项。



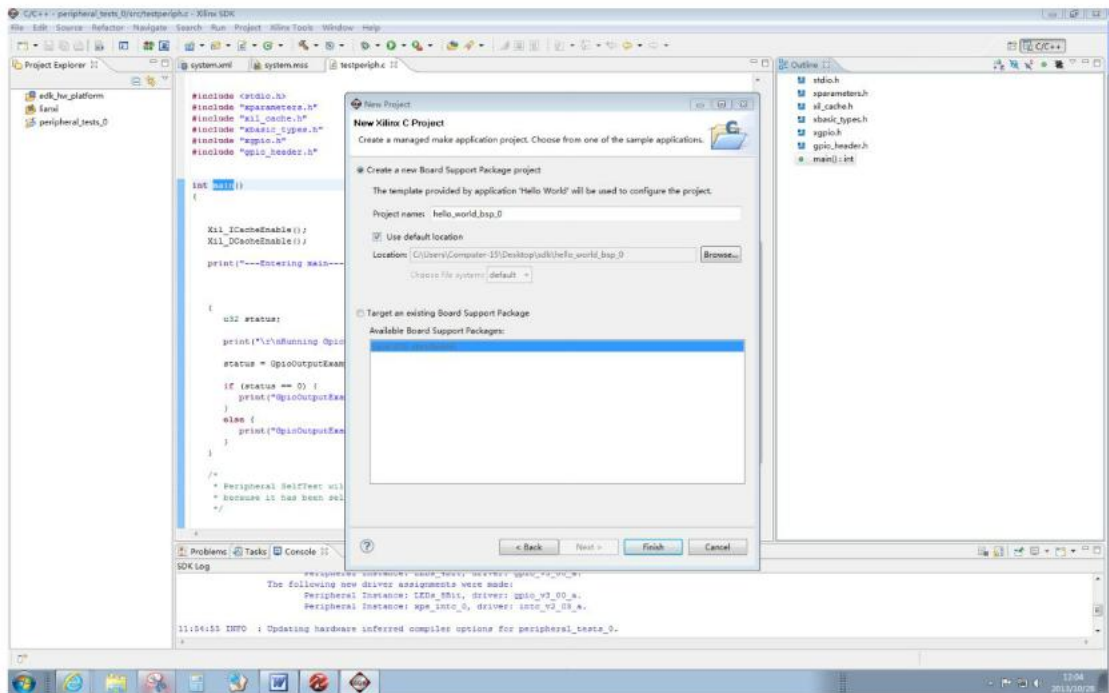
17. 点击 file—new—Xilinx c project，建立 c 语言工程



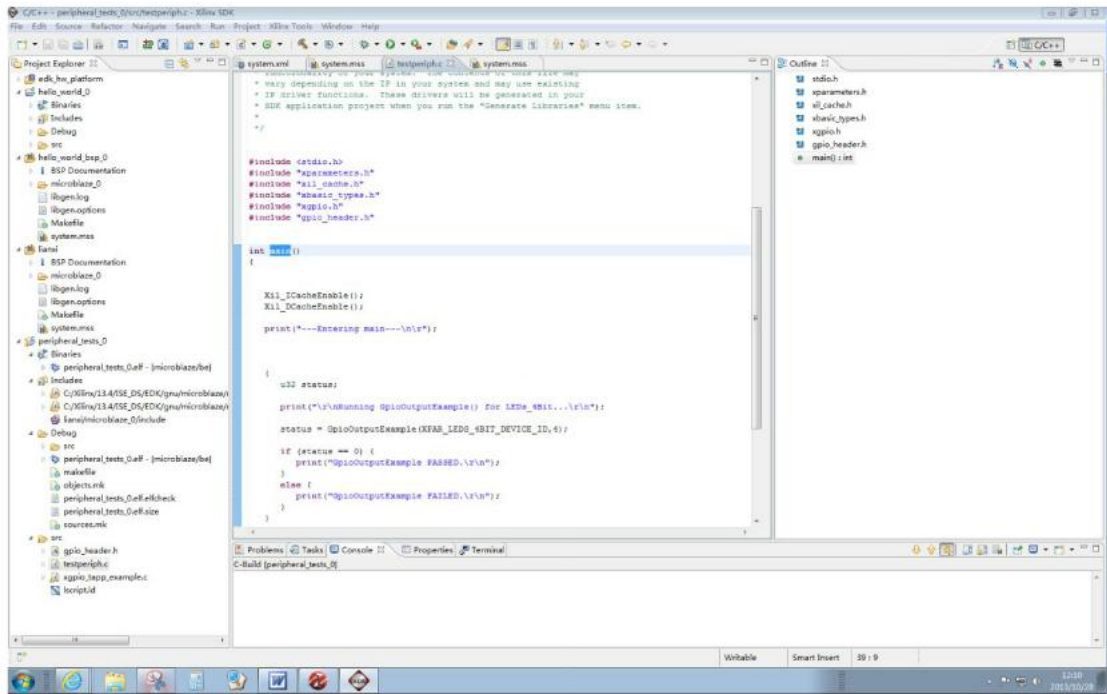
18.软件中已经有了一些简单的程序，在左下角的方框中可以选着，project name 为工程名，可以修改。这里随便选择一个 hello world。Next。



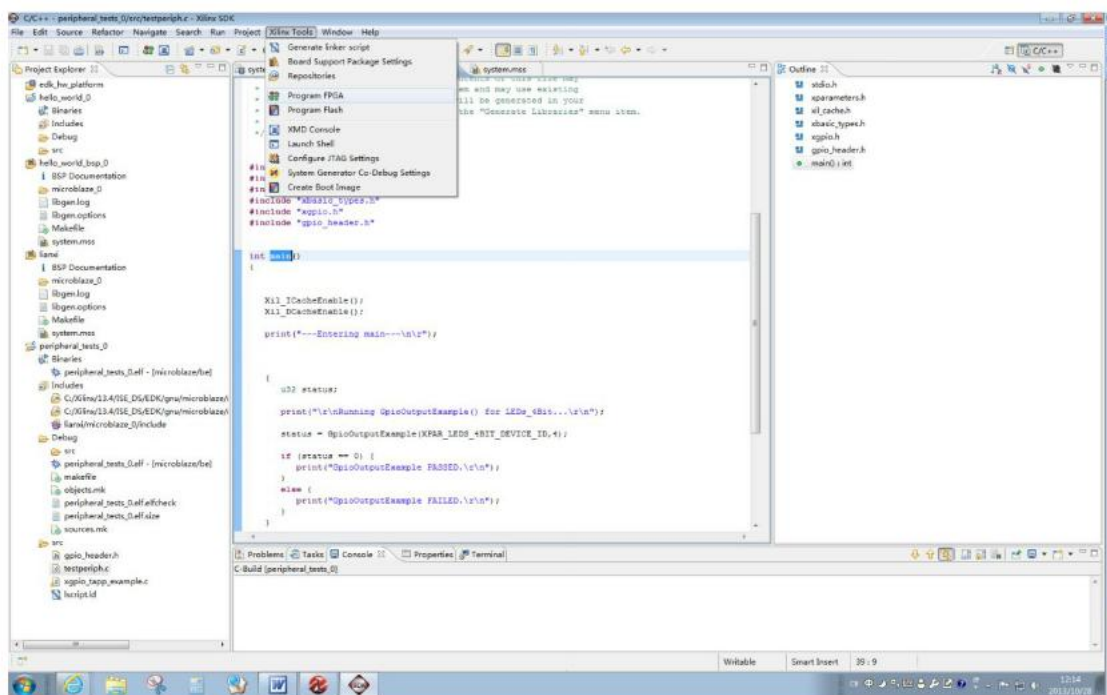
19.点击 next。这里大家了解一下，默认的情况是在第一个选项中打点点选。这样我们能看到 hello world 这个工程会建立。如果不想建立这个已有的程序，可以点击下面的选项，这里不做过多介绍。



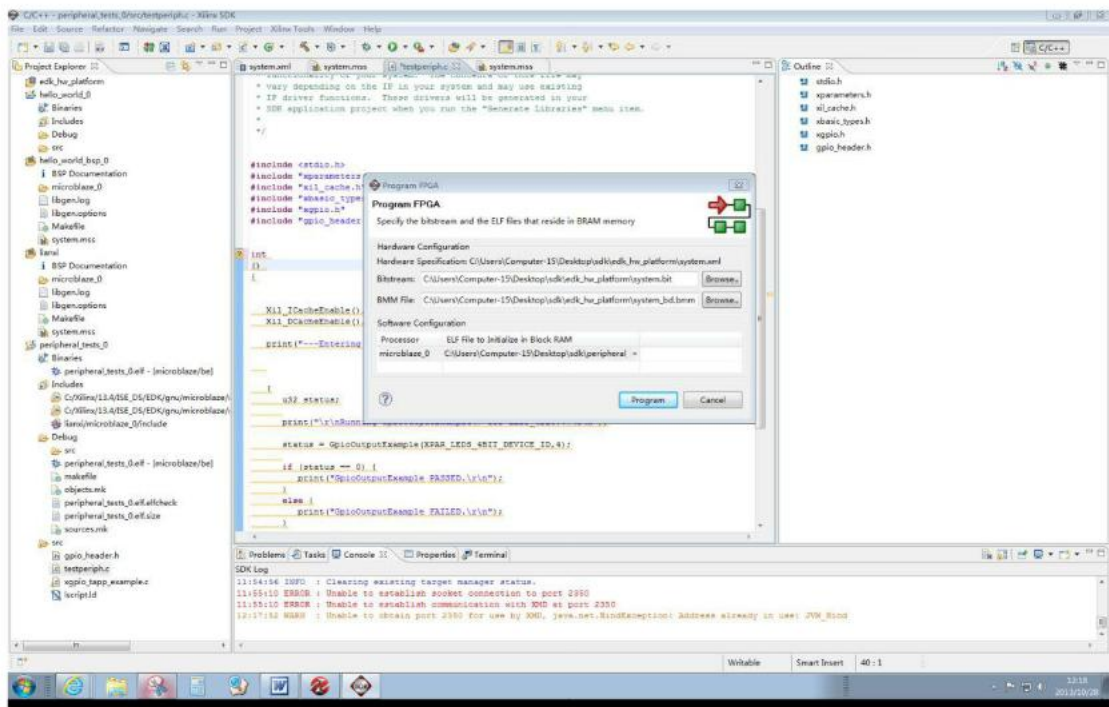
20. 进入以下界面，这里大家可以把左侧的每一个选项点开看看，了解了解，可能你们刚生成的界面和我不一样，在左面点一点就会看到了，我现在的是 testperiph.c 的界面。这里面，我们可以进行修改程序，编写程序，操作依然是点击，右击，在左侧点点就了解了。



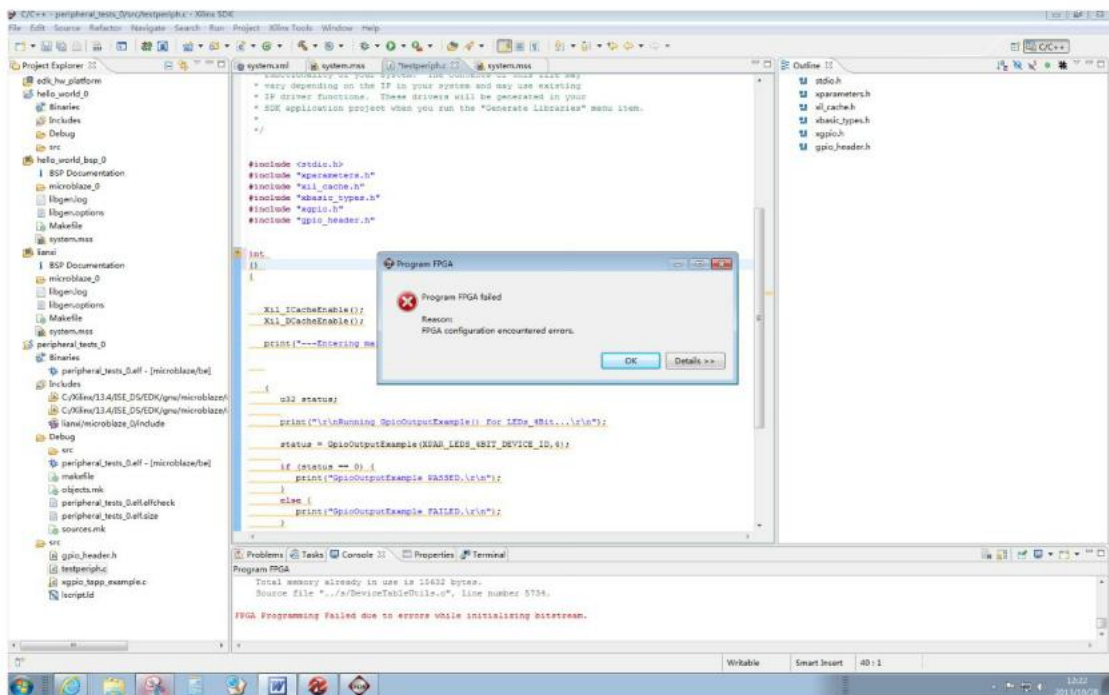
21. 如果软件部分没有问题，点击 xilinx tools—program FPGA。也可以点击快捷图标，



22.这个界面，如果前面都是按步骤做的，会自动的填写，如果不是的话，这里面中间的两个添加的分别是在 EDK 中生成的.bit 文件和.bmm 文件。找到你建立的 EDK 路径即可。Microblaze_0 里添加的是你建立的 SDK 路径中的.elf 文件。然后点击 program。



23.如果大家仅仅是熟悉软件的使用，到这时时会出现错误。大家不要惊慌，这个错误的原因可能是你没有连接你的开发板，或者是用 U 口连接的开发板等。解决的办法是你可以用其他的下载工具，因为这时该用的文件都已经生成了。或者不用 U 口下载就好。至于其他的原理，我也不是很清楚了。



到此为止，有关 EDk 的使用基本完成了，这也同样是 microblaze 的使用方法。属于比较基本的使用。随着以后的学习了解大家会逐渐的深入了解。有些不明白的问题也会渐渐明了。由于写的比较匆忙，有很多漏洞，大家可以联系我。我的邮箱。Hongzhui1111@126.com

2013 年 10 月